

Ein lokal autokompensierender Bildsensor

Vom Fachbereich Elektrotechnik und Informatik
der Universität Siegen
zur Erlangung des akademischen Grades

Doktor der Ingenieurwissenschaften
(Dr.-Ing.)

genehmigte Dissertation

von

Diplom-Ingenieur Nils Friedrich

1. Gutachter: Prof. Dr.-Ing. Markus Böhm
2. Gutachter: Prof. Dr.-Ing. Dietmar Ehrhardt

Tag der mündlichen Prüfung: 03.05.2006

Danksagung

Mein Dank gilt allen, die zum Gelingen dieser Arbeit beigetragen haben. Besonders danken möchte ich:

Herrn Prof. Dr.-Ing. Markus Böhm für die Überlassung des Promotionsthemas sowie die wohlwollende Unterstützung der Arbeit;

Herrn Prof. Dr.-Ing. Dietmar Ehrhardt für die Erstellung des Zweitgutachtens und sein Interesse am Gelingen der Arbeit;

Herrn Prof. Dr. rer. nat. Rainer Brück für die freundliche Übernahme des Vorsitzes der Prüfungskommission;

Bernd Schneider für das sorgfältige Korrekturlesen des Manuskriptes und wertvolle Ratschläge;

Andrea Winkel-Arndt für ihre ermutigende Anteilnahme;

allen Mitarbeitern am Institut für Mikrosystemtechnik, die mich bei der Anfertigung dieser Arbeit unterstützt haben, insbesondere Frank Blecher, Steffen Chemnitz, Gangolf Hermann, Matthias Hillebrand, Horst Otto, Dierk Schäfer, Bernd Schneider, Lars Schöler, Konstantin Seibel, Jürgen Sterzel, Marcus Walder und Andrea Winkel-Arndt für die angenehme Arbeitsatmosphäre;

Oliver Lenk, Jochen Schüler und Frank Weber für ihre Beiträge zu dieser Arbeit;

meinen Eltern für ihre Unterstützung während des gesamten Studiums;

meiner Schwester Anne für die Motivation und ihr offenes Ohr;

Pamela für ihre liebevolle Unterstützung, ihr Verständnis und ihre Geduld.

Siegen, im Mai 2006

Nils Friedrich

Kurzfassung

Die vorliegende Dissertation beschreibt die Entwicklung und Implementierung des lokal autokompensierenden Bildsensors LACS (**L**ocally **A**uto**C**ompensating **I**mage **S**ensor).

Eine der größten Herausforderungen beim Entwurf von CMOS-Bildsensoren ist prinzipiell die Kombination einer hohen Empfindlichkeit mit einem weiten Dynamikbereich. Beide Attribute sind Voraussetzungen für die Detektion schwacher Lichtsignale in der Umgebung starker optischer Störsignale, die daher zu widersprüchlichen Anforderungen an einen Bildsensor führen. Detaillierte Untersuchungen verschiedener hochdynamischer Sensorsysteme zeigen, daß zusätzliche Rauschbeiträge die erzielte Dynamikerweiterung stark einschränken.

Der intelligente Bildsensor LACS blendet auftretende Störbeleuchtung aus, indem der entsprechende Anteil des Photostroms pixelweise automatisch kompensiert wird. Auf diese Weise steht eine hohe Empfindlichkeit zur Verfügung, ohne daß der Dynamikumfang reduziert wird. Die Eigenschaften der Pixel- sowie Peripherieelektronik des LACS werden mit Hilfe von numerischen Simulationen und analytischen Modellen beschrieben. Die Untersuchung von zeitlichem und örtlichem Rauschen sowie die Analyse von Nichtidealitäten des LACS-Pixels stehen dabei im Vordergrund. Während sich das Photonrauschen als dominante Quelle zeitlichen Rauschens herausstellt, bestimmen die räumlichen Schwankungen des Kompensationsstroms die physikalischen Grenzen des Sensors.

Die mit der ersten lokal autokompensierenden Kamera aufgenommenen Bilder bestätigen die Funktionalität des autokompensierenden Konzepts sowie die Ergebnisse der theoretischen Betrachtungen. Die Kamera generiert die erforderlichen Steuersignale und transferiert die aufgenommenen Bildsignale an einen Rechner. Der LACS-Prototyp wurde in einem $0,35\ \mu\text{m}$ -CMOS-Prozeß realisiert und besteht aus 32×32 Pixeln. Die Pixel-elektronik umfaßt neun Transistoren und zwei Kapazitäten. In jedem Pixel ist außerdem eine Speicherschaltung implementiert, in der das Ausgangssignal sowie ein Referenzwert gespeichert werden können, so daß wahlweise alle Pixel oder Teile des Bildbereichs gleichzeitig ausgelesen werden können. Die Pixelfläche beträgt insgesamt $(38\ \mu\text{m})^2$. Die Peripherieelektronik des LACS verfügt über eine Schaltung zur korrelierten Doppelabtastung (**C**orrelated **D**ouble **S**ampling, CDS), die eine Reduzierung von Fixed Pattern Noise (FPN) ermöglicht.

Das Redesign des LACS-Pixels, das für einen $0,18\ \mu\text{m}$ -CMOS-Prozeß entworfen wurde, basiert auf durch theoretische und meßtechnische Untersuchungen erzielten Optimierungen. Die Verkleinerung der Strukturgrößen bringt zwar auch Nachteile wie beispielsweise größere Leckströme mit sich, führt jedoch bei Bildsensoren aufgrund des möglichen höheren Füllfaktors zu einer verbesserten Empfindlichkeit, was im LACS-Pixel wegen der komplexen Pixelelektronik besonders zum Tragen kommt. Gleichzeitig können sowohl die Auswirkungen der Nichtidealitäten auf den Kompensationsstrom als auch dessen FPN reduziert werden.

Abstract

This Ph.D. thesis describes the development and implementation of the image sensor LACS (**L**ocally **A**uto**C**ompensating Image Sensor).

One of the most challenging problems in designing CMOS image sensors is the combination of high sensitivity and wide dynamic range. Both are required for the detection of weak optical signals that are surrounded by bright ambient light, which principally leads to contradictory demands on the image sensor design. Various dynamic range enhancing concepts are analysed. It can be shown, that the apparently achieved dynamic range enhancement is largely limited by additional noise contributions.

The intelligent image sensor LACS suppresses ambient light by automatically compensating the corresponding part of the photo current. Thus, a high sensitivity is provided for the detection of weak signals without limiting the dynamic range of the captured scene.

The characteristics of the LACS-pixel and the sensor's periphery are described using numerical simulations and analytical models. Emphasis is placed on the analysis of noise and fixed pattern noise (FPN) as well as the deviation of the compensating current from ideal behaviour. While photon shot noise turns out to be the dominant noise source, the sensor's performance is mainly determined by the FPN of the compensation current.

Sample images taken by the first autocompensating camera validate the functionality of the locally autocompensating concept as well as the results from calculations and simulations. The camera provides the control signals and transfers the achieved data to a computer. The LACS-prototype was realized using a 0.35 μm -CMOS process and consists of 32×32 pixels. Each pixel measures $(38 \mu\text{m})^2$ and includes nine transistors and two capacitances. The output signal and a reference signal can be stored in a storage circuit, which is additionally implemented in each pixel to allow global shutter mode. Random access is provided as well as correlated double sampling (CDS) to reduce fixed pattern noise.

The redesign of the LACS-pixel in a 0.18 μm -CMOS process is based on theoretical optimisation and measurement results. Downscaling of CMOS circuits generally leads to various problems like increasing leakage currents. Due to the complex pixel circuitry, however, the fill factor and thus the sensitivity of the LACS can be appreciably increased while at the same time the overall FPN performance can be improved.

Inhaltsverzeichnis

1	Einleitung	10
2	Grundlegende Eigenschaften von Bildsensoren	12
2.1	Empfindlichkeit eines Bildsensors	12
2.2	Dynamik eines Bildsensors	13
2.2.1	Rauschen	13
2.3	Optimierung von Bildsensoren	20
3	Konzepte zur Dynamikerweiterung	21
3.1	Standardsensor	21
3.1.1	Rauschen der Pixelelektronik	22
3.1.2	Signal-Rauschabstand	23
3.2	Dynamikerweiterung durch Abführen von Photoladungsträgern	24
3.2.1	Rauschen der Pixelelektronik	25
3.2.2	Berechnung von Dynamik und Signal-Rauschabstand	26
3.3	Dynamikerweiterung durch Mehrfachsampling	27
3.3.1	Rauschen der Pixelelektronik	27
3.3.2	Berechnung von Dynamik und Signal-Rauschabstand	28
3.4	Logarithmischer Sensor	30
3.4.1	Rauschen des Transistors M_{log}	31
3.4.2	Rauschen der Photodiode	31
3.4.3	Signal-Rauschabstand	31
3.5	Signal-Rauschabstand und Dynamik bei starkem Störlicht	32
3.5.1	Standardsensor	32
3.5.2	Abführen von Ladungsträgern	33
3.5.3	Mehrfachsampling	34
3.6	Hintergrundlichtunterdrückung durch Korrelation	35
3.6.1	Dynamikerweiterung	37
3.6.2	Rauschbetrachtung	38
3.7	Zusammenfassung	39

4	Lokale Autokompensation	40
4.1	Prinzip der Autokompensation	40
4.2	Pixelelektronik	41
4.2.1	Funktionsweise des autokompensierenden Pixels	42
4.2.2	Zwischenspeichern der auszulesenden Signale	44
4.3	Nichtidealitäten	45
4.3.1	Speichern von U_{store}	45
4.3.2	Herleitung des Verlaufs $U_D(t)$	52
4.3.3	Schwankungen des Störlichts während der Bildaufnahme	52
4.3.4	Zusätzlicher Fehler nach dem Zwischenspeichern	53
4.4	Rauschanalyse des LACS-Pixels	58
4.4.1	Rauschersatzschaltbild des LACS-Pixels	58
4.4.2	Rauschen des Ausgangsverstärkers	61
4.4.3	Berechnung des Gesamttrauschens	62
4.5	Fixed Pattern Noise	63
4.5.1	Theorie	63
4.5.2	FPN des Kompensationsstroms	64
4.5.3	FPN des Pixelverstärkers	68
4.5.4	Zusätzliches FPN nach dem Zwischenspeichern	69
4.6	Mögliche Realisierung des LACS in TFA-Technologie	72
4.6.1	Photodetektor	72
4.6.2	Layout	73
4.6.3	FPN	73
4.7	Zusammenfassung	74
5	Realisierung und meßtechnische Charakterisierung	75
5.1	Charakterisierung von Bauelementen	75
5.1.1	Bestimmung des Leckstroms	75
5.1.2	Photodioden	76
5.1.3	Untersuchung einzelner LACS-Pixel	78
5.1.4	Die Kompensationsstromquelle	79
5.1.5	Erhöhung des Ausgangswiderstandes	80
5.2	Der Bildsensor LACS	82
5.2.1	Das LACS-Pixel	83
5.2.2	Der Operationsverstärker	84
5.2.3	Der Decoder	86
5.2.4	Die CDS-Schaltung	87

5.2.5	Der Sourcefolger	88
5.3	Mefstechnische Untersuchung des LACS	89
5.3.1	Kamera	89
5.3.2	Korrektur	89
5.3.3	Versuchsaufbau	91
5.3.4	Aufnahme von Bildern	91
5.4	Zusammenfassung	94
6	Downscaling und Redesign	96
6.1	Empfindlichkeit und Dynamik	98
6.1.1	Rauschen	98
6.1.2	Photodiode	99
6.2	Einfluß des Downscalings auf den Bildsensor LACS	101
6.2.1	Nichtidealitäten im LACS-Pixel	102
6.3	Redesign	103
6.3.1	Speicherkapazität C_{store}	103
6.3.2	Pixelverstärker	104
6.3.3	Layout	104
6.4	Zusammenfassung	105
7	Zusammenfassung und Ausblick	106
A	Der MOS-Transistor	109
A.1	Betriebsbereiche	110
B	Herleitung der Ausgangsspannung der CDS-Schaltung	112
C	Reduzierung des Spalten-FPN durch DDS	113
D	Rauschen des Sourcefolgers	115
E	Formelzeichen, Konstanten und Abkürzungen	116
	Literaturverzeichnis	120
	Publikationen	125
	Betreute Diplomarbeiten	126

Kapitel 1

Einleitung

Der stetige Fortschritt in der Halbleiterindustrie ermöglichte vor allem in den 90er Jahren eine sprunghafte Entwicklung im Bereich der digitalen Bildaufnahme. Die Geschichte der Bildsensorik begann mit einer Publikation von Weckler, in der die Sammlung von photogenerierter Ladung beschrieben wird, die bis heute die Grundlage für die CMOS (**C**omplementary **M**etal **O**xide **S**emiconductor)-Bildsensorik darstellt [Weckler67]. Aufgrund besserer Eigenschaften dominierten jedoch zunächst die 1970 erstmals vorgestellten CCDs (**C**harge-**C**oupled **D**evice)s den Bildsensormarkt [Bell70]. Dabei spielten Aspekte wie eine zunächst geringere Pixelgröße, ein besseres Rauschverhalten sowie ein geringerer Dunkelstrom eine Rolle.

Die Vorteile von CMOS-Sensoren kamen durch die fortschreitende Verkleinerung der Strukturgrößen in der Mikroelektronik zum Tragen. Es wurde möglich, eine große Anzahl von Pixeln, die mittlerweile mit Kantenlängen von $1,7 \mu\text{m}$ gefertigt werden können, auf einem Chip zu integrieren, auf dem sich gleichzeitig schaltungstechnische Komponenten zur Bild(vor)verarbeitung befanden [Micron05]. Überdies steht kostengünstiger, hochintegrierter Speicher zur Verfügung sowie die erforderliche Bandbreite zur (drahtlosen) Übertragung der aufgenommenen Bilder. Vor allem im Low-Cost-Bereich stellen auf diese Weise gefertigte ICs (**I**ntegrated **C**ircuits) eine preisgünstigere Alternative zu CCDs dar, die sich vor allem in der Unterhaltungselektronik immer mehr etabliert hat. Im Sektor der sogenannten Machine Vision werden Bildsensoren in automatisierten Systemen wie z.B. der Prozeßüberwachung eingesetzt. Auch in der Automobilindustrie haben optische Sensoren längst Einzug erhalten. Hier ergeben sich besonders hohe Anforderungen an die Leistungsfähigkeit und Zuverlässigkeit elektronischer Sensorsysteme.

Gegenstand aktueller Forschung sind vorwiegend Bildsensoren für Spezialanwendungen, die bestimmte Eigenschaften wie eine hohe Dynamik [Breidenassel05], eine hohe Bildrate [Silicon06] oder eine hohe Auflösung bzw. kleine Pixel [Micron06] besitzen. Die Analog-Digital-Wandlung der Signale wurde bereits auf dem Sensorchip integriert. Neben der Möglichkeit, einen zentralen A/D-Wandler für die gesamte Pixelmatrix zur Verfügung zu stellen, kann die A/D-Wandlung auch im Pixel realisiert werden, wodurch das Pixelsignal früh in der Signalkette unempfindlich gegen Störungen und weitere Rauschquellen wird [McIlrath01].

Vor allem bei der Erweiterung des Dynamikbereichs (**D**ynamic **R**ange, DR) wurden

zahlreiche verschiedene Ansätze verfolgt [Breidenassel05]. Problematisch ist dabei das Zusammenspiel der Dynamik, des Signal-Rauschabstandes (**S**ignal to **N**oise **R**atio, SNR) und der Empfindlichkeit des Sensors. Bei einer Vergrößerung des darstellbaren Helligkeitsbereichs durch eine logarithmische Kennlinie leiden beispielsweise sowohl die Empfindlichkeit als auch der SNR [Joseph02].

Besonders kritisch ist die Detektion schwacher optischer Signale in einer hellen Umgebung, da die gleichzeitige Optimierung aller drei Größen teilweise zu konträren Anforderungen an die Dimensionierung des Pixels führen. Das helle Umgebungslicht erfordert zum einen eine hohe Dynamik. Zum anderen muß gewährleistet sein, daß sein Photonenrauschen eine Detektion des Signals zuläßt. Beide Forderungen könnten durch die Implementierung einer hinreichend großen Integrationskapazität erfüllt werden, was jedoch im Widerspruch zu einer hohen Empfindlichkeit steht.

Ziel dieser Arbeit ist die Entwicklung eines Bildsensors, der störende Hintergrundbeleuchtung bei der Detektion von aktiven Lichtsignalen unterdrückt. Hierzu werden in Kapitel 2 grundlegende Bewertungskriterien von Bildsensoren vorgestellt. In Kapitel 3 werden verschiedene Ansätze zur Erweiterung des Dynamikbereichs analysiert sowie der jeweilige SNR berechnet. Kapitel 4 beschreibt das Prinzip der Autokompensation. Im Rahmen einer Analyse der Pixelelektronik wird eine Übertragungsfunktion hergeleitet, Nichtidealitäten sowie deren Einfluß auf die Leistungsfähigkeit des Sensors und schaltungstechnische Optimierungen aufgezeigt. Anschließend wird eine Betrachtung des zeitlichen Rauschens und des FPN durchgeführt. Eine gleichzeitige Belichtung der Pixel erfordert das Zwischenspeichern der Bildsignale. Der daraus resultierende Fehler wird berechnet und eine Variante der Speicherschaltung zur Fehlerreduzierung vorgestellt. Schließlich werden die Eigenschaften des lokal autokompensierenden Bildsensors (**L**ocally **A**uto**C**ompensating **I**mage **S**ensor) in TFA (**T**hin **F**ilm on **A**SIC)-Technologie beschrieben. Eine Darstellung der Implementierung eines LACS-Prototypen und der einzelnen Schaltungsblöcke findet sich in Kapitel 5. Nach der Beschreibung der ersten lokal autokompensierenden Kamera werden meßtechnische Untersuchungen des Sensorsystems präsentiert. Kapitel 6 beschreibt zunächst die kontinuierlich fortschreitende Strukturverkleinerung im Bereich der Halbleiterindustrie. Es werden die Folgen des Downscalings für integrierte Schaltungen und insbesondere für CMOS-Bildsensoren analysiert. Kapitel 7 faßt die Arbeit zusammen und gibt einen Ausblick auf mögliche zukünftige Entwicklungen.

Kapitel 2

Grundlegende Eigenschaften von Bildsensoren

Bei der Beschreibung von Bildsensoren spielen vor allem die Größen Dynamikumfang, Signal-Rauschabstand sowie die Empfindlichkeit entscheidende Rollen. Aus diesem Grund werden sie an dieser Stelle näher erläutert.

2.1 Empfindlichkeit eines Bildsensors

Die Empfindlichkeit eines Bildsensors wird häufig als Verhältnis des Ausgangssignals des Sensors zur detektierten Beleuchtungsstärke angegeben. Sie wird demnach von zwei Komponenten beeinflusst: Zum einen vom Detektor, in dem optische Strahlung zunächst Photoladungsträger generiert, zum anderen von der Pixelelektronik, die die photogenerierten Ladungsträger in ein Spannungssignal umwandelt.

Der Beitrag der Photodiode wird durch die Empfindlichkeit S_{PD} charakterisiert, die angibt, wieviele Photoladungsträger durch ein auftreffendes Photon generiert werden. Mit der Gleichung

$$S_{PD} = \frac{q_e \cdot \lambda}{h \cdot c} \cdot S_\lambda \quad (2.1)$$

wird der Photostrom im Verhältnis zur auftreffenden Beleuchtungsstärke angegeben¹. Darin bezeichnet q_e die Elementarladung, λ die Wellenlänge, h das Planck'sche Wirkungsquantum und c die Lichtgeschwindigkeit im Vakuum. S_λ steht für die spektrale Empfindlichkeit des Photodetektors.

Die Empfindlichkeit des Pixelverstärkers S_{pix} hingegen beschreibt, welcher Spannungshub U_a am Ausgang durch einen Photoladungsträger am Eingang verursacht wird. Sie wird häufig durch den Ausdruck

$$S_{pix} = \frac{U_a}{N_{ph}} \quad (2.2)$$

¹Als Einheit wird zumeist $\left[\frac{mA}{W}\right]$ verwendet.

definiert und in der Einheit $\left[\frac{\mu V}{e^-}\right]$ angegeben. N_{ph} ist die Anzahl der akkumulierten Photoladungsträger. Nach Umformung des Ausdrucks zu

$$S_{pix} = \frac{q_e \cdot v_{u,pix}}{C_{int}} \quad (2.3)$$

wird deutlich, daß S_{pix} durch die Verstärkung des Pixelverstärkers $v_{u,pix}$ und die Integrationskapazität C_{int} am Verstärkereingang bestimmt wird.

2.2 Dynamik eines Bildsensors

Grundsätzlich bezeichnet der Dynamikbereich eines Bildsensors die Differenz des größten darstellbaren und des kleinsten detektierbaren Signals. Dadurch ergeben sich verschiedene mögliche Definitionen, je nachdem welche der bei der Bildaufnahme auftretenden Größen herangezogen wird. So ist es z.B. möglich, den Dynamikumfang mit Hilfe der Beleuchtungsstärke zu formulieren, indem die höchste Beleuchtungsstärke, die mit dem Sensor dargestellt werden kann, zur schwächsten, die detektierbar ist, ins Verhältnis gesetzt wird. Auf ähnliche Weise ergibt sich der Dynamikumfang auch anhand des Photostroms. So kann das Verhältnis des größten darstellbaren Photostroms $I_{ph,max}$, der noch nicht zu einer Sättigung der Integrationskapazität führt, zum kleinsten detektierbaren Photostrom $I_{ph,min}$, der durch Rauschprozesse bestimmt wird, angegeben werden.

Alle Ansätze haben gemein, daß der Dynamikbereich nach oben durch die Sättigung des Detektors² und nach unten durch Rauschen begrenzt ist. Oftmals zweckmäßig ist dabei die Angabe der Anzahl der Signal- und Rauschelektronen, die auch in dieser Arbeit Verwendung findet. Die maximale Anzahl der Signalelektronen ist gegeben durch

$$N_{sig,max} = \frac{C_{int} \cdot U_{max}}{q_e}. \quad (2.4)$$

Sie ist folglich begrenzt durch die Größe der Integrationskapazität C_{int} sowie den maximal zur Verfügung stehenden Spannungshub U_{max} . Die Anzahl der Rauschelektronen hängt von der Pixelelektronik und deren Arbeitspunkt sowie von den Beleuchtungsverhältnissen ab. Im folgenden wird das Rauschen von Halbleiterbauelementen näher beschrieben.

2.2.1 Rauschen

Rauschen bezeichnet im Zusammenhang mit der Elektronik die zufallsabhängige Schwankung eines Signals. Diese Schwankung hat auf die Leistungsfähigkeit elektrischer Schaltungen einschränkende Wirkung und läßt sich mathematisch mit Hilfe der Statistik erfassen. Die physikalischen Ursachen sind mannigfaltig und werden im folgenden Kapitel phänomenologisch erläutert sowie mathematisch beschrieben.

Grundsätzlich wird zwischen zeitlichem und örtlichem Rauschen (FPN) unterschieden. Letzteres beschreibt die durch den Herstellungsprozeß bedingten Abweichungen eines

²Dies trifft zu, sofern keine weitere Einschränkung durch die Ausleseelektronik stattfindet.

Signals, beispielsweise in mehreren identisch aufgebauten Pixeln eines Bildsensors. Zeitliches Rauschen tritt in jeder elektrischen Schaltung auf. Es kann physikalisch durch die Tatsache begründet werden, daß es sich bei elektrischer Ladung nicht um eine kontinuierliche Größe handelt, sondern vielmehr um die Summe diskreter Ladungselemente. Die Bewegungen dieser Elementarladungen sind statistischer Natur, so daß jedes elektrische Signal von Schwankungen überlagert ist, die in diesem Zusammenhang als zeitliches Rauschen bezeichnet werden.

2.2.1.1 Thermisches Rauschen

Thermisches Rauschen wird häufig als Widerstandsrauschen bezeichnet und tritt in leitenden und halbleitenden Materialien auf. Die physikalischen Ursachen dieses Phänomens liegen in der statistischen Bewegung der Ladungsträger aufgrund ihrer thermischen bzw. kinetischen Energie sowie in Gitterschwingungen und Streuprozessen. Diese Ladungsbewegungen sind meßtechnisch in Form von Spannungsschwankungen über einer Strecke innerhalb des Materials nachweisbar. Zur Berechnung des thermischen Rauschens wird der rauschende (halb)leitende Festkörper allgemein durch einen Widerstand R entsprechend Abbildung 2.1 modelliert. Das Rauschen selbst wird in Form

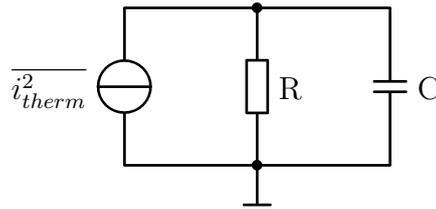


Abbildung 2.1: Ersatzschaltbild zur Berechnung des thermischen Rauschens

einer Rauschstromquelle $\overline{i_{therm}^2}$ dargestellt. Alternativ kann die Rauschquelle auch als Spannungsquelle in Reihe zu einem Widerstand dargestellt werden. Das Spektrum der Rauschleistung wird zunächst als konstant angenommen³. Die parasitäre Kapazität C des Widerstandes, die im Modell ebenfalls berücksichtigt wird, wirkt jedoch bandbegrenzend. Das RC-Netzwerk weist die Übertragungsfunktion

$$|H_{RC}^2(f)| = \frac{1}{1 + (2\pi RC)^2} \quad (2.5)$$

auf, mit deren Hilfe die in der Kapazität gespeicherte Energie E_C berechnet werden kann.

$$E_C = S_u \cdot \int_0^\infty \frac{df}{1 + (2\pi RC)^2} \cdot \frac{1}{2} \cdot C = \frac{1}{2} \cdot S_u \cdot \frac{1}{4RC} \cdot C \quad (2.6)$$

S_u bezeichnet dabei die Rauschleistungsdichte. Die Energie E_C kann nach [Blum96] außerdem ausgedrückt werden durch

$$E_C = \frac{kT}{2}. \quad (2.7)$$

³Man spricht in diesem Zusammenhang von *weißem* Rauschen.

Durch Gleichsetzen der Gleichungen (2.6) und (2.7) ergibt sich für die Rauschleistungsdichte

$$S_u = 4kTR. \quad (2.8)$$

Der Kanal eines MOS-Transistors kann ebenfalls als Widerstand betrachtet werden. Sein thermisches Kanalrauschen im Sättigungsbereich läßt sich nach [van der Ziel86] beschreiben durch

$$S_{u,sat} = 4kT \cdot \frac{2}{3} \frac{1}{g_{max}}, \quad (2.9)$$

wobei g_{max} den Leitwert des vollständig invertierten Kanals bezeichnet. Für einen MOS-FET, der als Schalter betrieben wird, gilt die Beziehung

$$S_{u,switch} = 4kT \cdot \frac{1}{g_{max}}. \quad (2.10)$$

2.2.1.2 Übertragung von weißem Rauschen

Für die Berechnung der Übertragung von thermischem Rauschen über einen Tiefpaß mit der 3 dB-Grenzfrequenz f_{3dB} ist es zweckmäßig, die äquivalente Rauschbandbreite zu definieren [Gray01].

$$f_{\Delta q} = \frac{\pi}{2} \cdot f_{3dB} \quad (2.11)$$

Diese Größe bezeichnet die Rauschbandbreite eines modellhaften Systems mit rechteckiger Übertragungsfunktion.

2.2.1.3 1/f-Rauschen

Die physikalischen Ursachen des 1/f-Rauschens sind nicht endgültig geklärt. Auch weil das Phänomen nicht nur in elektrischen Schaltungen auftritt, sondern auch in anderen Systemen wie z.B. dem Verkehrsfluß auf Straßen beobachtet wurde [Blecher02], fehlt es bisher an einer Theorie zur vollständigen Beschreibung des 1/f-Rauschens. Einigkeit besteht hinsichtlich der Tatsache, daß es sich um einen materialabhängigen Effekt handelt. Für den Bereich der Halbleiterelektronik ist die Ansicht weit verbreitet, daß Traps die Ursachen für 1/f-Rauschen sind. Ladungsträger werden in Rekombinationszentren eingefangen und nach einer Verweildauer wieder freigelassen. Diese Vorgänge haben eine Rauschleistung zur Folge, deren Amplitude reziprok zur Frequenz verläuft. Allgemein kann 1/f-Rauschen durch Hooges Gesetz [Hooge69] beschrieben werden, nach dem die Rauschleistungsdichte gegeben ist durch

$$\overline{i^2} = K_{1/f} \cdot \frac{I^a}{f^b} \cdot \Delta f. \quad (2.12)$$

Der Parameter b liegt in der Größenordnung $b \approx 1$. $K_{1/f}$ stellt eine material- bzw. bauteilabhängige Konstante dar. Der Gleichung ist zu entnehmen, daß 1/f-Rauschen

nur in der Gegenwart eines Gleichstroms I auftritt. Im SPICE2-Modell wird das 1/f-Rauschen eines MOS-Transistors durch den Ausdruck

$$S(f) = \frac{K_f \cdot I_D^{AF}}{C'_{ox} \cdot L^2 \cdot f^{EF}} \quad (2.13)$$

modelliert. Darin steht C'_{ox} für die flächenbezogene Gatekapazität und L für die Kanallänge des Transistors. Die Parameter K_f , AF und EF werden vom Hersteller prozeßspezifisch angegeben. Näherungsweise läßt sich dieser Ausdruck nach [Gray01] darstellen durch

$$S(f) = \frac{K_f}{C'_{ox} \cdot W \cdot L \cdot f}. \quad (2.14)$$

Stellt man Gleichung (2.13) vereinfacht durch

$$S(f) = \frac{K_f^*}{f^{EF}} \quad (2.15)$$

dar und nimmt $EF \approx 1$ an, so ergibt sich die Rauschleistung im Frequenzintervall $\Delta f = f_{max} - f_{min}$ zu

$$\overline{u^2} = K_f^* \cdot \ln\left(\frac{f_{max}}{f_{min}}\right) = K_f^* \cdot \ln(10) \cdot \log\left(\frac{f_{max}}{f_{min}}\right). \quad (2.16)$$

Damit läßt Hooges Gesetz die Folgerung zu, daß in jedem Frequenzabschnitt Δf die gleiche 1/f-Rauschleistung auftritt. Für die Berechnung der Rauschspannung ist somit lediglich die Anzahl der Dekaden von Bedeutung, in denen das Rauschen wirksam ist [Grishaw91]. Bei der Übertragung von 1/f-Rauschen über ein System, dessen Übertragungsfunktion zwei Pole f_1 und f_2 aufweist, ist die äquivalente Anzahl von Dekaden gegeben durch

$$N_{Dek} = \frac{f_2^2 \cdot \log\left(\frac{f_2}{f_{min}}\right) - f_1^2 \cdot \log\left(\frac{f_1}{f_{min}}\right)}{f_2^2 - f_1^2}. \quad (2.17)$$

In Systemen, deren Übertragungsfunktion nur einen Pol bei $f = f_{3dB}$ aufweist, vereinfacht sich dieser Ausdruck entsprechend Gleichung (2.16) zu

$$N_{Dek} = \log\left(\frac{f_{3dB}}{f_{min}}\right). \quad (2.18)$$

In beiden Formeln steht f_{min} für die untere Grenze des 1/f-Rauschens. Theoretisch müßte hier der Grenzwert $f \rightarrow 0$ gebildet werden. Näherungsweise kann jedoch von $f_{min} = 10^{-6}$ Hz ausgegangen werden [Blecher02].

Eine Reduktion des 1/f-Rauschens ist nach Gleichung (2.13) durch die Vergrößerung der Transistorgeometrien möglich. Diese Maßnahme ist jedoch nicht immer praktikabel, so daß 1/f-Rauschen bis in den Megahertzbereich das Rauschverhalten von VLSI (Very Large Scale Integration)-Schaltungen dominieren kann.

2.2.1.4 Schrotrauschen

Schrotrauschen tritt in jedem von einem Gleichstrom durchflossenen Halbleiterbauelement auf. Auch ein Photostrom ist grundsätzlich mit dem Auftreten von Schrotrauschen verbunden, was in Kapitel 2.2.1.6 näher erläutert wird. Die physikalische Ursache für Schrotrauschen ist, daß jeder Strom, auch wenn er kontinuierlich fließt, die Summe der Bewegung einzelner Ladungsträger darstellt. Die Rauschleistung des Stroms I_D kann beispielsweise als Mittelwert der Abweichungen der Momentanwerte I vom Mittelwert I_D betrachtet werden. Somit gilt

$$\overline{i_{shot}^2} = \overline{(I - I_D)^2}. \quad (2.19)$$

Nach dem Theorem von Schottky, das ursprünglich für das Rauschen von aus einer Glüh-elektrode emittierten Elektronen formuliert wurde [Schottky18], kann diese Rauschleistung auch ausgedrückt werden durch

$$\overline{i_{shot}^2} = 2 \cdot q_e \cdot I_D. \quad (2.20)$$

Es handelt sich folglich um weißes Rauschen, das zum einen durch die transienten Eigenschaften des elektrischen Systems begrenzt wird, in dem der Strom I_D fließt. Zum anderen besteht eine Beschränkung der Gültigkeit der Gleichung (2.20) aufgrund der Transitzeit der Ladungsträger.

2.2.1.5 Rauschen eines MOSFETs im Subthresholdbereich

Das Rauschen eines MOS-Transistors im Subthresholdbereich muß separat betrachtet werden, da der Stromfluß in schwacher Inversion aufgrund von Diffusion stattfindet. Somit setzt sich der Drainstrom $I_{D,subth}$ zusammen aus einem in Vorwärtsrichtung fließenden Anteil I_f sowie einem in Rückwärtsrichtung fließenden Strom I_r [Sarpeshkar93]. Bei der Berechnung der Rauschleistungsdichte müssen mithin zwei Rauschquellen betrachtet werden. Ob diese als Quellen thermischen Rauschens oder Schrotrauschens definiert werden, spielt dabei eine untergeordnete Rolle, da beide Ansätze zum selben Resultat führen. Der Ausdruck

$$S_{u,subth} = 2 \cdot q_e \cdot (I_f + I_r) \quad (2.21)$$

kann mit Hilfe der Schottky-Beziehung

$$I_r = I_f \cdot \exp\left(-\frac{U_{DS}}{U_T}\right) \quad (2.22)$$

vereinfacht werden zu

$$S_{u,subth} = 2 \cdot q_e \cdot I_f \cdot \left[1 + \exp\left(-\frac{U_{DS}}{U_T}\right)\right]. \quad (2.23)$$

2.2.1.6 Photonenrauschen

Mit der Betrachtung des Photonenrauschens wird der Tatsache Rechnung getragen, daß es sich bei der Photogeneration von Ladungsträgerpaaren um teilchendiskrete Vorgänge

handelt. Dies läßt sich durch zwei unterschiedliche Ansätze erklären. Einerseits handelt es sich nach dem Teilchenmodell bei optischer Strahlung um einzelne Photonen, die sich mit einer Wellenlänge λ bewegen. Das Auftreffen dieser Teilchen auf den Halbleiter geschieht somit nicht zeitkontinuierlich, sondern mit einer schwankungsbehafteten Frequenz f_{photon} . Andererseits kann in einem alternativen Modellansatz der Vorgang der Generation von Ladungsträgerpaaren infolge einer konstanten Strahlungsleistung als ein statistischer Vorgang betrachtet werden. Bei dieser Betrachtungsweise wird zugrunde gelegt, daß die durchschnittliche Anzahl \bar{N} an Photogenerationsprozessen mit der Frequenz f_N stattfindet und unkorreliert ist. Die freien Ladungsträger tragen zum Photostrom bei und werden während der Integrationszeit t_{int} auf einer Integrationskapazität C_{int} gesammelt. Unterteilt man die Integrationszeit t_{int} in n gleiche Abschnitte, so läßt sich die Wahrscheinlichkeit, daß ein Generationsprozeß während eines Zeitabschnitts t_{int}/n stattfindet, berechnen zu

$$p(N) = \frac{n!}{N!(n-N)!} \cdot \binom{\bar{N}}{n} \cdot \left(\frac{1-\bar{N}}{n}\right)^{n-N}. \quad (2.24)$$

Durch Grenzwertbildung $n \rightarrow \infty$ erhält man die POISSON-Verteilung

$$p(N) = \frac{\bar{N}^N}{N!} \cdot \exp(-\bar{N}). \quad (2.25)$$

Die Standardabweichung beträgt damit $\Delta N = \sqrt{\bar{N}}$ [Bronstein00], so daß sich die Spannung am Photodetektor aufgrund des Photonengeräusches zu

$$u_{\text{shot,ph}} = \sqrt{\bar{N}} \cdot \frac{q_e}{C_{\text{int}}} \quad (2.26)$$

berechnen läßt. Mithin ergibt sich für den Signal-Rauschabstand aufgrund des Photonengeräusches

$$SNR_{\text{shot,ph}} = \sqrt{\bar{N}} \cdot \frac{t_{\text{int}}}{C_{\text{int}}}. \quad (2.27)$$

Die Intensität des Photonengeräusches hängt wurzelförmig mit der Anzahl akkumulierter Photoladungsträger zusammen und ist mithin abhängig von der zu detektierenden Beleuchtungsstärke.

2.2.1.7 Resetrauschen

Resetrauschen tritt auf, wenn eine Kapazität mit Hilfe eines als Schalter fungierenden MOS-Transistors von einer Quelle getrennt wird. Im Bereich der Bildsensorik geschieht dies beim Reset eines Pixels oder in Sample-and-Hold Schaltungen. Die Quelle, die bei der Berechnung des Resetrauschens sowohl als Spannungs- als auch als Stromquelle modelliert werden kann, gibt die Rauschleistung $4kTR \cdot \Delta f$ ab. Die Rauschspannungsdichte auf der Kapazität erhält man durch Multiplikation mit dem Betrag des komplexen Widerstandes aus dem Kanalwiderstand R und der wirksamen Kapazität C . Die Integration über den Frequenzbereich liefert schließlich [Frey00]

$$\overline{u_{kTC}^2} = \frac{kT}{C}. \quad (2.28)$$

Das so genannte kTC-Rauschen hängt somit lediglich von der Temperatur sowie der Größe der Kapazität ab.

Blecher beschreibt die Reduzierung des Resetrauschens aufgrund der Millerkapazität des Pixelverstärkers [Blecher02]. Erfolgt das Abschalten des Resettransistors hinreichend schnell, so ist die auf der Integrationskapazität verbleibende Rauschladung durch die während des Resets wirksame Kapazität gegeben. Diese befindet sich nach dem Reset auf der Kapazität, die nunmehr durch den Millereffekt verstärkungsabhängig vergrößert ist. Es findet somit eine Variation der Kapazität statt, die eine Änderung der Reset-Rauschspannung zur Folge hat.

$$\overline{u_{res}^2} = \frac{kT}{C_{int}} \cdot \left(1 + \frac{v_u(f=0) \cdot C_{io}}{C_{int}} \right) \quad (2.29)$$

C_{io} bezeichnet die zwischen Eingang und Ausgang des Pixelverstärkers wirksame Kapazität. Da Inverterpixel eine hohe negative Verstärkung aufweisen, findet hier eine Reduktion des Resetrauschens statt, während bei Sourcefolgerpixeln ($0 < v_u < 1$) mit einer Zunahme zu rechnen ist.

Ein Active Reset, wie er von Fowler et al. vorgeschlagen wird, sorgt zwar für eine Reduzierung des kTC-Rauschens [Fowler00]. Der stark erhöhte Platzbedarf pro Pixel und die lange Dauer des Active Reset sprechen jedoch gegen diese Variante. Weniger Schaltungsaufwand bringt ein Hard-To-Soft Reset mit sich, bei dem der Resettransistor nach dem eigentlichen Hard-Reset in den Subthresholdbereich überführt wird. In diesem Betriebsbereich weist ein MOSFET geringeres thermisches Rauschen auf als im Bereich der starken Inversion. Ein Resetvorgang, der ausschließlich im Subthresholdbereich durchgeführt wird, verursacht ein Image-Lag, d.h. ein Teil der Photoladung verbleibt auf der Integrationskapazität.

2.2.1.8 Örtliches Rauschen

Örtliches Rauschen bezeichnet statistische Schwankungen der elektrischen Eigenschaften integrierter Bauelemente. Daraus resultieren Signalunterschiede, die auf Inhomogenitäten bei der Fertigung integrierter Schaltungen zurückzuführen sind. So weisen beispielsweise zwei im Layout kongruente, auf einem Wafer integrierte Pixel eines Bildsensors kein identisches Verhalten auf. FPN kann mathematisch abgeschätzt und durch entsprechende Maßnahmen minimiert werden. Als Maß für die Übereinstimmung des elektrischen Verhaltens mehrerer Bauteile hat sich der Begriff des Matchings etabliert [Bastos98].

Häufig werden die grundlegenden Arbeiten von Pelgrom und Lakshmi Kumar zitiert [Pelgrom89, Lakshmi Kumar86]. Pelgrom beschreibt die Varianz eines Parameters in Abhängigkeit einer Konstante A_x sowie der Transistorgeometrien.

$$\sigma^2(p) = \frac{A_x^2}{W \cdot L} \quad (2.30)$$

Diese Beschreibung ist für die meisten rechteckigen Halbleiterbauelemente anwendbar, enthält jedoch keinerlei Information über die physikalischen Ursachen der Abweichung. Diesen Nachteil weist das Modell von Lakshmi Kumar et al. nicht auf. Die Schwankungen

der Schwellspannung eines MOSFETs z.B. werden hier in Abhängigkeit von den Prozeßparametern berechnet. Bastos beschreibt auf dieser Grundlage das FPN für Submicron-Prozesse, wobei auch Kurz- und Schmalkanaleffekte berücksichtigt werden [Bastos98]. In MOSFETs mit kurzem Kanal ist der Anteil der Kanalladung, der durch die Ladung in Source- bzw. Draingebiet kompensiert wird, nicht zu vernachlässigen. Die Tiefe des Kanals d_{Ch} ist dementsprechend zu ersetzen durch eine effektive Tiefe d_{Ch}^* . Auf der anderen Seite nimmt bei Transistoren mit geringer Weite W der Anteil der Verarmungszone zu, der sich nicht direkt unter dem Gate befindet. Auch die effektive Weite des Transistors weicht demnach vom geometrischen Wert im Layout ab.

Diese Überlegungen führen zu einem erweiterten Modell für die Schwellspannungsschwankung, das die beiden beschriebenen Effekte des Downscaling berücksichtigt.

$$\sigma_{U_{th}}^2 = \frac{A_1^2}{W \cdot L} + \frac{A_2^2}{W \cdot L^2} - \frac{A_3^2}{W^2 \cdot L} \quad (2.31)$$

Sterzel legt die Vorarbeiten von Pelgrom und Lakshmikumar zugrunde, um eine Beschreibung der Auswirkungen des FPN auf das elektrische Verhalten integrierter Schaltungen herzuleiten, ohne dabei auf Korrelationsparameter zurückgreifen zu müssen [Sterzel04]. Diese würden die Berechnung schwierig gestalten. Das Ergebnis ist ebenfalls eine mit steigenden Geometriedaten sinkende Schwankungsintensität. Die ermittelten Ausdrücke geben darüber hinaus Aufschluß über die physikalischen Ursachen der Schwankungen. Dies läßt eine Abschätzung des FPNs bereits bei der Schaltungsentwicklung zu, sofern Meßwerte vorliegen, die eine Aussage über das FPN einzelner Transistoren zulassen.

2.3 Optimierung von Bildsensoren

Bei der Optimierung der beschriebenen Bildsensorgrößen kommt es aufgrund physikalischer Zusammenhänge zu widersprüchlichen Anforderungen, wie ein Vergleich der Gleichungen (2.3) und (2.4) verdeutlicht. So läßt sich der Dynamikumfang durch die Vergrößerung der Detektorkapazität erweitern, da die maximale Anzahl akkumulierter Photoladungsträger steigt. Dies hat jedoch wiederum eine Reduzierung der Empfindlichkeit zur Folge, da mehr Ladungsträger vorhanden sein müssen, um denselben Spannungshub zu erzeugen. Wird eine Optimierung z.B. durch die Implementierung einer intelligenten Pixelelektronik angestrebt, so ist die Verschlechterung des Signal-Rauschabstandes, und somit die Abnahme des Dynamikumfangs, durch zusätzliche Rauschbeiträge in Betracht zu ziehen.

Bereits hier wird deutlich, daß die Entwicklung von Bildsensoren detaillierte Kenntnis physikalischer Zusammenhänge sowie Kompromisse bei der Kombination verschiedener Sensorgrößen erfordert. Sowohl die Optimierung des Photodetektors als auch der Pixelelektronik sollten daher in erster Linie an der Anwendung des Bildsensors erfolgen.

Kapitel 3

Konzepte zur Dynamikerweiterung

In diesem Kapitel werden verschiedene Sensorkonzepte zur Dynamikerweiterung untersucht. Dabei wird zunächst ermittelt, welche Verbesserung gegenüber einem Standardbildsensor zu erreichen ist. Auf diesen Erkenntnissen basierend wird anschließend der für die vorliegende Arbeit interessante Fall angenommen, daß das zu detektierende optische Signal von Störlicht überlagert ist. Die Ergebnisse werden abschließend vergleichend gegenübergestellt.

3.1 Standardsensor

Zunächst wird die einfachste Variante eines aktiven Pixels betrachtet, das aus einer Photodiode und drei Transistoren besteht. Abbildung 3.1 zeigt das entsprechende Schaltbild.

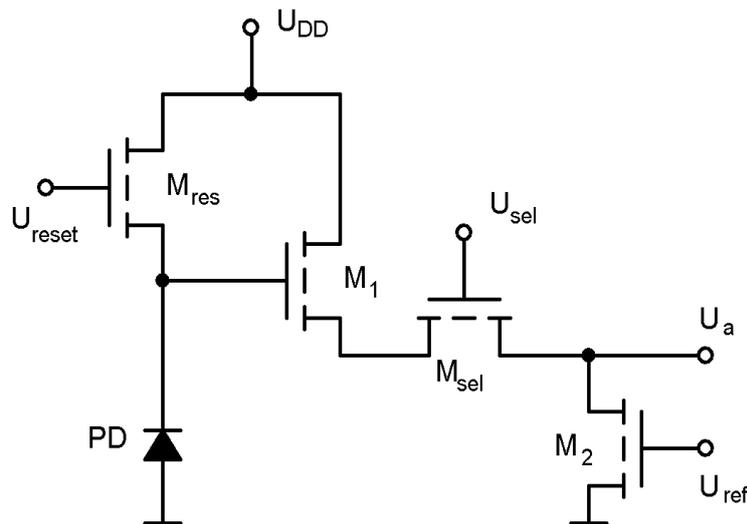


Abbildung 3.1: Pixelelektronik eines Standard-CMOS-Bildsensors

Über den Transistor M_{res} kann die Photodiode PD auf ein festes Potential zurückgesetzt werden¹. Die anschließend photogenerierten Ladungsträger werden auf der Inte-

¹Meistens wird für dieses Potential die Versorgungsspannung U_{DD} verwendet.

grationskapazität C_{int} gesammelt. Diese ergibt sich aus der Kapazität der Photodiode und der Eingangskapazität des Pixelverstärkers. Folglich hängt das Potential am Eingang des Sourcefolgers M_1/M_2 nach der Integrationszeit von der Anzahl akkumulierter Photoladungsträger und somit von der Intensität der einfallenden Beleuchtung ab. Der Transistor M_2 fungiert als Last des Sourcefolgers und wird zumeist nur einmal für eine Zeile bzw. Spalte des Sensors realisiert. Über den Schalter M_{sel} kann das Pixel während der anschließenden Auslese ausgewählt werden.

Die Signalunsicherheit am Ausgang des Sourcefolgers ist mithin gegeben durch das Rauschen des Photostroms, des Dunkelstroms sowie der Pixelelektronik. Zusätzliches Rauschen entsteht bei der anschließenden Signalverarbeitung. Die Schwankungsbreite besteht folglich aus einem photostromabhängigen und einem konstanten, durch die Pixelelektronik unabhängig von der Beleuchtungsintensität verursachten Anteil.

$$\sigma_{q_{int}}^2 = (I_{ph} + I_d) \cdot t_{int} \cdot q_e + \sigma_{pix}^2 \quad (3.1)$$

I_d steht dabei für den Dunkelstrom der Photodiode. Bei der Berechnung des Signal-Rauschabstandes wird im folgenden zunächst das Rauschen σ_{pix} der Pixelelektronik betrachtet. Die Photodiode wird anschließend in die Untersuchungen einbezogen.

3.1.1 Rauschen der Pixelelektronik

Für die Pixelelektronik nach Abbildung 3.1 gilt das in Abbildung 3.2 dargestellte Rauschersatzschaltbild.

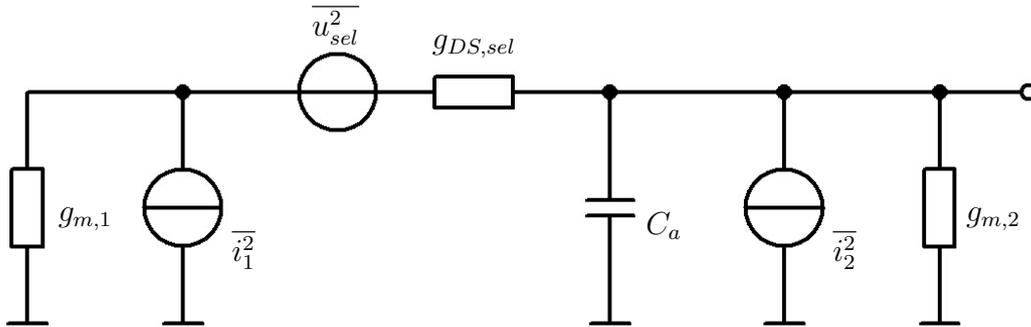


Abbildung 3.2: Rauschersatzschaltbild des Standardpixels

Es werden die thermischen und 1/f-Rauschbeiträge der Transistoren M_1 , M_2 sowie M_{sel} berücksichtigt. Der Auswahltransistor M_{sel} fungiert als Schalter und arbeitet somit im Triodenbereich. M_1 und M_2 werden im Sättigungsbereich betrieben. Das Gesamtrauschen wird ermittelt, indem die Rauschspannungsquelle u_{sel}^2 in eine Rauschstromquelle umgerechnet wird, und anschließend alle Rauschbeiträge addiert werden. Es gilt nach den Gleichung (2.9) bzw. (2.10) und (2.13)

$$S'_1(f) = \left(\frac{8}{3} \cdot kT g_{m,1} + \frac{K_f \cdot I_D^{AF}}{C'_{ox} \cdot L_1^2 \cdot f^{EF}} \right) \cdot \frac{g_{ges}^2}{g_{m,1}^2} \quad (3.2)$$

$$S'_{sel}(f) = \left(4 \cdot kT g_{DS,sel} + \frac{K_f \cdot I_D^{AF}}{C'_{ox} \cdot L_{sel}^2 \cdot f^{EF}} \right) \cdot \frac{g_{ges}^2}{g_{DS,sel}^2} \quad (3.3)$$

$$S_2(f) = \left(\frac{8}{3} \cdot kT g_{m,2} + \frac{K_f \cdot I_D^{AF}}{C'_{ox} \cdot L_2^2 \cdot f^{EF}} \right) \quad (3.4)$$

mit dem Gesamtleitwert

$$g_{ges} = \frac{g_{m,1} \cdot g_{DS,sel}}{g_{m,1} + g_{DS,sel}} + g_{m,2}. \quad (3.5)$$

Die Gesamtkapazität ergibt sich aus der Kapazität der Ausleseleitung sowie den Ausgangskapazitäten der Pixelelektronik C_a in einem $0,35 \mu\text{m}$ -CMOS-Prozeß mit den Parametern nach [MOSIS05] zu

$$C_{ges} \approx 1 \text{ pF}. \quad (3.6)$$

Damit lassen sich die äquivalente Rauschbandbreite nach Gleichung (2.11) und die äquivalente Anzahl von Dekaden nach Gleichung (2.18) ermitteln, so daß sich folgender Ausdruck für den thermischen Anteil des Ausgangsrauschens ergibt

$$\overline{u_{APS,therm}^2} = [S_{therm,sel}(f) + S'_{therm,1}(f) + S_{therm,2}(f)] \cdot R_a \cdot f_{\Delta q}, \quad (3.7)$$

wobei R_a den Ausgangswiderstand des Sourcefolgers darstellt. Der entsprechende $1/f$ -Anteil berechnet sich zu

$$\overline{u_{APS,1/f}^2} = [S'_{1/f,sel}(f) + S'_{1/f,1}(f) + S_{1/f,2}(f)] \cdot R_a \cdot N_{Dek}. \quad (3.8)$$

Die aufgrund der Pixelelektronik auftretende Signalunsicherheit σ_{pix} läßt sich mithin ausdrücken durch

$$\sigma_{pix}^2 = \overline{u_{pix}^2} \cdot C_a^2 \cdot \frac{1}{q_e^2}. \quad (3.9)$$

Unter den angenommenen Bedingungen ergibt sich für einen $0,35 \mu\text{m}$ -CMOS-Prozeß $\sigma_{pix} = 67$.

3.1.2 Signal-Rauschabstand

Mit der Leistung des Photostroms $I_{ph}^2 \cdot t_{int}^2$ und Gleichung (3.1) berechnet sich der Signal-Rauschabstand zu

$$SNR(I_{ph}) = \frac{(I_{ph} \cdot t_{int})^2}{q \cdot (I_{ph} + I_d) \cdot t_{int} + \sigma_{pix}^2}. \quad (3.10)$$

Der photostromabhängige Verlauf des SNR in Abbildung 3.3 veranschaulicht, daß das Rauschverhalten für kleine Photoströme im wesentlichen durch das Rauschen der Pixelelektronik bestimmt wird. Die Steigung der Kurve beträgt zunächst 20 dB/Dekade . Steigt der Photostrom über etwa 150 fA , so dominiert das Photonenrauschen den Kurvenverlauf, und seine Steigung beträgt aufgrund des wurzelförmigen Zusammenhangs zwischen Signal- und Rauschelektronen nach Gleichung (2.26) lediglich 10 dB/Dekade .

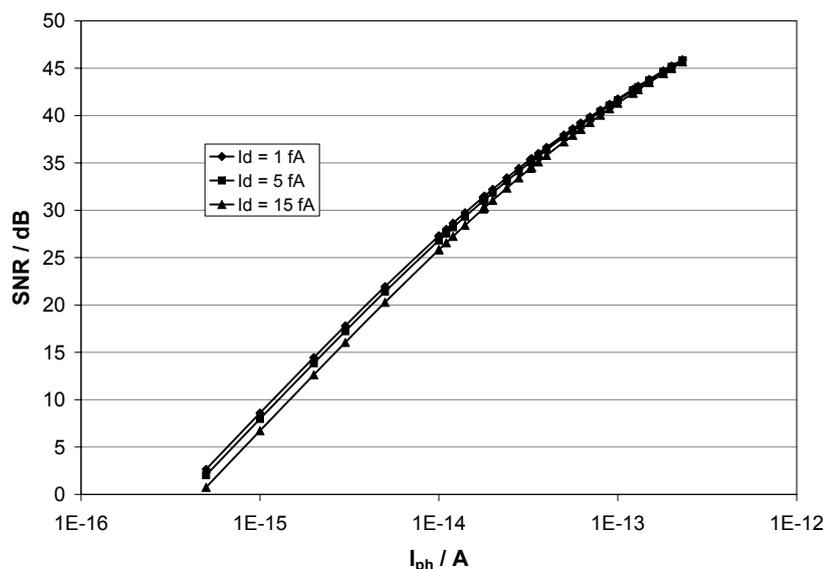


Abbildung 3.3: Signal-Rauschabstand des Standardpixels als Funktion des Photostroms für verschiedene Dunkelströme

Da die Photogeneration von Ladungsträgern physikalisch mit dem Auftreten von Photonenrauschen verknüpft ist, welches sich nicht unterdrücken bzw. reduzieren läßt, besteht die einzige Möglichkeit zum Erfassen von Szenen, mit extrem kleinem Signal-Hintergrundverhältnis (**S**ignal-**B**ackground-**R**atio, SBR)² in der Erweiterung des Dynamikumfangs eines Sensors. Dieser Ansatz wurde durch verschiedene Konzepte mehrfach verfolgt. Anschließend werden die zugrundeliegenden Prinzipien erläutert und der resultierende Dynamikumfang sowie das Signal-Rauschverhältnis bestimmt.

3.2 Dynamikerweiterung durch Abführen von Photoladungsträgern

Decker stellte ein Konzept zur Dynamikerweiterung eines CMOS-Bildsensors vor [Decker97]. Während der Aufnahme stark beleuchteter Szenen wird dabei ein Teil der photogenerierten Ladungsträger über ein durch einen Transistor mit variabler Gatespannung realisiertes elektrisches Ventil abgeführt. Die Steuerung des Ladungsträgerventils kann den gegebenen Beleuchtungsverhältnissen angepaßt werden, so daß die Empfindlichkeit bei geringer Beleuchtungsstärke nicht abnimmt, sondern lediglich beim Auftreten großer Photoströme reduziert wird.

Im folgenden wird exemplarisch eine Integration der Ladungsträger in zwei Phasen betrachtet. Zwischen diesen beiden Phasen des Sammelns werden entsprechend dem Diagramm in Abbildung 3.4 überschüssige Photoladungsträger abgeführt. Die Erkenntnisse, die anhand dieses Modells für die Größen SNR und DR gewonnen werden, lassen sich anschließend auf beliebige stufenförmige Varianten der Ventilsteuerung beziehen. Wie

²SBR bezeichnet das Verhältnis von Signal- zu Hintergrund- bzw. Störbeleuchtung oder von Signal- zu Hintergrundphotostrom.

Abbildung 3.4 veranschaulicht, findet die Erweiterung des DR mithin dadurch statt, daß die Anzahl akkumulierter Ladungsträger zunächst auf ein Maximum $\frac{q_{max}}{a}$ begrenzt wird, welches deutlich unterhalb der Sättigungsgrenze q_{max} der Integrationskapazität liegt.

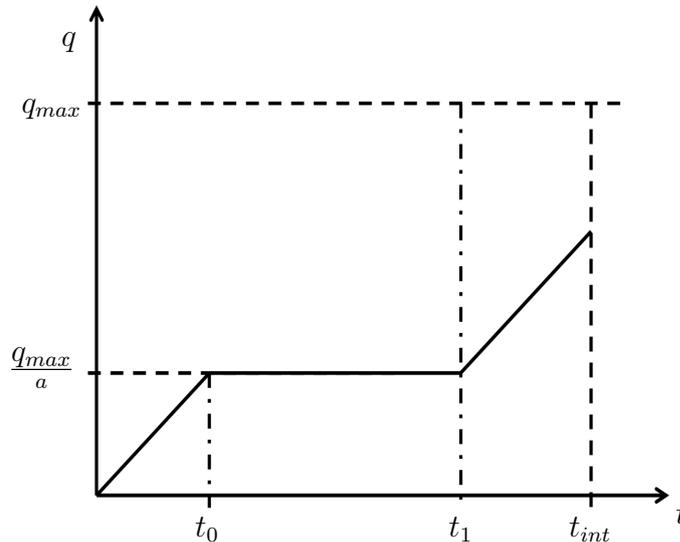


Abbildung 3.4: Verlauf der Ladungsakkumulation nach [Decker97]

Alle zusätzlich generierten Ladungsträger werden im Intervall $t_0 < t < t_1$ über den Transistor M_{res} abgeführt, der mithin nicht mehr ausschließlich als Resetschalter dient. Sie haben somit keinen Einfluß auf das Ausgangssignal des jeweiligen Pixels. Zum Zeitpunkt t_1 wird das Ventil wieder geschlossen, so daß die zwischen t_1 und t_{int} generierten Ladungsträger gesammelt werden. Somit ist gewährleistet, daß die ausgelesene Spannung trotz Vernachlässigung der Photogeneration zwischen t_0 und t_1 eine Information über die Helligkeit des Bildpunkts enthält.

3.2.1 Rauschen der Pixelelektronik

Die Berechnung des Rauschens der Pixelelektronik erfolgt prinzipiell wie beim Standardpixel. M_{res} wird jedoch nunmehr während des Abschnitts der Integrationsphase, in der Ladungsträger abgeführt werden, als elektrisches Ventil im Subthresholdbereich betrieben, so daß sich nach Gleichung (2.21) folgender Rauschbeitrag für M_{res} ergibt.

$$S_{i,res} = 2 \cdot q_e \cdot I_D \quad (3.11)$$

Die Anzahl der Rauschelektronen beträgt danach insgesamt $\sigma_{pix} = 69$. Folglich entsteht durch die abweichende Ansteuerung ein lediglich geringfügig niedrigerer Signal-Rauschabstand als beim Standardpixel. Selbst wenn ein Photostrom von 10 nA angenommen wird, der im Zeitraum $t_0 < t < t_1$ zu einem ebenso hohen Subthresholdstrom durch M_{res} führen würde, liegt die Zunahme des thermischen Rauschens bei weniger als 8%. Es muß jedoch zusätzlich der Beitrag des Schrotrauschens betrachtet werden, der sich beim Abführen des Photostroms über M_{res} ergibt.

3.2.2 Berechnung von Dynamik und Signal-Rauschabstand

Aufgrund der nicht stetigen Kennlinie des Pixels muß die Berechnung von SNR und DR intervallweise erfolgen. Für kleine Photoströme gelten die für das Standardpixel ermittelten Zusammenhänge, da die Schwelle $\frac{q_{max}}{a}$ nicht erreicht wird. Ist I_{ph} hingegen so groß, daß die Barriere wirksam wird, so nimmt der Signal-Rauschabstand gegenüber dem Standardpixel deutlich ab. Dies kommt dadurch zustande, daß der lineare Zusammenhang zwischen photogenerierten Ladungsträgern und Integrationsspannung nicht mehr gültig ist. Der SNR sinkt an diesem Punkt drastisch, da Elektronen abgeführt werden, jedoch trotzdem weiter zum Rauschen beitragen. Darüber hinaus trägt auch der Transistor M_{res} zum Rauschen bei, während Photoladung über ihn abfließt. Nach dem Absinken steigt der SNR wieder leicht an, da die Anzahl der Signalelektronen im Bereich $t_1 < t < t_{int}$ zunimmt. Die mit diesem Konzept erreichte Dynamikerweiterung beträgt [Yang99]

$$\Delta DR = \frac{1 - \frac{1}{a}}{1 - \frac{t_1}{t_{int}}}. \quad (3.12)$$

Bei der Betrachtung des Photonenrauschens muß die Abnahme des SNR im Bereich $t_0 < t < t_1$ berücksichtigt werden. Der dadurch bedingte Verlust beim SNR beträgt

$$\Delta SNR = 1 - \frac{t_1}{t_{int}}. \quad (3.13)$$

Zur Bewertung der Leistungsfähigkeit eines Sensors, der auf diesem Prinzip beruht, wurde das Produkt Γ aus Dynamikerweiterung und Abnahme des Signal-Rauschabstandes im Vergleich zum Standardsensor ermittelt.

$$\Gamma = \Delta DR \cdot \Delta SNR \quad (3.14)$$

Abbildung 3.5 zeigt den resultierenden Verlauf dieser Größe als Funktion des Photostroms.

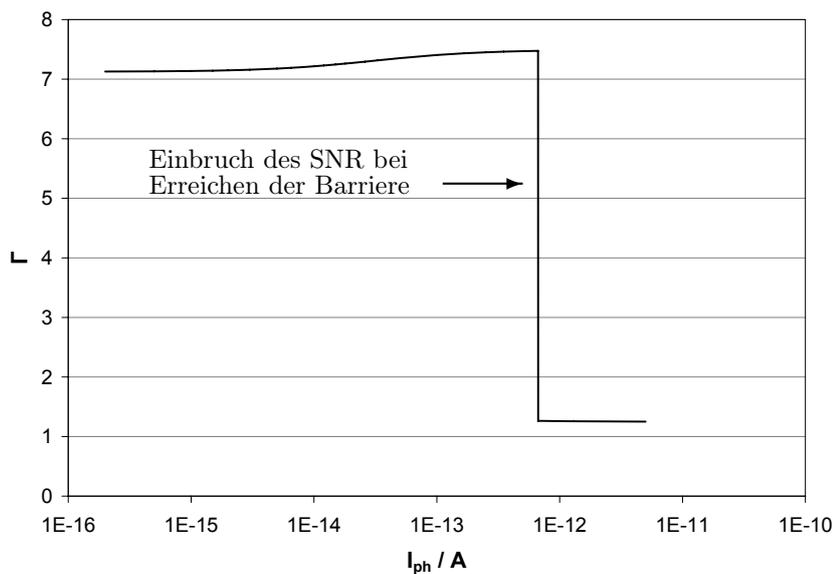


Abbildung 3.5: Produkt aus Änderung von Dynamik und Signal-Rauschabstand

Für die Berechnung wurde eine Integrationszeit von 30 ms angenommen sowie ein Dunkelstrom von 5 fA. Außerdem wurde davon ausgegangen, daß die Barriere $\frac{q_{max}}{a}$ zum Zeitpunkt $t_0 = 29,5$ ms erreicht wird, da dies im Vergleich zu einer zeitlich vorher einsetzenden Barriere eine relativ geringe Abnahme des SNR mit sich bringt. Wie zu erkennen ist, kann zunächst eine deutliche Zunahme der Dynamik erreicht werden. Diese wird jedoch durch den Einbruch des SNR nahezu aufgehoben, sobald der Photostrom so hoch ist, daß die Barriere erreicht wird. In diesem Fall steigt der Rauschanteil und führt zu einem sehr geringen Wert Γ . Die Steigung des Kurvenverlaufs ist durch den mit zunehmender Anzahl akkumulierter Ladungsträger wachsenden SNR nach Gleichung (2.27) zu erklären.

3.3 Dynamikerweiterung durch Mehrfachsamplung

Durch mehrfaches Abtasten der Integrationsspannung läßt sich der Dynamikumfang ebenfalls erweitern [Yadid-Pecht97]. Bei der folgenden Berechnung wird davon ausgegangen, daß die Integrationsspannung während der Integrationszeit zu verschiedenen Zeitpunkten ausgelesen wird. Als Ausgangswert wird bei schwacher Beleuchtung der Spannungswert zum Zeitpunkt $t = t_{int}$ ausgegeben. Bei starker Beleuchtung und daraus resultierender Sättigung der Integrationskapazität zu einem Zeitpunkt $t < t_{int}$ wird das Intervall ausgegeben, in dem die Sättigung erreicht wurde, sowie der zuletzt abgetastete Wert vor der Sättigung. Der DR erhöht sich somit bei n -fachem Abtasten um den Faktor 2^n [Yang99].

3.3.1 Rauschen der Pixelelektronik

Die Pixelelektronik nimmt aufgrund des für das Mehrfachsamplung erforderlichen zusätzlichen schaltungstechnischen Aufwandes an Komplexität zu. Die einfachste Variante der Realisierung ist in Abbildung 3.6 dargestellt.

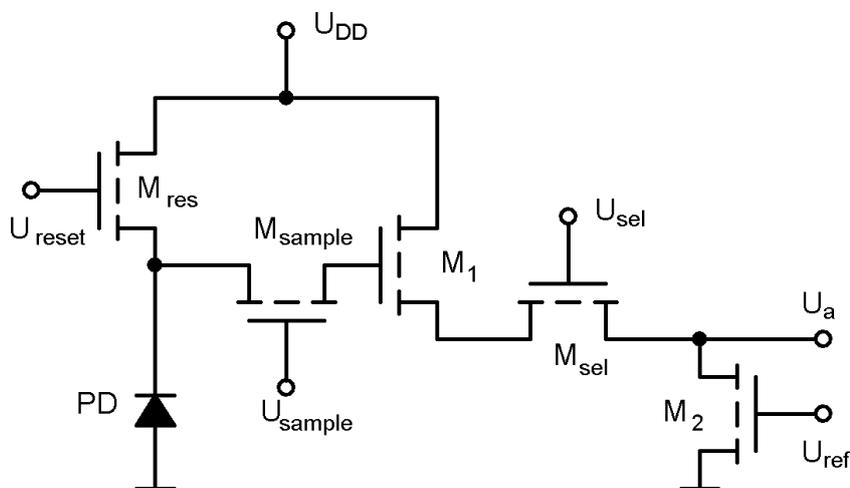


Abbildung 3.6: Elektronik eines mehrfach abtastenden Pixels

Das Standardpixel aus Abbildung 3.1 wurde um den Transistor M_{sample} erweitert. Dieser arbeitet als Schalter und dient dazu, die sich zum Ende eines Integrationsintervalls ergebende Signalspannung auf die Eingangskapazität des Sourcefolgers $C_{SF,in}$ zu übertragen und diese anschließend vom Integrationsknoten zu trennen. Zusätzlich sind weitere Komponenten erforderlich, die die Spannung U_{int} mit dem Sättigungswert $U_{int,max}$ vergleichen und entscheiden, ob am Ende der Integrationsphase der aktuelle oder der zuletzt abgetastete Wert ausgegeben wird, falls der aktuelle Wert die Sättigungsgrenze überschreitet. Diese werden jedoch an dieser Stelle nicht berücksichtigt, da ihr Rauschbeitrag vernachlässigbar gering ist.

Ein Samplevorgang ruft auf der Kapazität $C_{SF,in}$ kTC-Rauschen hervor. Analog zur oben durchgeführten Berechnung kann eine Anzahl von $\sigma_{pix} = 41$ Rauschelektronen berechnet werden, die unter den angenommenen Bedingungen pro Samplevorgang zum Pixelsignal zu addieren sind.

3.3.2 Berechnung von Dynamik und Signal-Rauschabstand

Bei der Berechnung des Photonenrauschens ist zu beachten, daß sich die maximale Anzahl q_{max} der gesammelten Photoladungsträger gegenüber dem Standardpixel nicht erhöht. Bei starker Beleuchtung und somit vorzeitigem Abbruch der Integration befindet sich sogar weniger Ladung als q_{max} auf der Integrationskapazität. Der Signal-Rauschabstand entspricht folglich beim Prinzip der Mehrfachabtastung im Idealfall dem des Standardpixels und liegt ansonsten um das $\sqrt{\frac{1}{a}}$ -fache darunter, wobei $\frac{q_{max}}{a}$ derjenige Anteil der Photoladung ist, der auch nach einem Rücksetzen der Integrationskapazität innerhalb des Zeitraums $0 < t < t_{int}$ auf C_{int} verbleibt. Dieser Zusammenhang wird beispielhaft anhand von Abbildung 3.7 erläutert.

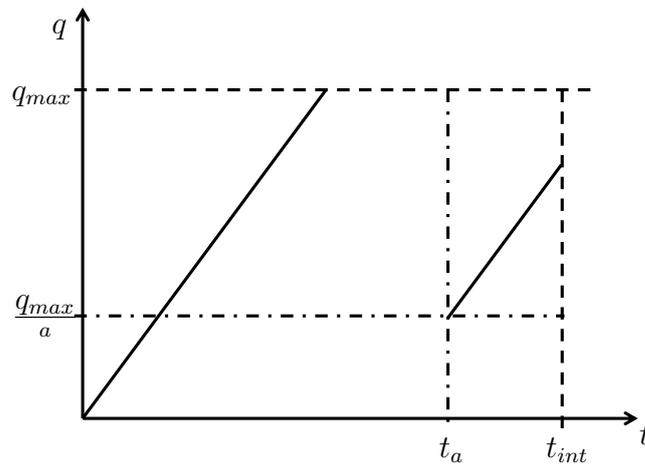


Abbildung 3.7: Zur Erläuterung der Bildaufnahme mit Mehrfachabtastung

Die Integrationszeit wird in zwei Intervalle der Länge t_a sowie $t_{int} - t_a$ unterteilt. Ist C_{int} zum Zeitpunkt t_a gesättigt, so wird ein Reset durchgeführt, bei dem die Ladung $q_{max} - \frac{q_{max}}{a}$ abgeführt wird, und die Integration beginnt erneut. Ist der Photostrom nur geringfügig größer als $\frac{q_{max}}{t_{int}}$, so beträgt die zum Zeitpunkt $t = t_{int}$ akkumulierte

Photoladung

$$q_{int} \approx \frac{q_{max}}{a}. \quad (3.15)$$

Der SNR eines mit Dualsampling aufgenommenen Bildes berechnet somit zu

$$SNR_{dual}(I_{ph}) = \frac{I_{ph}^2 \cdot t_{int}^2}{q \cdot (I_{ph} + I_d) \cdot t_{int} + \sigma_{pix}^2} \quad \text{für } I_{ph} < \frac{q_{max}}{a \cdot t_{int}} \quad (3.16)$$

sowie

$$SNR_{dual}(I_{ph}) = \frac{I_{ph}^2 \cdot \frac{t_{int}^2}{a}}{q \cdot (I_{ph} + I_d) \cdot \frac{t_{int}}{a} + \sigma_{pix}^2} \quad \text{für } I_{ph} > \frac{q_{max}}{a \cdot t_{int}}. \quad (3.17)$$

Aufgrund der Tatsache, daß die Bildaufnahme für kleine Photoströme der des Standardsensors entspricht, ist der Signal-Rauschabstand hier durch Formel (3.16) gegeben. Für große Photoströme hingegen kommt die Mehrfachabtastung zum Tragen. Da in diesem Bereich das Photonenrauschen dominant ist, können das Rauschen der Pixelelektronik sowie des Dunkelstroms vernachlässigt werden. Somit ergibt sich näherungsweise

$$SNR_{dual} \approx \frac{I_{ph} \cdot t_{int}}{q} \cdot \frac{1}{\sqrt{a}}. \quad (3.18)$$

Der Verlust des SNR beim Dualsampling beträgt mithin

$$\Delta SNR_{dual} = \frac{1}{\sqrt{a}}. \quad (3.19)$$

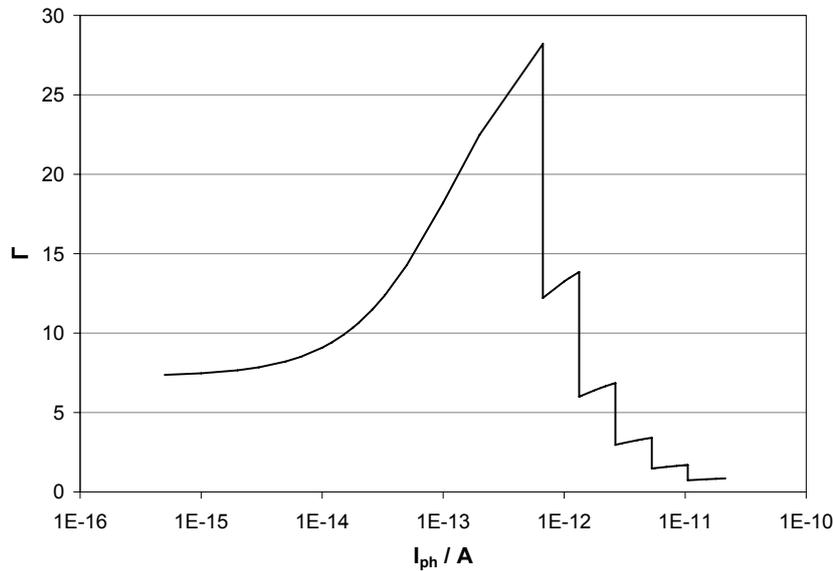


Abbildung 3.8: Produkt aus Änderung von Dynamik und Signal-Rauschabstand

Da der maximale Photostrom das a -fache des Photostroms beim Standardsensor betragen kann, erhöht sich der Dynamikumfang gleichzeitig um den Faktor

$$\Delta DR_{dual} = a. \quad (3.20)$$

Die Betrachtungen zeigen, daß das Produkt aus Dynamikerweiterung und Verringerung des Signal-Rauschabstandes

$$\Gamma_{dual} = \sqrt{a} \quad (3.21)$$

beträgt. In Abbildung 3.8 ist das Produkt Γ aus Änderung von Dynamik und Signal-Rauschabstand für ein mehrfach abtastendes Pixel dargestellt. Die in diesem Beispiel für $n = 5$ erzielte Dynamikerweiterung von $\Delta DR \approx 28$ wird durch zusätzliche Rauschbeiträge bei jedem Reset weiter eingeschränkt. Die Abnahme des SNR zu höheren Photostromen hin ist dadurch zu erklären, daß beim Mehrfachsampling aufgrund der komplexeren Pixelelektronik zusätzliches Rauschen auftritt. Die Auswirkung dieses Zusammenhangs auf den gesamten SNR nimmt dementsprechend ab, je mehr Photoladungsträger akkumuliert werden.

3.4 Logarithmischer Sensor

Bei der Betrachtung des Pixels eines logarithmischen Bildsensors nach Abbildung 3.9 muß an dieser Stelle lediglich das Rauschen des Transistors M_{log} betrachtet werden. Die

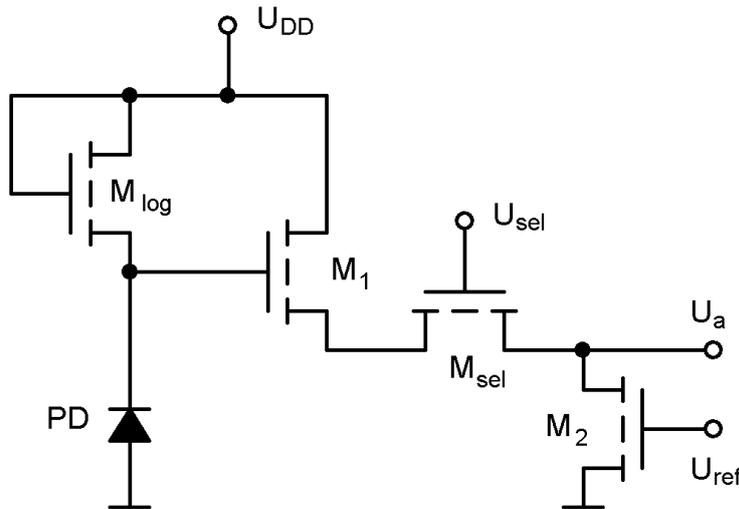


Abbildung 3.9: Pixelelektronik eines logarithmischen Bildsensors

Ausleseelektronik wurde bereits im Abschnitt 3.1 untersucht. Der Transistor M_{log} arbeitet in schwacher Inversion, was zu einer logarithmischen Abhängigkeit seines Sourcepotentials vom Photostrom führt. Dieses wird mit Hilfe eines Sourcefolgers ausgelesen. Es wird mithin nicht wie bei einem integrierenden Sensor aufgrund der innerhalb eines Zeitraumes t_{int} akkumulierten Photoladungsträger auf die Intensität der Beleuchtung geschlossen, sondern vielmehr ein Wert für I_{ph} zu einem bestimmten Zeitpunkt ermittelt. Hinsichtlich der Pixelcharakteristik ist anzumerken, daß der Spannungshub eines logarithmischen Pixels deutlich geringer ist als bei einem integrierenden Sensor. Gleichzeitig wird jedoch ein weiter Photostrombereich abgedeckt, so daß sich der Dynamikumfang auf sieben Dekaden erweitern läßt [Chamberlain02].

3.4.1 Rauschen des Transistors M_{log}

Bei der Berechnung des Rauschbeitrags von M_{log} wird wiederum das Schrotrauschen als dominante Quelle angesetzt und die übrigen Beiträge vernachlässigt, was für hohe Beleuchtungsstärken zulässig ist. Somit bestimmt die Höhe des Photostroms die Rauschleistungsdichte

$$S_{i,log}(f) = 2 \cdot q_e \cdot (I_d + I_{ph}). \quad (3.22)$$

Diese kann in eine Rauschleistung am Eingang des Sourcefolgers umgerechnet werden. Hierzu werden die Übertragungsfunktion

$$\frac{u_{in}}{i_{in}} = \frac{1}{g_{m,log}} \cdot \frac{1}{1 + j\omega \frac{C_D}{g_{m,log}}} \quad (3.23)$$

sowie die äquivalente Rauschbandbreite nach Gleichung (2.11)

$$f_{\ddot{a}q} = \frac{1}{4 \frac{C_D}{g_{m,log}}} \quad (3.24)$$

verwendet. C_D bezeichnet die Kapazität der Photodiode PD . Es ergibt sich für die durch M_{log} verursachte Rauschleistung

$$\overline{u_{SF,in}^2} = 2 \cdot q_e \cdot I_{D,log} \cdot \frac{1}{g_{m,log}^2} \cdot \frac{g_{m,log}}{4C_D} = \frac{kT}{2C_D}. \quad (3.25)$$

3.4.2 Rauschen der Photodiode

Da im logarithmischen Sensor der Wert des Stroms mit Hilfe der Beziehung $U_D = f(I_{ph})$ quasi einmal abgetastet wird, kann hier das Photonenrauschen nicht wie bei integrierenden Sensoren durch die Anzahl gesammelter Ladungsträger angegeben werden. Das Schrotrauschen wird daher ausgedrückt durch

$$S_{i,D}(f) = 2 \cdot q_e \cdot (I_d + I_{ph}) \quad (3.26)$$

Der Rauschbeitrag der Diode entspricht mithin dem des Transistors M_{log} und verursacht am Ausgang des Pixels ebenfalls die Rauschleistung

$$\overline{u_D^2} = \frac{kT}{2C_D}. \quad (3.27)$$

3.4.3 Signal-Rauschabstand

Zur Berechnung des Signal-Rauschabstandes wird nun die Rauschleistung des Stromes ermittelt, der am Eingang des Pixelverstärkers fließen muß, um die zuvor berechnete Rauschleistung am Ausgang zu verursachen.

$$\overline{i_{in}^2} = g_{m,log}^2 \cdot \overline{u_a^2} = \frac{(I_d + I_{ph})^2}{U_T^2} \cdot \frac{kT}{C_D} \quad (3.28)$$

Bei U_T handelt es sich um die Temperaturspannung. Damit kann der Signal-Rauschabstand des logarithmischen Pixels berechnet werden.

$$SNR = \frac{I_{ph}^2}{i_{in}^2} = \frac{1}{\left(1 + \frac{I_d}{I_{ph}}\right)} \cdot \frac{U_T C_D}{q_e} \quad (3.29)$$

Dieser Ausdruck reduziert sich bei starker Beleuchtung, und somit hohem Photostrom, auf

$$SNR = \frac{U_T C_D}{q_e} \quad (3.30)$$

und wird folglich ausschließlich durch die Detektorkapazität bestimmt. Für typische Detektorkapazitäten im Bereich bis zu einigen zig Femtofarad liegt der SNR deutlich unterhalb des Signal-Rauschabstandes des integrierenden Pixels. Ein weiteres Problem von logarithmischen Sensoren ist das sehr hohe FPN. Die Kennlinie $U_D = f(I_{ph})$ ist aufgrund des Umstandes, daß M_{log} im Subthresholdbereich arbeitet, Schwankungen unterworfen, die zu einer Standardabweichung der Spannung von bis zu 50 mV führen können.

3.5 Signal-Rauschabstand und Dynamik bei starkem Störlicht

Die vorliegende Arbeit befaßt sich mit der Detektion schwacher Lichtsignale in einer Umgebung intensiven Störlichts. Die vorigen Betrachtungen werden daher im folgenden erweitert, indem die Größen SNR und DR der zuvor untersuchten Sensorkonzepte für den Fall sehr geringer Signalphotoströme bei gleichzeitig starkem, durch die Hintergrundbeleuchtung verursachtem Photonenrauschen ermittelt werden. Grundsätzlich muß die Rauschladung bei der Berechnung des SNR um den Beitrag des Hintergrundlichts erweitert werden, während der Signalanteil konstant bleibt. Es ist mithin mit einer deutlichen Reduktion des SNR zu rechnen. Bei der Berechnung wird ein Signal-Hintergrundverhältnis von $SBR = 0,01$ zugrunde gelegt. Alle übrigen Werte werden beibehalten.

3.5.1 Standardsensor

Mit einer Hintergrundbeleuchtung, die den Photostrom I_{back} hervorruft, und dem Signalphotostrom I_{sig} ist der Signal-Rauschabstand des Standardpixels gegeben durch

$$SNR = \frac{I_{sig}^2 \cdot t_{int}^2}{q \cdot (I_{sig} + I_{back} + I_d) \cdot t_{int} + \sigma_{pix}^2} \quad (3.31)$$

Abbildung 3.10 zeigt den Verlauf als Funktion des Photostroms I_{ph} . Die Integrationskapazität erreicht bei der gewählten Integrationszeit bei einem Gesamtphotostrom von $I_{ph} \approx 50$ pA bereits vor dem Ende der Integrationsphase die Sättigungsspannung. Der maximal erzielbare Signal-Rauschabstand ist dadurch auf $SNR_{max} = 9,5$ dB begrenzt.

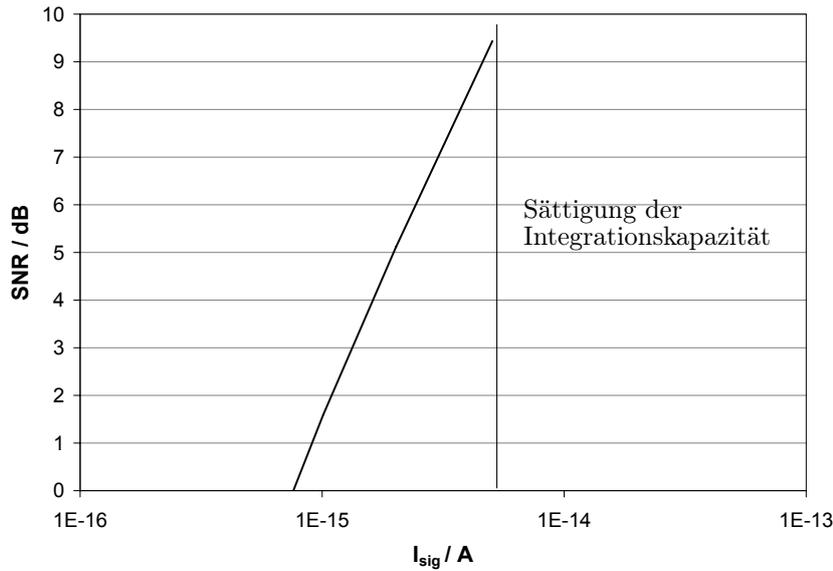


Abbildung 3.10: Signal-Rauschabstand des Standardsensors unter Berücksichtigung eines optischen Störsignals ($SBR = 0,01$)

Da für ein akzeptables Bild ein SNR von mindestens 10 dB Voraussetzung ist, erweist sich die Aufnahme einer Szene mit dem Drei-Transistorpixel unter den angenommenen Bedingungen mithin generell kritisch.

3.5.2 Abführen von Ladungsträgern

Wie in Kapitel 3.2 beschrieben, bringt die Dynamikerweiterung durch Implementierung eines elektrischen Überlaufventils eine zusätzliche, prinzipielle Einschränkung des SNR bei höheren Photoströmen mit sich. Der Signal-Rauschabstand muß unter Berücksichtigung von I_{back} wiederum abschnittsweise berechnet werden. Man erhält

$$SNR(I_{ph} < I_x) = \frac{I_{sig}^2 \cdot t_{int}^2}{q \cdot (I_{sig} + I_{back} + I_d) \cdot t_{int} + \sigma_{pix}^2} \quad (3.32)$$

sowie

$$SNR(I_{ph} > I_x) = \frac{I_{sig}^2 \cdot (t_{int} - t_x)^2}{q \cdot (I_{sig} + I_{back} + I_d) \cdot (t_{int} - t_x) + \sigma_{pix}^2}. \quad (3.33)$$

I_x bezeichnet den Photostrom, für den die Barriere gerade erreicht wird. Abbildung 3.11 zeigt den Signal-Rauschabstand als Funktion des Photostroms I_{ph} . Bereits bei einem Gesamtphotostrom von $I_{ph} = 60,67$ pA gerät der Sensor in die Sättigung, so daß der Signal-Rauschabstand auf $SNR_{max} = 10,9$ dB begrenzt ist. Gegenüber dem Standardsensor ergibt sich somit keine nennenswerte Verbesserung. Diese ließe sich nur durch eine Bildaufnahme in zwei Phasen erzielen. Die Barriere ist so zu wählen, daß zunächst alle durch die Hintergrundbeleuchtung generierten Photoladungsträger abgeführt werden. Anschließend wird bei aktivierter Signalbeleuchtung ein zweites Bild aufgenommen, von dem das erste zu subtrahieren ist. Problematisch ist dabei jedoch zum einen, daß

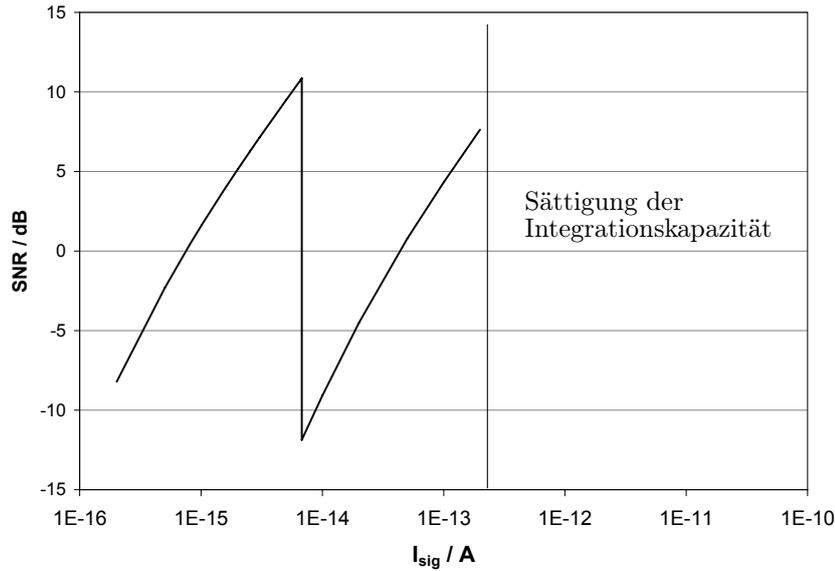


Abbildung 3.11: Signal-Rauschabstand eines Pixels nach Decker unter Einwirkung von Störbeleuchtung ($SBR = 0,01$)

die Barriere global gesteuert wird und somit in jedem Pixel die gleiche Anzahl an Photoladungsträgern abgeführt wird. Zum anderen geschieht die Regelung der Barriere ohne Kenntnis der Intensität der Hintergrundbeleuchtung.

Eine weitere Möglichkeit zur Erweiterung des SNR wäre die Vergrößerung der Integrationskapazität, was wiederum eine Verschlechterung der Empfindlichkeit mit sich brächte. Eine hohe Empfindlichkeit ist jedoch für die Detektion schwacher Signale zwingend erforderlich.

3.5.3 Mehrfachsampling

Eine Dynamikerweiterung bei relativ moderatem Rückgang des SNR bringt, wie in Kapitel 3.3 deutlich wurde, das Verfahren des Mehrfachsampling mit sich. Abbildung 3.12 zeigt den photostromabhängigen Verlauf $SNR = f(I_{ph})$ eines Sensors dieses Prinzips für den Fall eines Signal-Hintergrundverhältnisses von $SBR = 0,01$. Es ist zu erkennen, daß unter den angenommenen Bedingungen auch für dieses Sensorprinzip keine Verbesserung des SNR zu erreichen ist. Gegenüber dem Standardsensor wird der SNR sogar durch die zusätzlichen Rauschbeiträge der Pixelelektronik weiter eingeschränkt. Für die Aufnahme schwacher Lichtsignale in starkem Störlicht müßte die Integrationskapazität vergrößert werden, um keine Sättigung zu erreichen, bevor ausreichend Signalelektronen gesammelt wurden. Die minimal erforderliche Kapazität berechnet sich zu

$$C_{int,min} = SNR^2 \cdot \left(1 + \frac{1}{SBR}\right)^2 \cdot q_e \cdot \frac{1}{U_{DD} - U_{th,n}}, \quad (3.34)$$

wobei $U_{th,n}$ die Schwellspannung eines NMOS-Transistors darstellt. Dadurch verringert sich jedoch gleichzeitig die Empfindlichkeit des Systems. Bei einem SBR von 100 wäre eine Integrationskapazität von $C_{int,min} = 58,4$ fF nötig, um eine Szene mit einem Signal-Rauschabstand von $SNR = 10$ dB darzustellen.

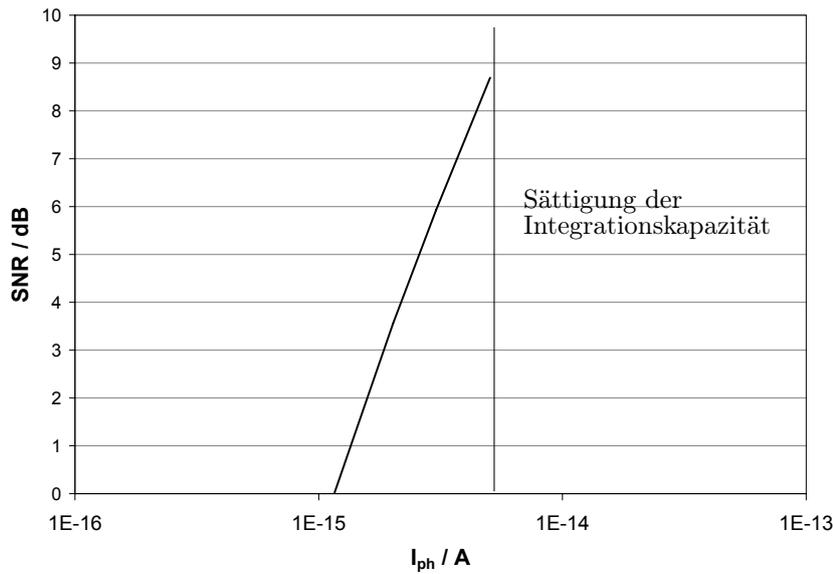


Abbildung 3.12: Signal-Rauschabstand eines mehrfach abtastenden Pixels unter Einwirkung von Störbeleuchtung ($SBR = 0,01$)

3.6 Hintergrundlichtunterdrückung durch Korrelation

Ein Verfahren zur Unterdrückung von Störlicht während der Bildaufnahme wird von Sterzel beschrieben [Sterzel04]. Das Prinzip wurde erstmals von Kimachi et al. vorgestellt [Kimachi00]. Die Funktionsweise wird anhand des Blockschaltbildes in Abbildung

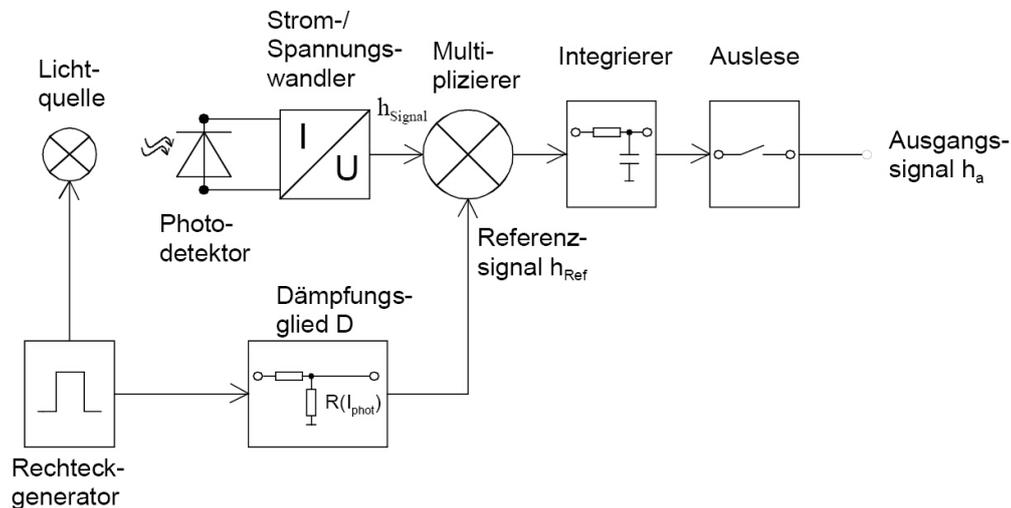


Abbildung 3.13: Blockschaltbild des korrelierenden Bildsensors [Sterzel04]

3.13 erläutert. Das zu detektierende aktive Lichtsignal wird von einer gepulsten Lichtquelle erzeugt. Die ebenfalls auf die Photodiode treffende Hintergrundbeleuchtung generiert den Photostrom I_{back} , der im Pixel mit dem Referenzsignal h_{Ref} multipliziert wird. Bei der anschließenden Integration des Photostroms werden zwei Spannungen erzeugt, die den Hintergrundanteil des Photostroms mit unterschiedlichem Vorzeichen enthalten.

Mithin ist durch Differenzbildung die Eliminierung des Störlichts möglich. Abbildung

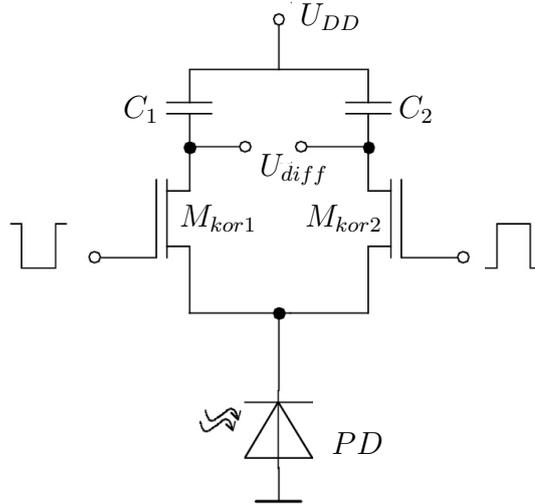


Abbildung 3.14: Pixelelektronik des korrelierenden Bildsensors [Sterzel04]

3.14 zeigt eine Realisierungsmöglichkeit des Korrelationspixels. Die Subtraktion der beiden Ausgangssignale kann extern, z.B. spaltenweise, erfolgen. An den Gates der beiden Transistoren $\overline{M_{kor1}}$ und M_{kor2} liegt das Referenzsignal h_{Ref} bzw. das invertierte Referenzsignal $\overline{h_{Ref}}$ an. Während einer Integrationsphase wird der Photostrom nun abwechselnd auf C_1 und C_2 integriert. Da der Verlauf des Signals $s(t)$ bekannt ist, kann h_{Ref} so gewählt werden, daß der Signalphotostrom I_{sig} z.B. komplett auf C_1 gesammelt wird, während I_{back} abwechselnd auf beide Kapazitäten fließt. Die Spannungen an den Sourcekontakten der Transistoren M_{kor1} und M_{kor2} werden anschließend voneinander subtrahiert, wozu im einfachsten Fall eine Differenzstufe zum Einsatz kommt. Für das Ausgangssignal U_{diff} ergibt sich bei einer Pulsdauer $\Delta T = \frac{t_{int}}{2}$ somit

$$U_{diff} = (I_{sig} + I_{back1}) \cdot \frac{t_{int}}{2 \cdot C_1} - I_{back2} \cdot \frac{t_{int}}{2 \cdot C_2}. \quad (3.35)$$

Dieser Ausdruck läßt sich im Falle gleich großer Kapazitäten $C_1 = C_2 = C$ und konstanter Hintergrundbeleuchtung $I_{back1} = I_{back2} = I_{back}$ vereinfachen zu

$$U_{diff} = I_{sig} \cdot \frac{t_{int}}{2 \cdot C}. \quad (3.36)$$

Die Ausgangsspannung ist unabhängig vom Hintergrundstrom, das Störlicht wird mithin unterdrückt.

Der simulierte Verlauf der Differenzspannung U_{diff} ist für ein Signal-Hintergrundverhältnis von $SBR = 0,05$ in Abbildung 3.15 dargestellt. Nach dem Reset steigt die Differenzspannung zunächst an, da $I_{ph} = I_{sig} + I_{ph}$ auf C_A integriert wird. Das anschließende Sinken von U_{diff} aufgrund der Integration von I_{back} auf C_B erfolgt wegen des um I_{sig} geringeren Photostroms langsamer. Die Amplitude des so erzeugten Spannungsverlaufs nimmt zu, je öfter sich dieser Vorgang wiederholt.

Eine Optimierung der Pixelelektronik kann dadurch erreicht werden, daß die Kapazitäten C_1 und C_2 in Relation zur Detektorkapazität C_D groß dimensioniert werden. Die

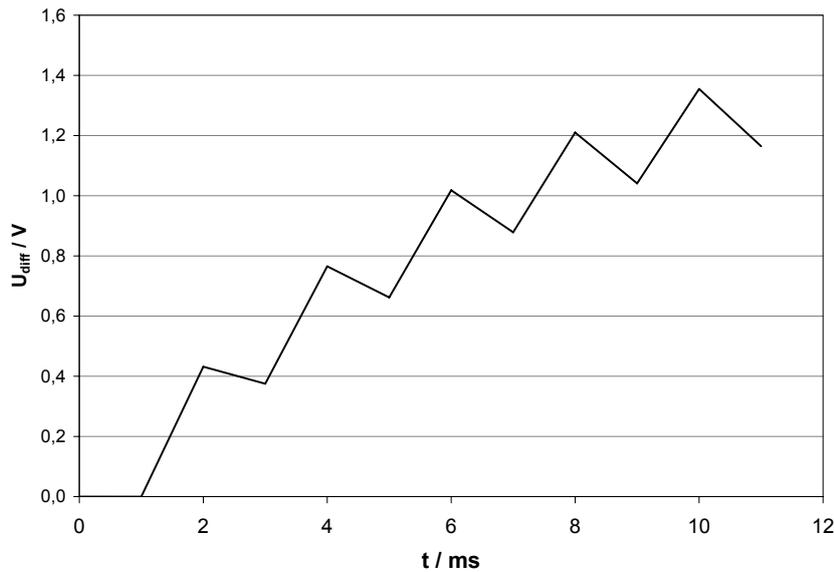


Abbildung 3.15: Ausgangssignal des korrelierenden Pixels für $SBR = 0,05$

Auswirkung des bei jedem Aufsteuern von M_{kor1} bzw. M_{kor2} entstehenden Ladungsteilers zwischen C_1 und C_D bzw. C_2 und C_D kann dadurch minimiert werden. Außerdem wird die beim Abschalten auftretende Ladungsinjektion³ reduziert. Eine weitere Verbesserung würde die Unterteilung der Integrationszeit in nur zwei Phasen der Länge $\frac{t_{int}}{2}$ mit sich bringen, da so nur wenige Schaltvorgänge nötig sind.

3.6.1 Dynamikerweiterung

Idealerweise wird im oben beschriebenen korrelierenden Pixel der Anteil des Signals, der durch die Hintergrundbeleuchtung hervorgerufen wird, durch die Subtraktion vollständig eliminiert. Je feiner die Einteilung der Integrationszeit erfolgt, desto mehr Schaltvorgänge durch die Transistoren M_{kor1} und M_{kor2} sind erforderlich. Dabei verursachte Abweichungen durch Ladungsinjektion und Taktthrough werden jedoch in erster Näherung durch die anschließende Differenzbildung eliminiert. Werden beispielsweise eine Detektorkapazität von 15 fF, Integrationskapazitäten von jeweils 100 fF sowie Transistoren mit Minimalgeometrien und eine in zehn Intervalle unterteilte Gesamtintegrationszeit angenommen, so ergibt sich nach dem neunten Schaltvorgang ein Fehler von 10,97 mV aufgrund der Schaltvorgänge. Dieser wird durch die Subtraktion der beiden Integrationsspannungen auf 0,32 mV reduziert.

Für eine effektive Störlichtunterdrückung ist durch geeignete Dimensionierung der Integrationskapazitäten einer Sättigung vorzubeugen. Der Signal-Rauschabstand aufgrund des Photonenrauschens ist dabei unkritisch, da dieser mit steigender Anzahl akkumulierter Photoladungsträger steigt. Die Empfindlichkeit des Sensors muß gleichzeitig so hoch sein, daß auch geringe, durch schwache Signale generierte Ladungsmengen einen Spannungshub verursachen, der trotz des Hintergrundrauschens detektiert werden kann.

³vgl. Kapitel 4.3.1.2

3.6.2 Rauschbetrachtung

3.6.2.1 Pixelelektronik

Zunächst erfolgt eine Betrachtung des Rauschens der Pixelelektronik unter Berücksichtigung der Komponenten aus Abbildung 3.14. Da die anschließende Differenzbildung für die Auswertung des Signals zwingend erforderlich ist, muß auch das Rauschen eines Subtrahierers einbezogen werden. Aufgrund der Symmetrie der Pixelelektronik muß lediglich ein Zweig betrachtet werden. Es gilt das Ersatzschaltbild nach Abbildung 3.16.

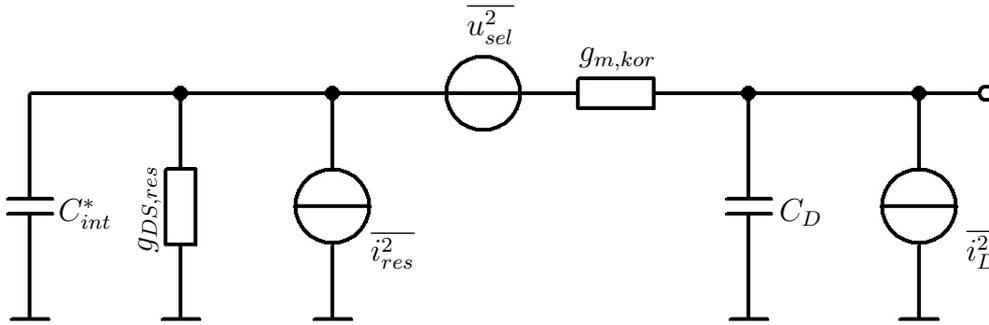


Abbildung 3.16: Rauschersatzschaltbild des korrelierenden Bildsensors

Es beinhaltet Rauschquellen zur Modellierung des thermischen und 1/f-Rauschens des Resettransistors⁴ sowie M_{kor} , der im Sättigungsbereich betrieben wird. Der Gesamtleitwert g_{ges} ergibt sich aus der Serienschaltung der Steilheit $g_{m,kor}$ und dem Leitwert $g_{DS,res}$. C_{int} und die am Drainkontakt von M_{kor} wirksame Kapazität $C_{D,kor}$ bilden die Kapazität C_{int}^* . Der Subtrahierer besteht aus einer Differenzeingangsstufe und einer aktiven Last [Baker98] und leistet durch alle vier im Sättigungsbereich arbeitenden Transistoren einen Rauschbeitrag. Die einzelnen Rauschstromquellen ergeben sich durch Gleichung (2.9). Mit dem eingangsbezogenen Rauschen der Differenzstufe $S_{u,diff}$ nach [Baker98] ergibt sich für das Gesamtrauschen am Integrationsknoten

$$S_{u,int}(f) = [S_{i,kor}(f) + S_{i,res}(f)] \cdot \frac{1}{g_{ges}^2} + S_{u,diff} \quad (3.37)$$

mit

$$S_{i,kor}(f) = \frac{8}{3} \cdot kT g_{m,kor} + \frac{K_f \cdot I_D^{AF}}{C'_{ox} \cdot L_{kor}^2 \cdot f^{EF}} \quad (3.38)$$

$$S_{i,res}(f) = \frac{8}{3} \cdot kT g_{m,res} + \frac{K_f \cdot I_D^{AF}}{C'_{ox} \cdot L_{reset}^2 \cdot f^{EF}} \quad (3.39)$$

$$S_{u,diff} = \frac{1}{g_{m,diff1}^2} \cdot (S_{i,diff1} + S_{i,diff2} + S_{i,diff3} + S_{i,diff4}), \quad (3.40)$$

wobei $S_{i,diffi}$ die Rauschleistungsdichte eines Transistors der Differenzstufe bezeichnet. Nun werden die äquivalente Rauschbandbreite $f_{\ddot{a}q}$ sowie die äquivalente Anzahl an De-

⁴Dieser ist der Übersichtlichkeit halber in Abbildung 3.14 nicht vorhanden.

kaden N_{Dek} ermittelt.

$$f_{\ddot{a}q} = \frac{1}{4 \cdot \frac{C_{ges}}{g_{ges}}} = \frac{1}{4 \cdot \frac{C_{int} + C_D + C_{GD} + C_{G,diff1}}{g_{ges}}} \quad (3.41)$$

$$N_{Dek} = \log \left(\frac{f_{\ddot{a}q} \cdot \frac{2}{\pi}}{f_{min}} \right) \quad (3.42)$$

Setzt man wie in Kapitel 2 beschrieben $f_{min} = 10^{-6}$ Hz an, so entspricht das zeitliche Rauschen am Ausgang des Subtrahierers einer Anzahl von 81 Rauschelektronen. Der Signal-Rauschabstand verschlechtert sich mithin im Vergleich zum Standardpixel. Die Zunahme des Rauschens liegt dabei unterhalb der übrigen untersuchten Pixelvarianten.

3.7 Zusammenfassung

Kapitel 3 analysiert bestehende Konzepte zur Dynamikerweiterung optischer Sensoren. Auf der Grundlage der Berechnung des Signal-Rauschabstandes für ein Drei-Transistorpixel werden andere Ansätze vergleichend gegenübergestellt.

Dabei zeigt das erstmals in [Decker97] beschriebene Konzept der Implementierung eines elektronischen Überlaufventils für Photoladungsträger eine mögliche Erweiterung der Dynamik, die jedoch mit einer Einschränkung des SNR bei Erreichen der Barriere einhergeht.

Ähnliche Zusammenhänge ergeben sich für den Ansatz des Mehrfachsamplings. Grundsätzlich läßt sich hier eine deutlichere Steigerung der Dynamik erreichen. Die theoretische Verbesserung wird allerdings auch in diesem Fall durch zusätzliche Rauschbeiträge eingeschränkt. Der Signal-Rauschabstand von Sensoren mit logarithmischer Kennlinie ist generell durch die Detektorkapazität begrenzt.

Weitere Untersuchungen in Kapitel 3.5 zeigen, daß keines der beschriebenen Konzepte für die Detektion eines schwachen optischen Signals geeignet ist, sofern starke Hintergrundbeleuchtung vorhanden ist. Um einen adäquaten Signal-Rauschabstand zu erzielen, müßte die Integrationskapazität so weit erhöht werden, daß die Sensoren gleichzeitig die erforderliche Empfindlichkeit einbüßen würden. Das dabei angenommene Signal-Hintergrundverhältnis ist vergleichsweise moderat, Werte von bis zu 700^{-1} sind durchaus realistisch [Lulé02].

Die Störlichtunterdrückung durch Korrelation liefert vielversprechende Ergebnisse [Kimachi00], weist jedoch den Nachteil auf, daß die Belichtungszeit global einzustellen und so eine Optimierung des Dynamikbereichs durch pixelweise Anpassung nicht möglich ist. Eine homogene Verteilung der Störbeleuchtung über der Pixelmatrix ist somit Voraussetzung für eine effektive Unterdrückung.

Kapitel 4

Lokale Autokompensation

Wie im vorhergehenden Kapitel gezeigt wurde, unterliegen existierende Sensorkonzepte starken Einschränkungen hinsichtlich des Signal-Rauschabstandes. Dieses Kapitel beschreibt das Prinzip der Autokompensation, das sich zur Aufnahme schwacher aktiver Lichtsignale in einer Umgebung starken Störlichts eignet [Lulé02, Friedrich05a].

4.1 Prinzip der Autokompensation

Das Prinzip der Autokompensation lässt sich durch eine Photodiode PD , eine Integrationskapazität C_{int} sowie eine steuerbare Stromquelle I_{comp} realisieren. Abbildung 4.1

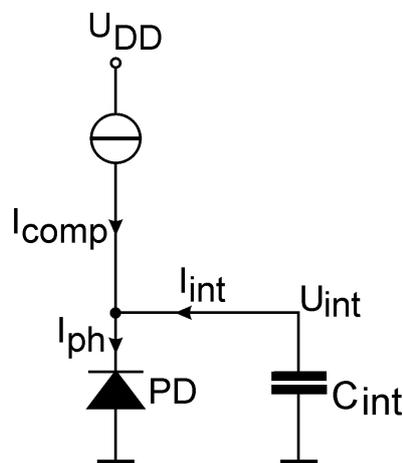


Abbildung 4.1: Prinzip der Autokompensation

zeigt den entsprechenden Aufbau. Die in der Photodiode generierten Ladungsträger werden auf C_{int} gesammelt. Die Stromquelle ist steuerbar und kann je nach Einstellung einen Teil des Photostroms vor der Integration abführen. Während der Bildaufnahme wird in der Photodiode der Photostrom I_{ph} generiert. Dieser setzt sich zusammen aus einem Hintergrundanteil I_{back} , der durch Umgebungslicht erzeugt wird, und einem Signalphotostrom $I_{sig} = I_{back} \cdot SBR$, welcher durch eine aktive Signalbeleuchtung hervorgerufen wird. Gleichzeitig erzeugt die Stromquelle einen Kompensationsstrom, der

im Idealfall $I_{comp} = I_{back}$ beträgt. Der auf der Integrationskapazität integrierte Strom I_{int} beträgt somit

$$I_{int} = I_{ph} - I_{comp} = I_{back} + I_{sig} - I_{comp} = I_{sig}. \quad (4.1)$$

Die Stromquelle wird in jedem Pixel so eingestellt, daß der auftretende Hintergrundstrom exakt kompensiert wird. Der nicht erwünschte Anteil der Beleuchtung wird somit ausgeblendet, indem der durch ihn hervorgerufene Anteil des Photostroms automatisch subtrahiert wird.

4.2 Pixelelektronik

Der Ablauf der Bildaufnahme wird anhand des Blockschaltbildes in Abbildung 4.2 erläutert. Das Prinzipschaltbild wurde um einen Pixelverstärker erweitert, der den Strom

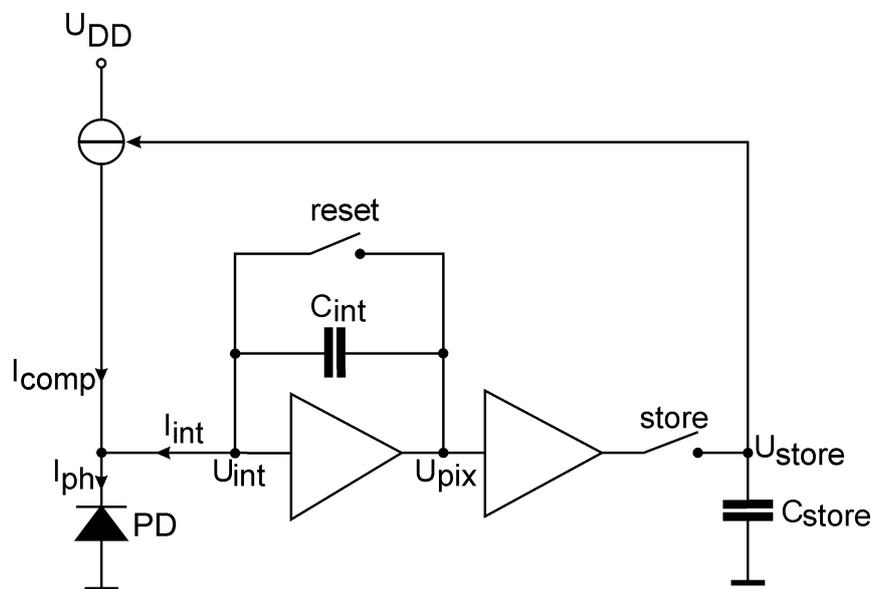


Abbildung 4.2: Blockschaltbild eines LACS-Pixels

I_{int} auf C_{int} integriert. Nach einem Integrationszyklus kann die Kapazität mit Hilfe des Resetschalters zurückgesetzt werden. Die Stromquelle wird durch die Spannung U_{store} gesteuert, die von der Integrationsspannung entkoppelt auf der Kapazität C_{store} gespeichert werden kann.

Zunächst ist die aktive Beleuchtung abgeschaltet, d.h. es gilt $I_{ph} = I_{back}$. Der Schalter store ist geschlossen. Dadurch entsteht ein rückgekoppeltes System, in dem der Kompensationsstrom I_{comp} exakt dem Photostrom I_{ph} entspricht. Nun wird der Schalter store geöffnet und ein Reset durchgeführt. Die Spannung U_{store} bleibt gespeichert und sorgt dafür, daß die spannungsgesteuerte Stromquelle weiterhin den konstanten Strom $I_{comp} = I_{back}$ liefert. Wird nun die Signalbeleuchtung eingeschaltet, generiert die Photodiode zusätzlich den Signalphotostrom I_{sig} . Dieser wird auf der Integrationskapazität C_{int} integriert. Die resultierende Spannung U_{int} hängt lediglich von der Signalbeleuchtung ab, da das störende Hintergrundlicht bereits vor der Integration durch die Subtraktion des entsprechenden Anteils des Photostroms kompensiert wird. Abbildung 4.3

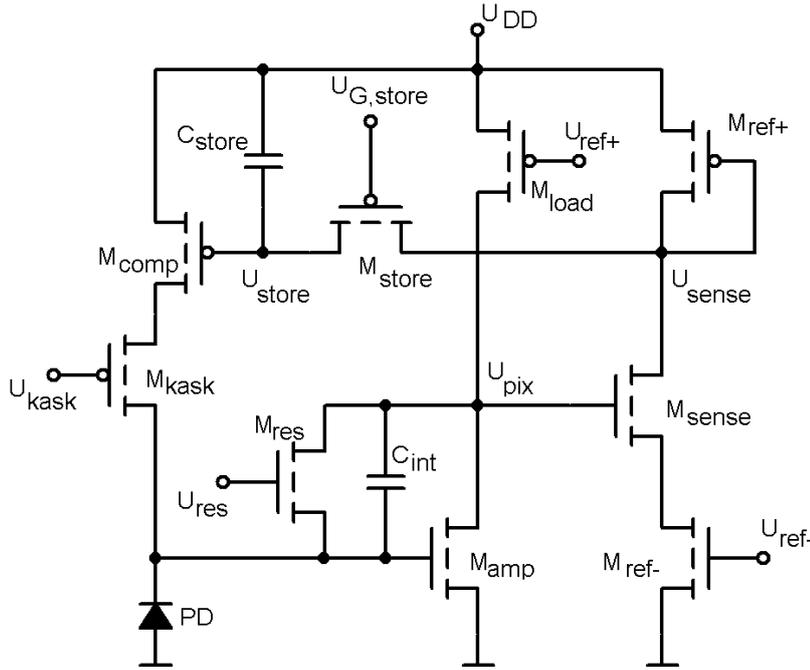


Abbildung 4.3: Pixelelektronik des LACS

zeigt die Pixelelektronik des autokompensierenden Pixels. Der Transistor M_{amp} fungiert als Treiber des Verstärkers, M_{load} als seine Last. M_{ref+} , M_{sense} und M_{ref-} bilden einen variablen Spannungsteiler. Je nach Höhe der Integrationsspannung U_{pix} am Ausgang des Verstärkers stellt sich eine entsprechende Spannung am Knoten sense ein, die über den Schalter M_{store} auf der Speicherkapazität C_{store} gespeichert wird und die Stromquelle M_{comp} steuert. Der Transistor M_{kask} dient zur Erhöhung des Innenwiderstandes der Stromquelle. Dadurch kann der Kompensationsfaktor

$$R_{comp} = \frac{I_{comp}}{I_{back}} \quad (4.2)$$

vergrößert werden. Er gibt an, welcher Anteil des Hintergrundphotostroms I_{back} durch den Kompensationsstrom I_{comp} subtrahiert wird. Der nicht kompensierte Anteil I_{resid} beträgt

$$I_{resid} = I_{back} \cdot (1 - R_{comp}). \quad (4.3)$$

Kapitel 5.1.4 erläutert die Notwendigkeit von M_{kask} näher.

4.2.1 Funktionsweise des autokompensierenden Pixels

Die Funktionsweise des autokompensierenden Pixels wird anhand der Simulationen in Abbildung 4.4 erläutert.

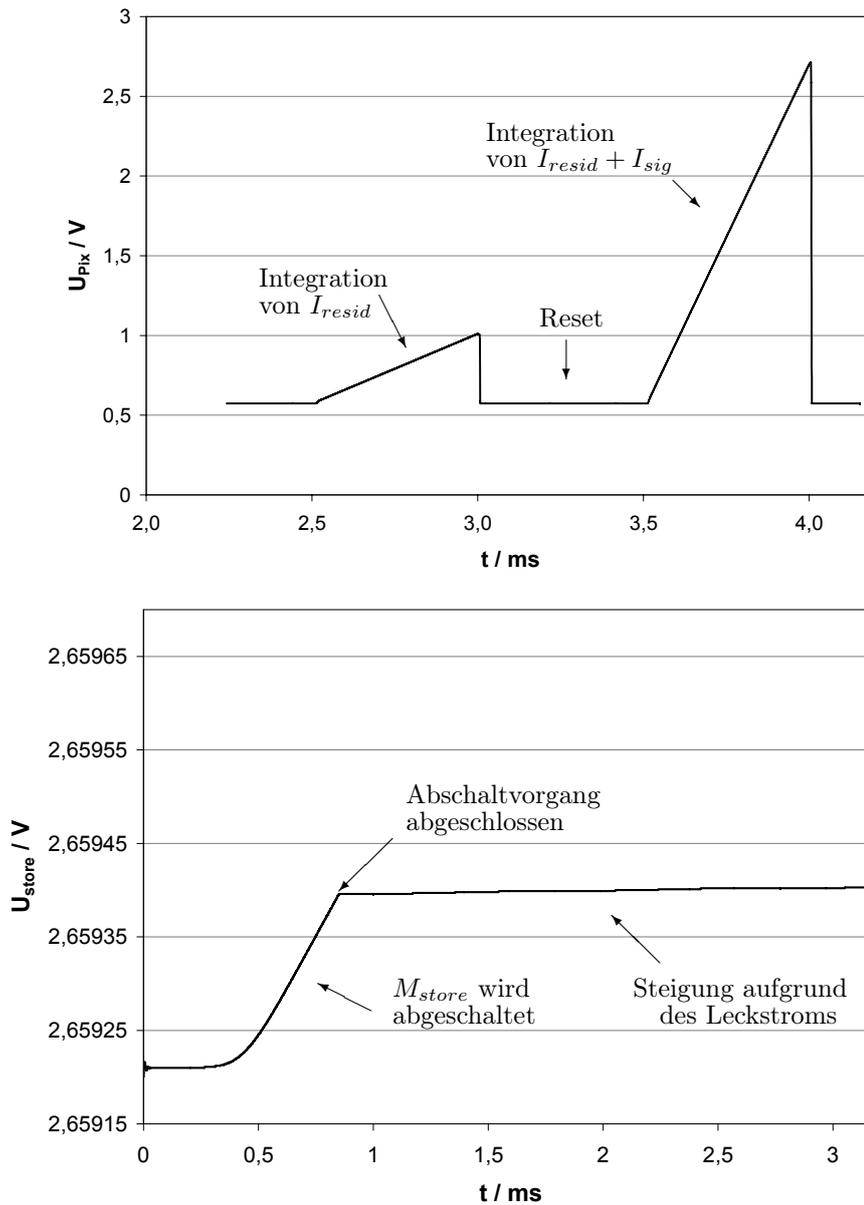


Abbildung 4.4: Simulation zur Erläuterung der Funktionsweise des LACS-Pixels

Während zunächst nur die Hintergrundbeleuchtung auf die Photodiode trifft, ist der Schalter $store$ geschlossen und wird zum Zeitpunkt $t = 0,8$ ms geöffnet. Durch die sich zu diesem Zeitpunkt aufgrund der Intensität der Hintergrundbeleuchtung ergebende Spannung $U_{pix}(t = 0,8 \text{ ms})$ wird die entsprechende Spannung $U_{store}(t = 0,8 \text{ ms})$ auf der Speicherkapazität C_{store} gespeichert. Der so eingestellte Kompensationsstrom I_{comp} kompensiert den Hintergrundphotostrom I_{back} . Nach dem zum Zeitpunkt $t = 2,5$ ms abgeschlossenen Reset wird der auftretende Resthintergrundstrom I_{resid} integriert. Hierbei handelt es sich um einen Anteil des Hintergrundstroms, der aufgrund verschiedener Nichtidealitäten, die in Kapitel 4.3 detailliert beschrieben werden, nicht kompensiert wird. Nach der Integrationsphase wird erneut ein Reset durchgeführt und die zu detektierende, aktive Beleuchtung eingeschaltet. Der Signalphotostrom I_{sig} wird zusätzlich zum Resthintergrundstrom I_{resid} vom Zeitpunkt $t = 3,5$ ms an integriert. Die Differenz

der Amplitude der Integrationsspannung $U_{pix}(t = 4 \text{ ms})$ und $U_{pix}(t = 3 \text{ ms})$ beinhaltet die Information über die Intensität der Signalbeleuchtung. Bei der Bildaufnahme wird vorausgesetzt, daß die Hintergrundbeleuchtung während beider Integrationsphasen konstant ist.

4.2.2 Zwischenspeichern der auszulesenden Signale

Zur Optimierung der Autokompensation wird in jedem Pixel eine Subtraktion durchgeführt, um denjenigen Anteil des Signals, der durch den nicht kompensierten Teil des Hintergrundstroms verursacht wird, zu eliminieren. Hierzu ist ein Zwischenspeichern des Signals bzw. des Referenzwertes des Pixels erforderlich. Bei gleichzeitiger Belichtung und Auslese aller Pixel (global shutter) ist ebenfalls eine Speicherung der Signale notwendig, da die Belichtung zwar für alle Pixel gleichzeitig geschieht, das Auslesen jedoch spalten- bzw. zeilenweise vorgenommen wird. Die Möglichkeit des Zwischenspeicherns ist im LACS implementiert. In jedem Pixel können optional zwei Signale gehalten werden, bis das Pixel ausgelesen werden soll. Hierzu werden die Kapazitäten C_{st} sowie C_H genutzt, die beide als Poly-Kapazität realisiert wurden. Abbildung 4.5 zeigt die Speicherschaltung mit den Kapazitäten C_{st} und C_H sowie den Schaltern M_{read} und M_{st} .

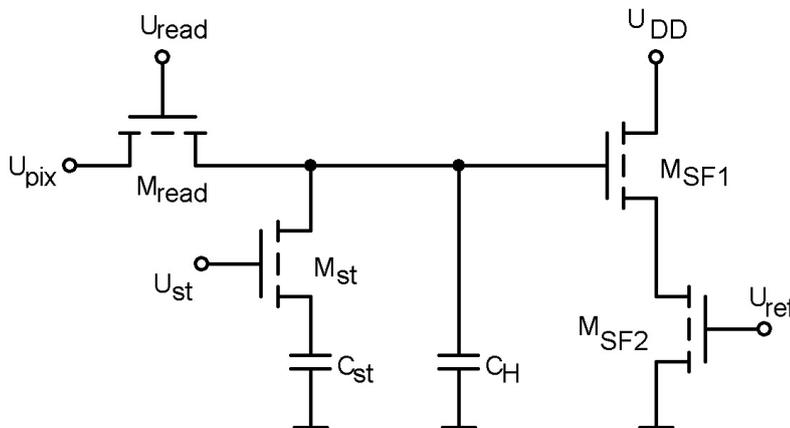


Abbildung 4.5: Schaltung zum Speichern der Pixelsignale

Der Auslesevorgang läuft folgendermaßen ab: Zunächst sind beide Schalter geschlossen, so daß das Pixelsignal am Ende der Integrationsphase auf C_{st} übertragen werden kann. Anschließend wird M_{st} abgeschaltet und das Signal somit auf C_{st} gehalten. Nun wird derjenige Wert auf C_H übertragen, der nach einer weiteren Integrationsphase ohne Signalbeleuchtung am Pixelausgang anliegt. Idealerweise handelt es sich hierbei um den Resetwert, der tatsächlich jedoch zusätzlich den nicht kompensierten Anteil I_{resid} des Hintergrundstroms beinhaltet. Anschließend wird die Schaltung durch Öffnen des Schalters M_{read} vom Pixel getrennt. Die beiden gespeicherten Werte stehen nun zum Auslesen zur Verfügung. Die hierfür verwendete CDS-Schaltung, die beide Werte voneinander subtrahiert, wird in Kapitel 5.2.4 beschrieben.

4.3 Nichtidealitäten

Die Implementierung des anhand des Blockschaltbildes erläuterten autokompensierenden Prinzips in CMOS-Technik bringt verschiedene Abweichungen vom idealen Verhalten mit sich, denen das folgende Kapitel gewidmet ist. Die Betrachtung dieser Nichtidealitäten ist deshalb von Bedeutung, da sie die Leistungsfähigkeit des Sensors bestimmen.

4.3.1 Speichern von U_{store}

Zur Einstellung des Kompensationsstroms I_{comp} wird die Spannung U_{sense} über den Transistor M_{store} auf die Speicherkapazität C_{store} übertragen. Beim Abschalten von M_{store} wird diese Spannung verfälscht. Ursache hierfür sind im wesentlichen die Ladungsinjektion, der Taktdurchgriff und Resetrauschen. Im folgenden werden die Effekte Ladungsinjektion und Taktdurchgriff sowie ihre physikalischen Ursachen zunächst theoretisch beschrieben. Anschließend wird die im LACS-Pixel resultierende Abweichung ΔU_{store} vom Sollwert berechnet.

Generell muß der Abschaltvorgang des Schalters M_{store} in zwei Phasen unterteilt werden. Dies kann zum einen anhand der Spannung U_{GS} geschehen. Zum anderen ist für die spätere Berechnung des Fehlers die Geschwindigkeit des Abschaltvorgangs von Bedeutung, weshalb auch die Einteilung in zwei Zeitabschnitte $0 < t < t_x$ und $t > t_x$ sinnvoll ist. Im Bereich $0 < t < t_x$ gilt $U_{GS,store} < U_{th,p}$. Anschließend wird U_{GS} betragsmäßig reduziert und die Kanalladung Q_{ch} nimmt ab. Sie entweicht aus dem Kanal in Richtung der beiden Knoten store und sense, was zu einer Verfälschung der gehaltenen Spannung führt.

Beim Erreichen der Schwellspannung ($U_{GS,store} = U_{th}$) zum Zeitpunkt t_x ist der leitende Kanal verschwunden. Wird $U_{GS,store}$ im Betrag weiter reduziert, so kommt es ausschließlich aufgrund des Taktdurchgriffs zu einer weiteren Abweichung von U_{store} vom Sollwert. Der Taktdurchgriff bezeichnet die kapazitive Kopplung der Gateelektrode auf die Spei-

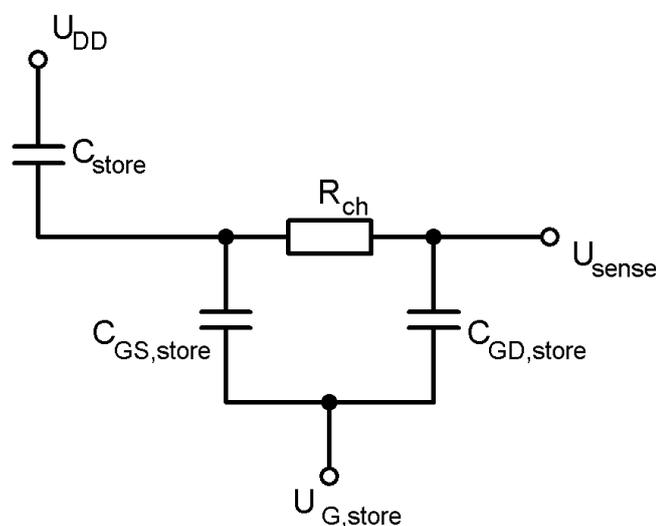


Abbildung 4.6: Ersatzschaltbild zur Untersuchung des Abschaltvorgangs von M_{store}

cherkapazität, die anhand von Abbildung 4.6 erläutert werden kann. Wie in diesem Ersatzschaltbild zu erkennen ist, sind die Gate-Source-Kapazität C_{GS} und C_{store} in Reihe geschaltet. Eine Variation der Gatespannung macht sich aufgrund des kapazitiven Spannungsteilers auch auf C_{store} bemerkbar.

4.3.1.1 Berechnung des Taktdurchgriffs

Die Auswirkung des Taktdurchgriffs ist umso größer, je größer C_{GS} im Vergleich zu C_{store} ist, da

$$\Delta U_{store}^{CFT} = \frac{C_{GS,store}}{C_{GS,store} + C_{store}} \cdot \Delta U_G. \quad (4.4)$$

Zur Reduzierung des Taktdurchgriffs sind folglich ein Speichertransistor M_{store} mit kleiner Kapazität C_{GS} sowie eine große Speicherkapazität C_{store} zu wählen. Eine Minimierung von C_{GS} kann durch eine möglichst geringe Länge L und Weite W von M_{store} erzielt werden. Darüber hinaus beeinflusst nach Gleichung (4.4) auch der Spannungshub am Gate des Transistors M_{store} die Verfälschung des zu speichernden Spannungswertes. Beim Trennen des Knotens sense von der Speicherkapazität wird M_{store} vom leitenden in den sperrenden Zustand überführt. Eine Reduktion des Taktdurchgriffs ist dabei dadurch zu erreichen, daß die Gate-Source Spannung $U_{GS,store}$ im leitenden Zustand betragsmäßig lediglich knapp über $|U_{th,p}|$ gehalten wird.

4.3.1.2 Berechnung der Ladungsinjektion

Zum Zeitpunkt $t = 0$ ist der Transistor M_{store} zunächst leitend, und es gilt das Ersatzschaltbild nach Abbildung 4.7.

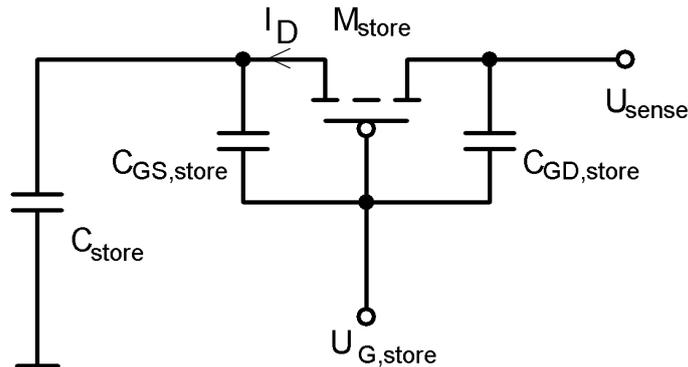


Abbildung 4.7: Ersatzschaltbild zur Berechnung der Ladungsinjektion [Shieh87]

Die Spannung am Gate von M_{store} steigt anschließend mit der Steigung

$$m = \frac{\Delta U_{GS,store}}{\Delta t} \quad (4.5)$$

an. Die Verteilung der Ladungsträger aus dem zuvor leitenden Transistorkanal auf den Source- bzw. Drainknoten hängt von verschiedenen Parametern ab, die im folgenden

analysiert werden. Zum Zeitpunkt $t = 0$ gilt nach Abbildung 4.7 mit $C_{GS} = \frac{C_{G,store}}{2}$

$$C_{store} \cdot \frac{dU_{store}}{dt} = -I_D + \frac{C_{G,store}}{2} \cdot \frac{d(U_{G,store} - U_{sense})}{dt}. \quad (4.6)$$

Die Steuerspannung $U_{G,store}$ beträgt bei geschlossenem Schalter zunächst $U_{G,store,on}$ und steigt vom Zeitpunkt $t = 0$ an mit der Steigung m .

$$U_{G,store} = U_{G,store,on} + m \cdot t \quad (4.7)$$

Die Steigung m soll deutlich größer sein als die Änderung der auf C_{store} gehaltenen Spannung. Mithin gilt

$$\frac{dU_{G,store}}{dt} \gg \frac{dU_{store}}{dt}, \quad (4.8)$$

so daß sich Gleichung (4.6) vereinfachen läßt zu

$$C_{store} \cdot \frac{dU_{store}}{dt} = -I_D + \frac{C_{G,store}}{2} \cdot m. \quad (4.9)$$

Durch Lösung dieser Differentialgleichung ergibt sich [Bronstein00]

$$U_{store}(t) = \sqrt{\frac{\pi m C_{store}}{2\beta} \cdot \frac{C_{G,store}}{2C_{store}} \cdot \exp\left[\frac{\beta m}{2C_{store}} \left(t - \frac{U^*}{m}\right)^2\right]} \cdot \left[\operatorname{erf}\left(\sqrt{\frac{\beta}{2 \cdot m \cdot C_{store}}} U^*\right) - \operatorname{erf}\left(\sqrt{\frac{\beta}{2 \cdot m \cdot C_{store}}} (U^* - mt)\right) \right] \quad (4.10)$$

mit $U^* = (U_{G,store,on} - U_{sense} - U_{th,p})$.

Beim Erreichen der Schwellspannung ($t = t_x$) beträgt der Spannungsfehler

$$U_{store}(t = t_x) = \sqrt{\frac{\pi m C_{store}}{2\beta} \cdot \frac{C_{G,store}}{2C_{store}} \cdot \operatorname{erf}\left(\sqrt{\frac{\beta}{2 \cdot m \cdot C_{store}}} U^*\right)}. \quad (4.11)$$

Wird $U_{GS,store}$ auf U_{DD} erhöht, so muß zusätzlich der Term $\frac{C_{GS,store}}{C_{store}} \cdot (U_{sense} - U_{th,p} - U_{DD})$ zur Berücksichtigung des Taktdurchgriffs über die Gate-Source-Kapazität addiert werden. Der Fehler ΔU_{store} hängt von der Größe der Speicher- und der Gatekapazität, der Amplituden der Steuer- und der Eingangsspannung, der Geschwindigkeit, mit der der Schalter abgeschaltet wird, sowie vom Parameter $\beta = \frac{W}{L} \cdot \mu_p \cdot C'_{ox}$ des Schalttransistors ab.

Das Phänomen der Ladungsinjektion kann auf ähnliche Weise mit einem erweiterten Ersatzschaltbild betrachtet werden. Abbildung 4.8 zeigt die zuvor betrachtete Anordnung unter Berücksichtigung der Kapazität C_{sense} sowie des Widerstandes R_{sense} , der den Ausgangswiderstand des Spannungsteilers M_{ref+} bis M_{ref-} modelliert. Die Berechnung der Fehlerspannung ΔU_{store} erfolgt analog zu der zuvor durchgeführten. Unter der

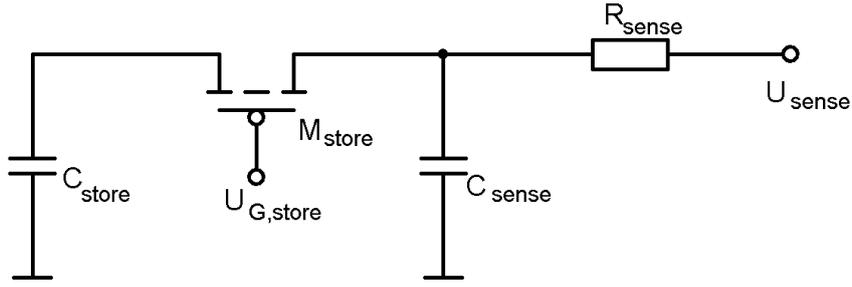


Abbildung 4.8: Alternatives Ersatzschaltbild zur Berechnung der Ladungsinjektion [Shieh87]

Annahme eines sehr hohen Widerstandes R_{sense} ergibt sich für die Spannung $U_{DS,store}$ nach dem Abschalten

$$U_{store} - U_{sense} = -\sqrt{\frac{\pi m C_{store}}{2\beta \cdot \left(1 + \frac{C_{store}}{C_{sense}}\right)}} \cdot \left(\frac{C_{G,store} \cdot \left(1 - \frac{C_{store}}{C_{sense}}\right)}{2C_{store}}\right) \cdot \operatorname{erf}\left(\sqrt{\frac{\beta \cdot \left(1 + \frac{C_{store}}{C_{sense}}\right)}{2 \cdot m \cdot C_{store}}} \cdot U^*\right). \quad (4.12)$$

Abbildung 4.9 veranschaulicht den Einfluß der Kapazität C_{store} . Die Kapazität am Knoten sense beträgt für alle dargestellten Verläufe $C_{sense} = 50$ fF.

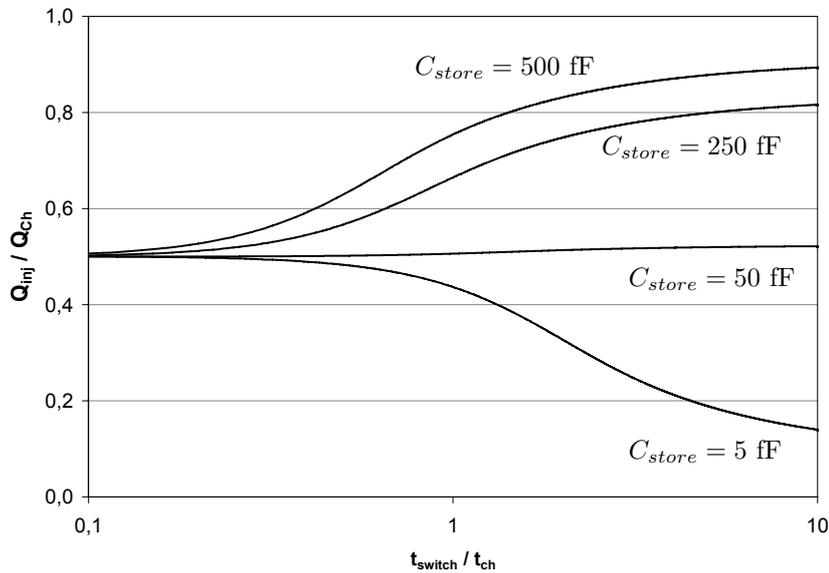


Abbildung 4.9: Injizierte Kanalladung in Abhängigkeit der Schaltgeschwindigkeit, $C_{sense} = 50$ fF

Bei einem in Relation zur Transitzeit t_{ch} des Transistors schnellen Abschaltvorgang verteilt sich die Kanalladung zu gleichen Teilen auf Source- und Drainkapazität, da die Zeit für einen Ladungsausgleich, und mithin $U_{DS} = 0$, fehlt.

Weder die Größe noch das Verhältnis der wirksamen Kapazitäten spielen hierbei eine Rolle. Mit sinkender Abschaltgeschwindigkeit nimmt der Einfluß der Kapazitäten zu. Je kleiner $\Delta U_{G,store}$ ist, desto geringer kann dabei die Steigung in einem gegebenen Zeitfenster gewählt werden. Die Ladungsträger haben nunmehr die Gelegenheit, für einen Spannungsausgleich zu sorgen. Die im Kanal vorhandenen Ladungsträger bewegen sich mithin nach Maßgabe der wirksamen Kapazitäten zu den beiden Transistorkontakten. Für $C_{sense} = C_{store} = 50$ fF gilt $Q_S = Q_L$, da $U_{DS} = 0$. Wird C_{store} jedoch gegenüber C_{sense} erhöht, so muß der Anteil der Ladung auf C_{store} zunehmen. Diese Zusammenhänge bieten Optimierungspotential für den Speichervorgang:

Durch eine Dummy-Kapazität zur Vergrößerung von C_{sense} am Eingang des Speichertransistors kann die Anzahl der sich dorthin bewegenden Ladungsträger vergrößert werden. Bedingung hierfür ist jedoch ein relativ langsamer Abschaltvorgang, damit der Einfluß des Kapazitätsverhältnisses gegeben ist. Dabei muß einerseits gewährleistet sein, daß $\frac{C_{dummy}}{C_{store}} \gg 1$. Andererseits muß C_{store} gleichzeitig groß genug sein, um die Auswirkungen des Taktdurchgriffs zu minimieren. Beide Forderungen resultieren in einem sehr hohen Platzbedarf für C_{store} und C_{dummy} im LACS-Pixel. Eine weitere Optimierungsmöglichkeit besteht darin, den Schaltvorgang zu beschleunigen und gleichzeitig C_{store} zu vergrößern. Dadurch kann maximal die Hälfte der Kanalladung auf den Knoten store gelangen, deren Einfluß auf U_{store} durch die große Speicherkapazität minimiert wird.

Eine Minimierung der Ladungsinjektion auf C_{store} kann außerdem schon durch die Verkleinerung der Kanalladung selber erreicht werden. Diese hängt proportional von der Gatekapazität des Schalttransistors sowie vom Spannungshub am Gate ab. Die Gatekapazität läßt sich durch Minimierung der Transistorgeometrien verkleinern. Zum Übertragen der Spannung U_{store} auf C_{store} muß $U_{GS,store}$ mindestens auf den Wert $U_{store} - |U_{th,p}|$ abgesenkt werden. Dabei muß gewährleistet sein, daß der auf minimale Abmessungen ausgelegte Schalttransistor einen so geringen Kanalwiderstand aufweist, daß C_{store} während der Speicherphase den Endwert $U_{store} = U_{sense}$ erreicht.

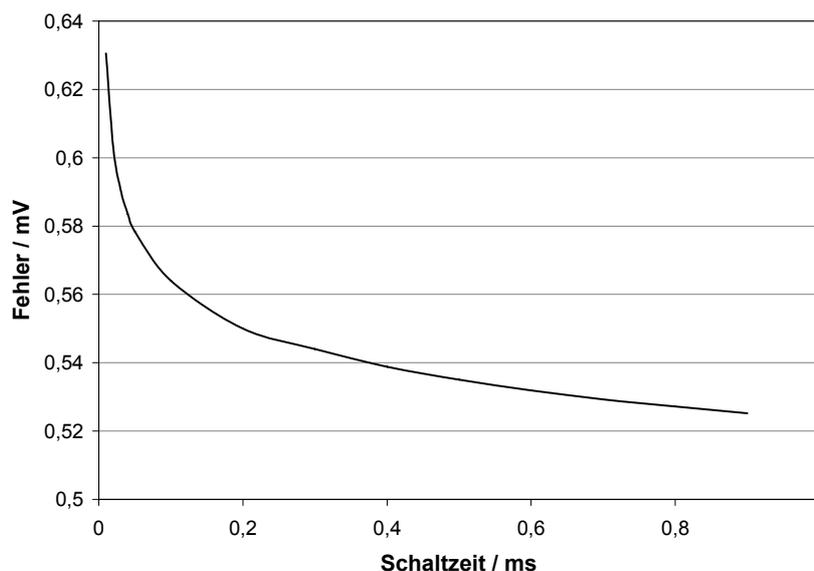


Abbildung 4.10: Fehler aufgrund der Ladungsinjektion als Funktion der Abschaltgeschwindigkeit

Wegmann et al. berichten, daß ein Teil der Ladungsträger aus dem Kanal ins Substrat abwandert, sobald $U_{GS,store}$ unter $U_{th,p}$ abgesenkt wird, und sie mithin das Oberflächenpotential überwinden können [Wegmann87]. Dieser Effekt kann jedoch bei Schalttransistoren mit kurzem Kanal vernachlässigt werden, wenn die Bedingung einer im Vergleich zur Transitzeit langen Schaltzeit erfüllt ist. Durch SPICE-Simulationen wurde bestätigt, daß dieser Effekt im LACS-Pixel nicht von Bedeutung ist.

Abbildung 4.10 zeigt die simulierte Abweichung ΔU_{store} als Funktion der Schaltgeschwindigkeit. Wie zu erkennen ist, nimmt der Fehler bei schnellem Schalten ein Maximum an. Wird die Taktflanke weniger steil gewählt, nimmt ΔU_{store} ab und nähert sich einem Grenzwert.

In einer weiteren Simulation, deren Ergebnis Abbildung 4.11 zeigt, wurde die Spannung $U_{GS,store,on}$ am Gate von M_{store} variiert. Dabei handelt es sich um die Spannung, die zum Zeitpunkt $t = 0$ am Gate des Transistors M_{store} anliegt, bevor dieser abgeschaltet wird. Der ermittelte Kurvenverlauf läßt sich in zwei Abschnitte mit unterschiedlicher Steigung unterteilen. Im Bereich $0 < U_{G,store,on} < 0,8$ V reduziert sich der durch Ladungsinjektion und Taktdurchgriff hervorgerufene Fehler. Die Steigung des Verlaufs nimmt für größere Spannungen $U_{G,store,on}$, d.h. im Falle eines kleineren Spannungshubs beim Abschalten, zu. Dieser Sachverhalt läßt sich durch den erf-Verlauf des durch die Ladungsinjektion hervorgerufenen Anteils des Gesamtfehlers erklären. Der Fehler nähert sich einem Grenzwert, die Steigung des Verlaufs nimmt mithin ab. Wird $U_{G,store,on}$ reduziert, steigen zunächst beide Anteile des Fehlers an, bis bei $U_{G,store,on} \approx 0,9$ V die Zunahme des Taktdurchgriffs die Steigung des gezeigten Verlaufs dominiert.

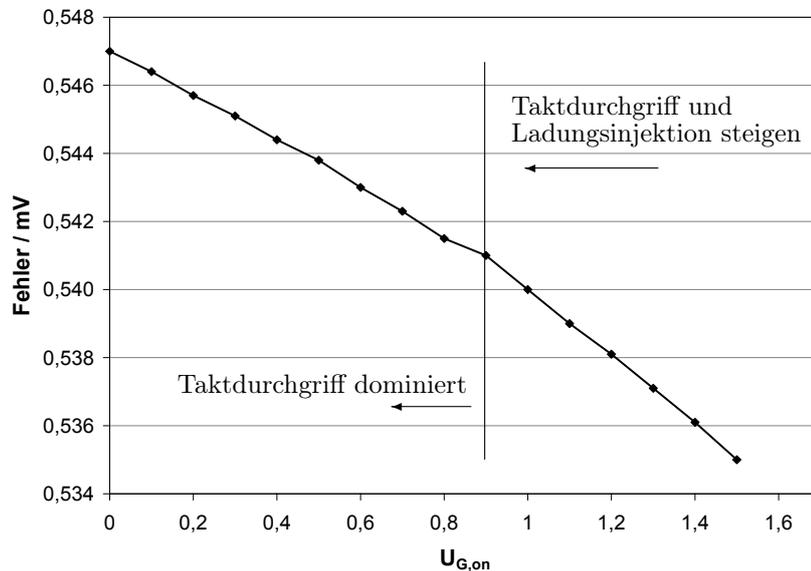


Abbildung 4.11: Fehler aufgrund der Ladungsinjektion als Funktion von $|U_{GS,on}|$

4.3.1.3 Resetrauschen

Beim Abschalten von M_{store} tritt Resetrauschen auf. Unter der Annahme eines sehr schnellen Abschaltvorgangs kann die Rauschspannung als kTC-Rauschen ausgedrückt

werden.

$$\overline{u_{n,kTC}^2} = \frac{kT}{C_{store}} \quad (4.13)$$

Neben der Vergrößerung von C_{store} besteht die Möglichkeit, das Resetrauschen mit Hilfe der Ansteuerung des Speichertransistors zu reduzieren. Wird die Taktflanke des Steuerungssignals flacher, so bilden der Kanalwiderstand des Transistors und die Speicherkapazität einen Tiefpaß, der das Resetrauschen bandbegrenzt. Da auf diese Weise auch die Ladungsinjektion verringert werden kann, ist dies eine besonders wirkungsvolle Maßnahme zur Optimierung des Speicherns.

Wie gezeigt wurde, ist für einen optimierten Speichervorgang eine große Speicherkapazität C_{store} , ein Speichertransistor M_{store} mit minimalen Geometrien, sowie eine Ansteuerung von M_{store} zu wählen, die einerseits einen reduzierten Spannungshub aufweist, andererseits gleichzeitig einen so kleinen Kanalwiderstand im leitenden Zustand gewährleistet, daß er einen hinreichend schnellen Ladevorgang von C_{store} erlaubt.

4.3.1.4 Leckstrom zum Substrat

Die zuvor erläuterte Verfälschung von U_{store} beim Abschalten des Speichertransistors führt zu einer konstanten Abweichung des Kompensationsstroms vom optimalen Wert $I_{comp} = I_{back}$. Darüber hinaus tritt zusätzlich eine zeitabhängige Variation $\Delta I_{comp}(t)$ auf. Die Ursache hierfür ist der Sperrstrom, der über die Source-Bulk-Diode von M_{store} ¹ fließt und C_{store} entlädt. Er ist gegeben durch

$$I_{leak} = I_0 \cdot \left[\exp\left(-\frac{U_{DD} - U_{store}}{U_D}\right) - 1 \right] \quad (4.14)$$

und läßt sich näherungsweise angeben mit

$$I_{leak} \approx -I_0. \quad (4.15)$$

I_0 bezeichnet den Sperr sättigungsstrom der Source-Bulk-Diode. Die Näherung gilt für Sperrspannungen $|U_D| \ll U_{DD} - U_{store}$. I_{leak} kann aufgrund der geringen Spannungsänderung $\Delta U_{store}(t)$ in erster Näherung als zeitlich konstant angenommen werden. Abbildung 4.12 zeigt den simulierten zeitlichen Verlauf von $I_{comp}(t)$ und den Einfluß des Abschaltens von M_{store} . Aus der Steigung dieses Verlaufs im Bereich $t > 0,8$ ms und der effektiven Speicherkapazität C_{store}^* läßt sich der Leckstrom berechnen. Für C_{store}^* gilt

$$C_{store}^* = C_{store} + C_{G,comp} + C_{S,store}. \quad (4.16)$$

Der mit Hilfe von SPICE ermittelte Leckstrom beträgt $I_{leak} \approx 1,5$ fA.

¹Die für M_{store} als Substrat fungierende n-Wanne liegt dabei auf U_{DD} .

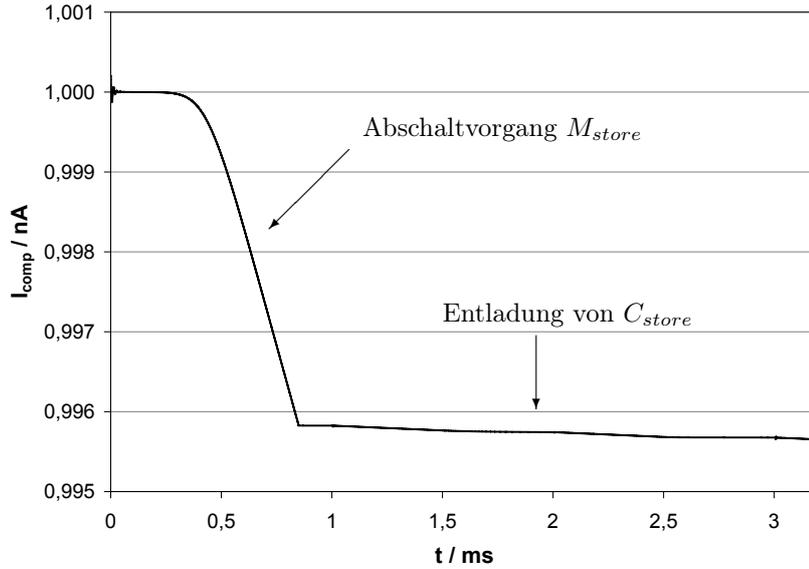


Abbildung 4.12: Verlauf des Kompensationsstroms $I_{comp}(t)$

4.3.2 Herleitung des Verlaufs $U_D(t)$

Der zeitliche Verlauf der Spannung U_D wird bestimmt von der Höhe des Photostroms und des Kompensationsstroms sowie der Kapazität C_D^* am Drainkontakt von M_{kask} .

$$U_D(t) = U_D(t=0) - \frac{I_{ph}}{C_D^*} \cdot t + \frac{I_{comp}}{C_D^*} \cdot t \quad (4.17)$$

Die Kapazität an der Anode der Photodiode lässt sich mit Hilfe einer SPICE-Simulation ermitteln. Sie setzt sich zusammen aus Diodenkapazität, Resetkapazität und Gatekapazität des Transistors M_{amp} . Den größten Anteil hat die um den Betrag der Verstärkung des invertierenden Verstärkers vergrößerte Millerkapazität $C_{GD,amp}$. Gate- und Diodenkapazität weisen eine Spannungsabhängigkeit auf, variieren folglich je nach Amplitude des Photostroms und somit über die Zeit. Bei einem angenommenen konstanten Hintergrundphotostrom $I_{back} = 1,5$ nA beträgt die Schwankung insgesamt $4 \frac{\mu V}{ms}$ und ist somit vernachlässigbar. Mit Kenntnis der effektiven Integrationskapazität C_D^* und des Verlaufs $I_{comp}(t)$ lässt sich nun der photo- und kompensationsstromabhängige Verlauf $U_D(t)$ bestimmen.

4.3.3 Schwankungen des Störlichts während der Bildaufnahme

Während die bisherigen Betrachtungen ausnahmslos auf der Annahme einer konstanten Hintergrundbeleuchtung während der Bildaufnahme beruhen, wird im folgenden der Fall betrachtet, daß diese zeitlich variiert [Friedrich05b]. Bei der Berechnung des dadurch hervorgerufenen Fehlers wird davon ausgegangen, daß das Signal-Hintergrundverhältnis $SBR = 0,01$ beträgt. Der Hintergrundstrom I_{back} soll während der Integrationszeit linear um 10% ansteigen. Die gleichen Ergebnisse gelten für die Annahme eines sprunghaften Anstiegs von I_{back} um 5% zum Zeitpunkt $t = \frac{t_{int}}{2}$. Abbildung 4.13 zeigt die

relative Änderung der Eingangsspannung des Pixelverstärkers U_{int} in Abhängigkeit der Variation des Hintergrundstroms mit dem Kompensationsfaktor R_{comp} als Parameter.

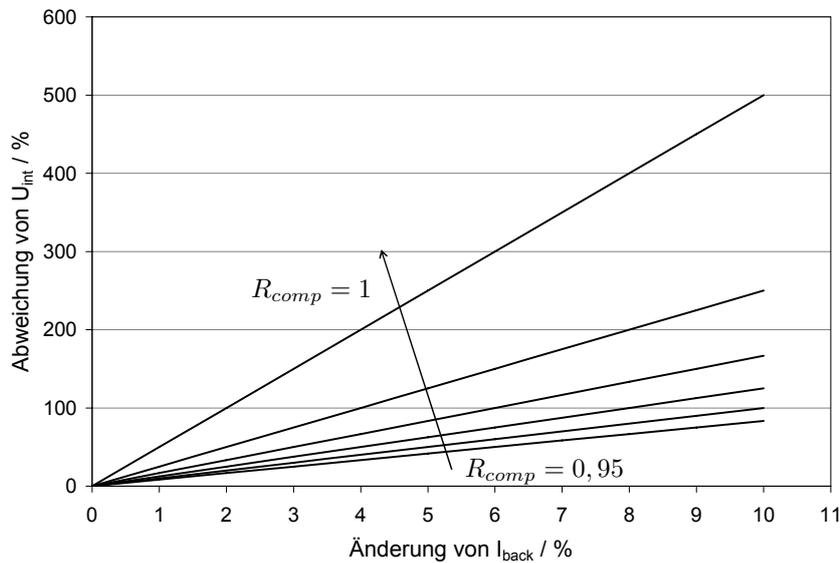


Abbildung 4.13: Fehler durch variable Hintergrundbeleuchtung

Zu erkennen ist eine drastische Abweichung der Integrationsspannung schon bei geringen Änderungen der Hintergrundbeleuchtung. Je besser die Kompensation arbeitet, desto gravierender schlagen sich diese Änderungen im Ausgangssignal nieder. Setzt man den berechneten Fehler in Relation zum Signalstrom I_{sig} , der ebenfalls von R_{comp} abhängt, so gilt in jedem Fall die Kurve für $R_{comp} = 1$. Es ist offensichtlich, daß Abweichungen der Störbeleuchtung ein Problem für die Bildaufnahme mit einem lokal autokompensierenden Bildsensor darstellen.

4.3.4 Zusätzlicher Fehler nach dem Zwischenspeichern

Nach der in Kapitel 4.2.2 beschriebenen Speicherung der Signale weisen diese nach dem Auslesen der Kapazitäten C_{st} und C_H eine Abweichung vom jeweiligen Sollwert auf. Bei der Berechnung dieses Fehlers wird die effektive Kapazität C_H^* berücksichtigt, die sich aus der Summe

$$C_H^* = C_H + C_{SF,in} + C_{S,read} \quad (4.18)$$

ergibt.

Beim Auslesen der Signale wird zunächst der Resetwert U_{reset} , der auf C_H^* gespeichert ist, an die CDS-Schaltung übertragen. Daraufhin wird der Schalter M_{st} erneut geöffnet, so daß sich die auf C_{st} gehaltene Ladung auf die nunmehr wirksame Gesamtkapazität $C_{st} + C_H^*$ verteilt. Das am Eingang des Sourcefolgers anliegende Signal ergibt sich zu

$$U_{pix}^* = \frac{U_{pix} \cdot C_{st} + U_{reset} \cdot C_H^*}{C_{st} + C_H^*}. \quad (4.19)$$

Der entstehende Fehler ist gegeben durch die Differenz des Wertes U_{pix}^* von der Spannung U_{pix} , die ursprünglich über den Transistor M_{read} übertragen wurde. Er ist abhängig von der Höhe des Ausgangssignals des Pixels, wie das Diagramm in Abbildung 4.14 zeigt. Hier ist der relative Fehler $\frac{U_{pix}^* - U_{pix}}{U_{pix}}$ des übertragenen Signals mit C_{st} als Parameter dargestellt.

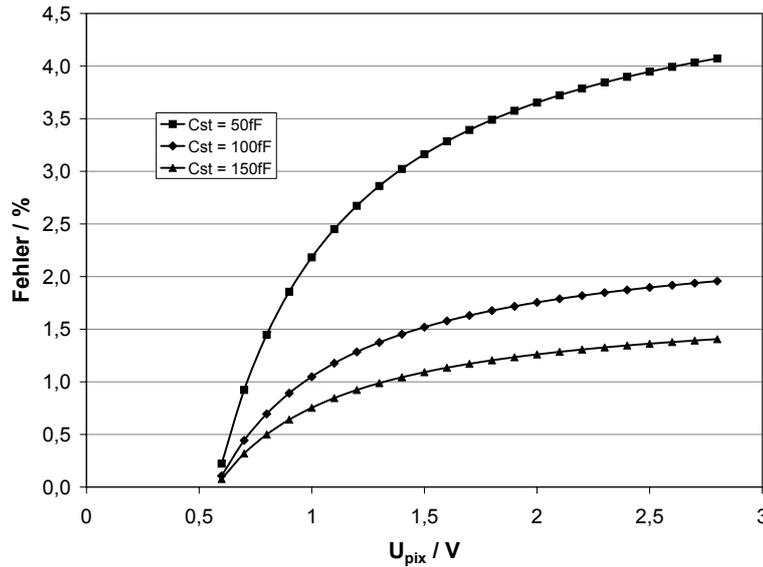


Abbildung 4.14: Abweichung des Pixelsignals nach dem Auslesen der Speicherschaltung

Durch Vergrößerung der Speicherkapazität C_{st} läßt sich die Abweichung vom Sollwert U_{pix} minimieren. Gleichzeitig sollte C_H einerseits möglichst klein sein, um den Fehler zu reduzieren, andererseits groß genug, damit das Signal solange möglichst konstant gehalten werden kann, bis das betreffende Pixel ausgelesen wird.

Da es sich bei der beschriebenen Abweichung um einen systematischen Fehler handelt, läßt sich nach dem Auslesen der Signale eine Korrektur vornehmen, so daß der Fehler eliminiert werden kann. Das zusätzlich erzeugte zeitliche und örtliche Rauschen des Signals bleibt jedoch auch nach einer solchen Korrektur erhalten und wird daher später abgeschätzt. Zunächst wird im folgenden Abschnitt der Einfluß der beim Speichern erforderlichen Abschaltvorgänge auf die übertragenen Spannungen untersucht.

4.3.4.1 Berechnung der Ladungsinjektion

Bei der Berechnung der Ladungsinjektion muß jeweils der Fehler berechnet werden, der beim Abschalten von M_{read} und M_{st} entsteht. Es wird dabei angenommen, daß die Abschaltvorgänge sehr schnell vonstatten gehen, und sich die bei geschlossenem Schalter vorhandene Kanalladung zu gleichen Teilen auf den Source- bzw. Drainknoten verteilt. Abbildung 4.15 zeigt den signalabhängigen Gesamtfehler durch die Zwischenspeicherung unter Berücksichtigung der Ladungsinjektion mit C_{st} als Parameter.

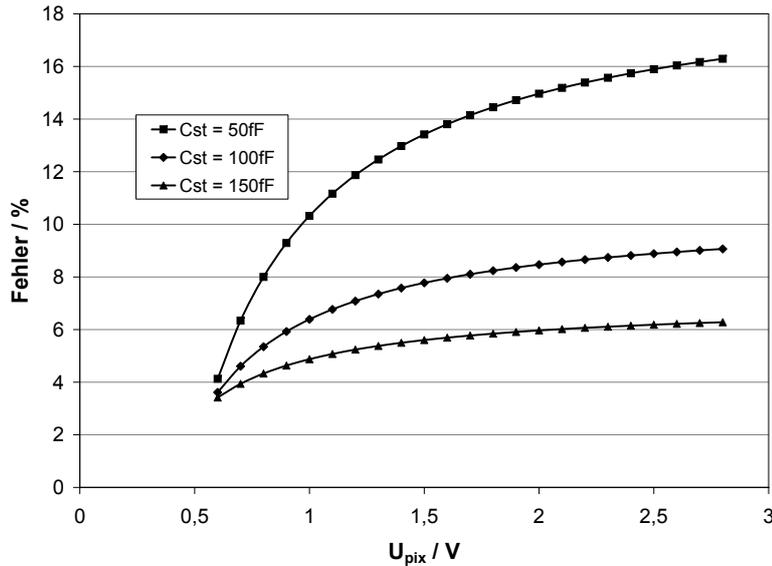


Abbildung 4.15: Abweichung des Pixelsignals vom Sollwert unter Berücksichtigung der Ladungsinjektion

Es ist zu erkennen, daß eine Vergrößerung von C_{st} neben einer Reduzierung des zuvor betrachteten systematischen Auslesefehlers auch den Fehler durch die Schaltvorgänge minimiert. Der durch die Ladungsinjektion bedingte Anteil dominiert den Gesamtfehler. Die Eingangskapazität des Schalters M_{st} ist gegeben durch die Ausgangskapazität des Pixelverstärkers. Am Ausgang ist C_{st} wirksam. Beide liegen in derselben Größenordnung, so daß durch einen langsamen Schaltvorgang keine weitere nennenswerte Reduzierung des auf C_{st} gelangenden Anteils der Kanalladung erreicht werden kann. M_{read} besitzt dieselbe Eingangskapazität. Die Ausgangskapazität C_H^* ist jedoch deutlich geringer. Beim Abschalten von M_{read} würde theoretisch ein Fehler von 141,9 mV verursacht. SPICE berechnet eine Abweichung von 139,5 mV. Da der ausgelesene Referenzwert in der Regel deutlich unter 1 V liegt, kann die Spannung am Gate von M_{read} während der Übertragung von U_{reset} auf 1,5 V reduziert werden. Dadurch verringert sich die Ladungsinjektion theoretisch auf 27,1 mV. Mit Hilfe von SPICE läßt sich eine Abweichung um 29 mV ermitteln.

Trotz dieser Reduzierung stellt die Ladungsinjektion über M_{read} weiterhin den gravierendsten Fehler beim Auslesen dar. Aus diesem Grund wird im folgenden eine Möglichkeit untersucht, die Vergrößerung der Eingangskapazität des Sourcefolgers durch C_H während des Auslesens von U_{pix} durch einen zusätzlichen Schalttransistor zu unterbinden.

4.3.4.2 Minimierung des Auslesefehlers

Abbildung 4.16 zeigt die Speicherschaltung mit dem zusätzlichen Transistor M_H . Dieser dient dazu, C_H vom Eingang des Sourcefolgers zu trennen, während der zuvor in C_{st} gespeicherte Wert ausgelesen wird. Nach Gleichung (4.19) kann ΔU_{pix} dadurch reduziert werden.

Nachteilig an dieser Variante ist, daß zur Ansteuerung von M_H ein weiteres Steuersignal erforderlich wird. Außerdem ist C_H zu vergrößern, da das Abschalten von M_H bei der aktuellen Größe von $C_H = 10$ fF zu einer sehr starken Verfälschung des gespeicherten Wertes führen würde. Zur rechnerischen Untersuchung des Fehlers ist die Kapazität C_H^* in Gleichung (4.18) durch

$$C_H^{**} = C_H + C_{S,H} \quad (4.20)$$

zu ersetzen. Mit den entsprechenden Transistorparametern ergibt sich $C_H^{**} = 12,25$ fF.

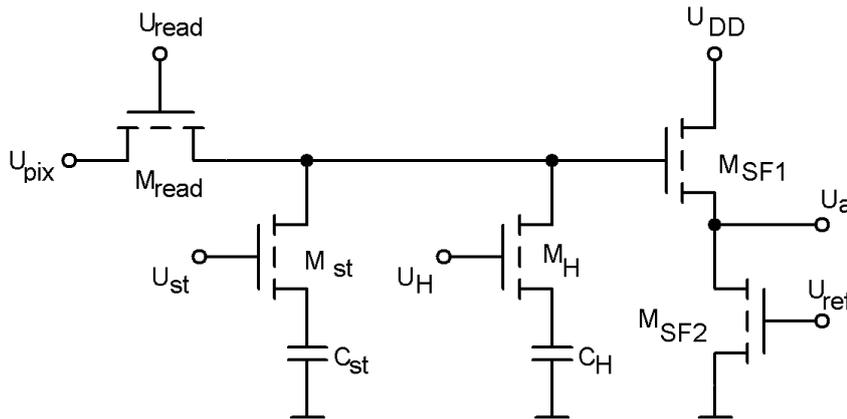


Abbildung 4.16: Speicherschaltung mit zusätzlichem Transistor M_H

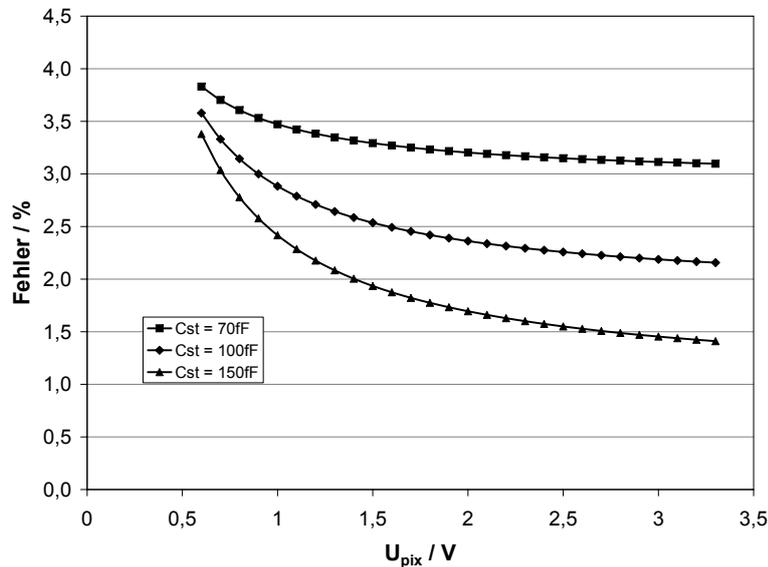


Abbildung 4.17: Abweichung des Pixelsignals nach dem Zwischenspeichern mit zusätzlichem Schalter M_H

Das auf C_{st} übertragene Signal wird zunächst durch das Abschalten von M_{st} verfälscht. Gleiches gilt für den über M_{read} auf C_H übertragenen Referenzwert. Nachdem dieser an die CDS-Schaltung übertragen wurde, wird C_H vom Eingang des Sourcefolgers getrennt, indem M_H abgeschaltet wird. Mithin liegt nun die Spannung U_{reset}^{**} am Eingang des

Sourcefolgers, die durch die beiden Abschaltvorgänge von M_{read} und M_H verfälscht wurde. Aufgrund der sehr kleinen Kapazität $C_{SF,in}$ kommt es besonders in Folge des letzteren zu einer deutlichen Abweichung vom Sollwert. Diese geht in die Berechnung des ausgelesenen Signals U_{pix}^{**} ein.

$$U_{pix}^{**} = \frac{U_{pix}^* \cdot C_{st} + U_{reset}^{**} \cdot C_{SF,in}}{C_{st} + C_{SF,in}} \quad (4.21)$$

Der signalabhängige Verlauf des Fehlers, den U_{pix} durch die alternative Zwischenspeicherung erfährt, ist in Abbildung 4.17 dargestellt. Erwartungsgemäß sinkt dieser bei einer Vergrößerung von C_{st} .

Der durch die Zwischenspeicherung verursachte Fehler beider Schaltungsvarianten wird in Abbildung 4.18 verglichen.

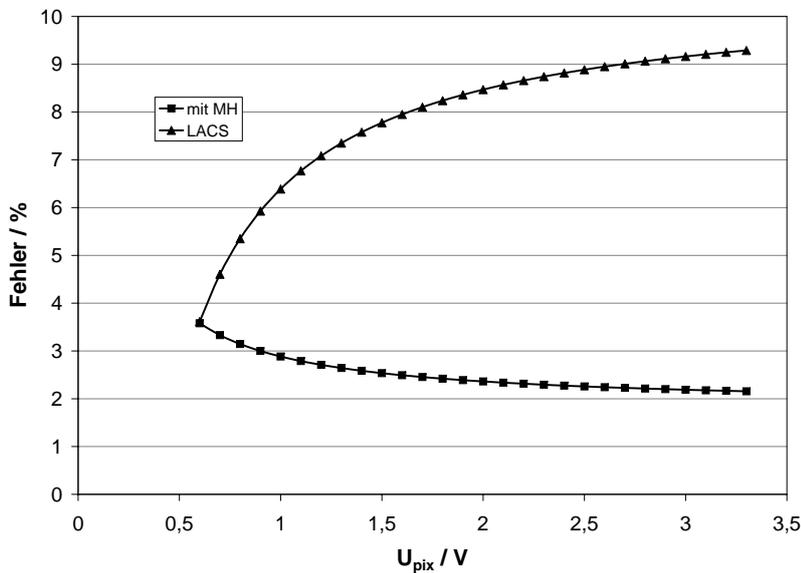


Abbildung 4.18: Abweichung des Pixelsignals nach dem Zwischenspeichern mit und ohne zusätzlichem Schalter M_H

Im Gegensatz zur Variante ohne M_H zeigt sich eine Abnahme des Fehlers bei steigender Signalausgangsspannung. Dies liegt daran, daß die Abweichung nunmehr von der Ladungsinjektion dominiert wird und nicht wie zuvor von der Ladungsteilung. Im Falle eines hellen Pixels beträgt der Fehler etwa ein Viertel des zuvor berechneten, im Falle eines dunklen Pixels hingegen ist der Vorteil nur sehr gering.

Tabelle 4.1 faßt die systematischen Fehler zusammen, die beim Auslesen des Pixelsignals zwischen dem Ausgang des Pixelverstärkers dem Eingang des Sourcefolgers der CDS-Schaltung auftreten.

Neben den bislang diskutierten systematischen Fehlern entstehen durch die Zwischenspeicherung auch stochastische Schwankungen, die in Kapitel 4.5.4 detailliert untersucht werden.

Knoten	Fehlerquelle	Fehlerart
Speichern auf C_{st}	M_{st}	Ladungsinjektion, Taktdurchgriff
Speichern auf C_H	M_{read} bzw. M_H	Ladungsinjektion, Taktdurchgriff
Auslesen von C_{st}	$C_{st}, C_H, C_{SF,in}$	Ladungsteiler

Tabelle 4.1: Fehlerquellen und Fehlerarten beim Auslesen des Bildsignals

4.4 Rauschanalyse des LACS-Pixels

In diesem Kapitel wird das zeitliche Rauschen im LACS-Pixel analysiert. Hierzu wird zunächst ein Rauschersatzschaltbild ermittelt, das die wesentlichen Rauschbeiträge sowie das Übertragungsverhalten des Pixels modelliert. Auf dieser Grundlage werden Vereinfachungen durchgeführt, die die näherungsweise Berechnung des Rauschens am Ausgangsknoten des Pixels erlauben. Darüber hinaus wird das Übertragungsverhalten einer vereinfachten Ausleseelektronik analysiert, so daß das zeitliche Rauschen des Ausgangssignals am Bondpad des Sensors angegeben werden kann.

4.4.1 Rauschersatzschaltbild des LACS-Pixels

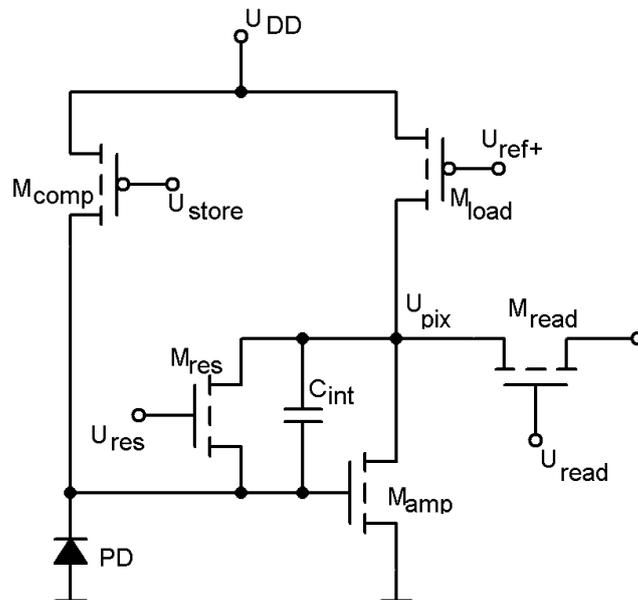


Abbildung 4.19: Vereinfachte Pixelelektronik zur Berechnung des zeitlichen Rauschens

Die vereinfachte Schaltung des LACS-Pixels mit den zu berücksichtigenden Rauschkomponenten ist in Abbildung 4.19 dargestellt. Zur Rauschspannung am Ausgang des LACS-Pixels leisten folgende Komponenten einen Beitrag:

- Das Rauschen des metallurgischen pn-Übergangs der Photodiode wird durch Schrotrauschen modelliert [Müller79]. Sowohl hochfrequente Rauschbeiträge als auch die Verminderung des Schrotrauschens werden hier vernachlässigt, was für lange Integrationszeiten legitim ist.

- Das thermische Rauschen des Parallelwiderstandes der Photodiode ist klein im Vergleich zum Schrotrauschen des Hintergrundstroms und wird daher ebenfalls vernachlässigt.
- Auf der Eingangsseite des Pixelverstärkers ist das Rauschen der Kompensationsstromquelle zu berücksichtigen. Der Einfachheit halber wird hier die Ein-Transistor-Stromquelle bzw. ihr thermisches und $1/f$ -Rauschen betrachtet. Zusätzlich kommt das Schrotrauschen des Kompensationsstroms zum Tragen, das in der Größenordnung des Schrotrauschens des Photostroms liegt.
- Zum Rauschen des Pixelverstärkers tragen ebenfalls eine thermische und eine $1/f$ -Komponente bei.
- Das Rauschverhalten der CDS-Schaltung sowie der Einfluß der Doppelabtastung auf das Rauschen des Pixels wurde detailliert von Schneider untersucht [Schneider02]. Da die gewonnenen Daten ebenfalls für einen $0,35 \mu\text{m}$ -Prozeß gültig sind, wird die CDS-Schaltung hier nicht weiter betrachtet. Es wird daher im folgenden angenommen, daß das Pixelsignal über einen ebenfalls rauschenden Transfertransistor M_{read} zum Spaltenverstärker gelangt, welcher als OP realisiert ist. Bei einer Doppelabtastung werden alle thermischen, $1/f$ - und weißen Rauschanteile verdoppelt. Schließlich muß die Auswirkung des Resettransistors bzw. eines Resetvorgangs modelliert werden. Dies geschieht durch eine Rauschspannungsquelle mit der Amplitude nach Gleichung (2.28).

Aufgrund dieser Überlegungen ergibt sich das Rauschersatzschaltbild nach Abbildung 4.20. Dieses Ersatzschaltbild wird nun in mehreren Schritten vereinfacht. Zunächst wird mit Hilfe des Millertheorems die Integrationskapazität C_{int} durch zwei äquivalente Kapazitäten C_1 (eingangsseitig des Pixelverstärkers) und C_2 (ausgangsseitig) ersetzt. Die Verstärkung des invertierenden Verstärkers im Arbeitspunkt wird hierzu mit Hilfe einer SPICE-Simulation ermittelt. Sie beträgt $v_{u,pix} = -93,7$.

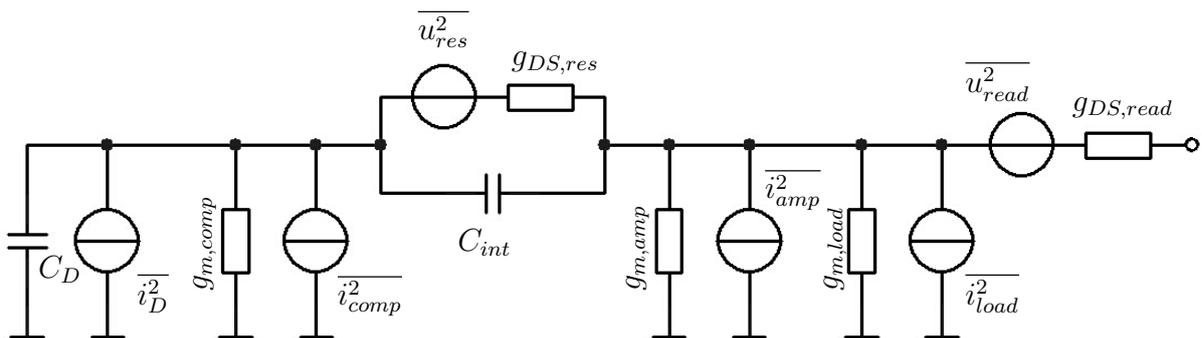


Abbildung 4.20: Rauschersatzschaltbild des LACS-Pixels

Die Rauschspannungsquelle u_{res}^2 kann in eine äquivalente Rauschstromquelle i_{res}^2 umgerechnet werden. Alle auftretenden Leitwerte werden in einem Ersatzleitwert g_{ges} zusammengefaßt.

$$g_{ges} = \frac{\frac{g_{comp} \cdot g_{DS,res}}{g_{comp} + g_{res}} + g_{m,amp} + g_{m,load} \cdot g_{DS,read}}{\frac{g_{m,comp} \cdot g_{DS,res}}{g_{m,comp} + g_{DS,res}} + g_{m,amp} + g_{m,load} + g_{DS,read}} \quad (4.22)$$

Die beiden Kapazitäten C_1 und C_2 werden zusammengefaßt in der Gesamtkapazität C_{12} . Abbildung 4.21 zeigt das vereinfachte Rauschersatzschaltbild, das für die Berechnung der

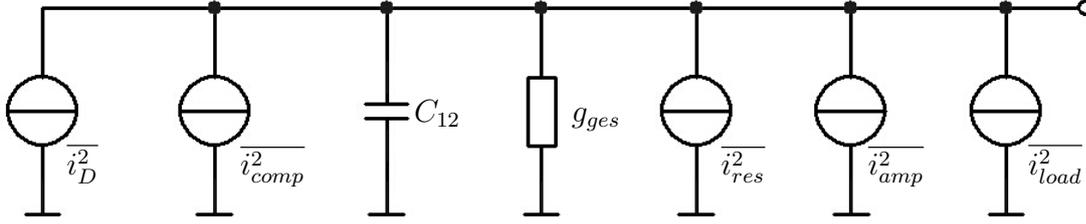


Abbildung 4.21: Vereinfachtes Rauschersatzschaltbild des LACS-Pixels

Rauschspannung am Ausgang des Pixelverstärkers herangezogen wird. Die spektralen Rauschleistungsdichten eines MOSFETs (thermischer und 1/f-Anteil) wurden in Kapitel 2.2.1 hergeleitet. Das Rauschverhalten der Komponenten im ursprünglichen Rauschersatzschaltbild läßt sich je nach Betriebsbereich durch die Gleichungen (2.9) bzw. (2.10) und (2.13) beschreiben. Für das vereinfachte Rauschersatzschaltbild ergeben sich folgende ausgangsbezogene Rauschbeiträge.

$$S_{i,comp}^*(f) = \left[\frac{8}{3}kTg_{m,comp} + \frac{K_f}{C'_{ox}W_{comp}L_{comp}f} \cdot g_{m,comp}^2 \right] \frac{g_{ges}^2}{g_{m,comp}^2} \quad (4.23)$$

$$S_{i,res}^*(f) = \left[4kT \cdot g_{DS,res} + \frac{K_f}{C'_{ox}W_{res}L_{res}f} \cdot g_{m,res}^2 \right] \frac{g_{ges}^2}{g^{**2}} \quad (4.24)$$

mit

$$g^{**} = \frac{g_{m,comp} \cdot g_{DS,res}}{g_{m,comp} + g_{DS,res}} + g_{m,amp} + g_{m,ref} \quad (4.25)$$

sowie

$$S_{i,amp}^*(f) = \left[\frac{8}{3}kTg_{m,amp} + \frac{K_f}{C'_{ox}W_{amp}L_{amp}f} \cdot g_{m,amp}^2 \right] \cdot \frac{g_{ges}^2}{g_{m,amp}^2} \quad (4.26)$$

$$S_{i,load}^*(f) = \left[\frac{8}{3}kTg_{m,ref} + \frac{K_f}{C'_{ox}W_{ref}L_{ref}f} \cdot g_{m,ref}^2 \right] \cdot \frac{g_{ges}^2}{g_{m,ref}^2} \quad (4.27)$$

$$S_{i,read}(f) = \left[4kT \cdot g_{DS,read} + \frac{K_f}{C'_{ox}W_{read}L_{read}f} \cdot g_{m,read}^2 \right] \cdot \frac{g_{ges}^2}{g_{DS,read}^2} \quad (4.28)$$

mit

$$C_{12} = C_{int} \cdot \left[(1 - v) + \left(1 - \frac{1}{v} \right) \right] = C_{int} \cdot \left(2 - v - \frac{1}{v} \right). \quad (4.29)$$

4.4.2 Rauschen des Ausgangsverstärkers

Um das ausgangsbezogene Rauschen abschätzen zu können, wird die Übertragungscharakteristik des OPs bestimmt. Das Spannungsübertragungsverhältnis ergibt sich aus dem Produkt seiner Steilheit $g_{m,OP}$ und des komplexen Ausgangswiderstandes Z_a .

$$\frac{u_a}{u_e} = Z_a \cdot g_{m,OP} \quad (4.30)$$

mit

$$Z_a = \frac{1}{g_{m,OP}} \cdot \frac{1}{1 + j\omega \frac{C_L}{g_{m,OP}}}. \quad (4.31)$$

Die einzelnen im Ersatzschaltbild durch Rauschstromquellen repräsentierten Rauschbeiträge lassen sich in Rauschspannungen umrechnen. Der komplexe Eingangswiderstand Z_e des OPs berechnet sich zu

$$Z_e = \frac{1}{g^{**}} \cdot \frac{1}{1 + j\omega \frac{C_{12}}{g^{**}}}. \quad (4.32)$$

Die Ausgangsspannung läßt sich als Produkt aus Eingangsspannung u_e und Übertragungsfunktion ausdrücken. u_e ist wiederum gegeben durch den Quotienten aus Eingangsstrom i_e und Eingangsleitwert g^{**} .

$$u_a = -\frac{i_e}{g^{**}} \cdot \frac{1}{\left(1 + j\omega \frac{C_L}{g_{m,OP}}\right) \left(1 + j\omega \frac{C_{12}}{g^{**}}\right)} \quad (4.33)$$

Die hierin enthaltene Kapazität C_L bezeichnet die Ausgangskapazität des OPs und wird dominiert durch die interne Kompensationskapazität sowie die Kapazität des Bondpads. Das Übertragungsverhalten wird für die Rauschanteile der Transistoren M_{comp} , M_{res} , M_{amp} , M_{load} und M_{read} wesentlich durch die eingangsseitige Polstelle bestimmt, da

$$C_{12} \approx C_L \text{ und } g_{m,op} \gg g^{**}. \quad (4.34)$$

Entsprechend Gleichung (2.11) läßt sich nun die äquivalente Rauschbandbreite $f_{\ddot{a}q}^e$ des OPs ermitteln.

$$f_{\ddot{a}q}^e = \frac{\pi}{2} \cdot f_{3dB} = \frac{g^{**}}{4 \cdot C_{12}} \quad (4.35)$$

Für die Berechnung des 1/f-Rauschanteils am Ausgang des Spaltenverstärkers wird die äquivalente Anzahl von Dekaden N_{Dek}^e nach Gleichung (2.18) benutzt.

$$N_{Dek}^e = \log \left(\frac{g^{**}}{2\pi C_{12} f_{min}} \right) \quad (4.36)$$

Für die Berechnung des Ausgangsrauschens des OPs selbst ist die ausgangsseitige Polstelle zu berücksichtigen. Daher werden zusätzlich folgende Größen berechnet:

$$f_{\ddot{a}q}^a = \frac{g_{m,OP}}{4 \cdot C_L} \quad (4.37)$$

$$N_{Dek,OP}^a = \log \left(\frac{g_{m,OP}}{2\pi C_L f_{min}} \right) \quad (4.38)$$

Die Rauschleistungsdichte des OPs betragt

$$S_{OP}(f) = \left[\frac{16}{3} kT g_{m,OP} + \frac{2K_f \cdot I_D^{AF}}{C'_{ox} W_{OP} L_{OP} f} \right]. \quad (4.39)$$

4.4.3 Berechnung des Gesamtrauschens

Fur die Gesamtrauschleistung am Ausgang des OPs ergibt sich

$$\begin{aligned} \overline{u_{n,a,ges}^2} &= \frac{kT}{C_{12}} g^{**} \left[\frac{2}{3} \frac{g^{*2}}{g_{m,comp}} + g_{DS,res} \frac{g^{*2}}{g^{**2}} + \frac{2}{3} \frac{g^{*2}}{g_{m,amp}} + \frac{2}{3} \frac{g^{*2}}{g_{m,ref}} + \frac{g^{*2}}{g_{DS,read}} \right] + \frac{4}{3} \frac{kT}{C_L} \\ &+ \frac{K_{f,p}}{C'_{ox}} \left[\frac{1}{W_{comp} L_{comp}} \cdot \frac{g^{*2}}{g_{m,comp}^2} + \frac{1}{W_{load} L_{load}} \cdot \frac{g^{*2}}{g_{m,ref}^2} \right] \cdot \ln(10) N_{Dek}^e \\ &+ \frac{K_{f,n}}{C'_{ox}} \left[\frac{1}{W_{amp} L_{amp}} \cdot \frac{g^{*2}}{g_{m,amp}^2} \right] \cdot \ln(10) N_{Dek}^e \\ &+ \frac{K_{f,n}}{C'_{ox}} \left[\frac{1}{W_{res} L_{res}} \cdot \frac{g^{*2}}{g^{**2}} + \frac{1}{W_{read} L_{read}} \cdot \frac{g^{*2}}{g_{m,read}^2} \right] \cdot \ln(10) N_{Dek}^e \\ &+ \frac{K_{f,p}}{C'_{ox}} \frac{2}{W_{OP} L_{OP}} \cdot \ln(10) N_{Dek}^a + \frac{kT}{C_D} + \frac{q \cdot U_{int}}{C_D}. \end{aligned} \quad (4.40)$$

Dieser Ausdruck kann wesentlich vereinfacht werden, wenn unter der Annahme $C_D \ll C_{12}$ sowie $C_D \ll C_L$ die ersten beiden Summanden vernachlassigt werden. Die eingangsseitige 1/f-Rauschkomponente wird vom Resettransistor M_{res} und M_{read} dominiert, da ihre Gateflachen deutlich kleiner sind als die der ubrigen Transistoren. Wird daruber hinaus vorausgesetzt, da $g_{m,OP} \gg g^{**}$, so folgt daraus $N_{Dek}^a \gg N_{Dek}^e$, und es gilt

$$\overline{u_{n,a,ges}^2} \approx \frac{K_f}{C'_{ox}} \cdot \frac{2}{W_{OP} L_{OP}} \ln(10) N_{Dek,OP}^a + \frac{kT}{C_D} + q \cdot \frac{(I_{ph} + I_{comp}) \cdot t_{int}}{C_D^2}. \quad (4.41)$$

Aus dem fur das Ausgangsrauschen ermittelten Ausdruck wird deutlich, da das Photonen- bzw. Schrotrauschen den mit Abstand groten Beitrag zum Gesamtrauschen leistet. Der ermittelte vereinfachte Ausdruck ist auch fur ein Drei-Transistorpixel gultig. Hier kann die Anzahl der auf Photonenrauschen zuruckzufuhrenden Rauschelektronen als Wurzel aller photogenerierten Elektronen berechnet werden, der durch den Kompensationsstrom verursachte Anteil entfallt. Auerdem sind die Rauschbeitrage anzupassen, je nachdem welche Art von Pixelverstarker verwendet wird. Die angenommenen Vereinfachungen sind ebenfalls fur ein Standardpixel gultig. Es ergabe sich folglich eine Rauschspannung von

$$\overline{u_{n,a,ges}^2} \approx \frac{q \cdot I_{ph} \cdot t}{C_D^2}. \quad (4.42)$$

4.5 Fixed Pattern Noise

In diesem Kapitel wird der Einfluß des örtlichen Rauschens auf die Performance des LACS untersucht. Wie in Kapitel 4.3.3 deutlich wurde, ist der Sensor sehr empfindlich gegenüber Schwankungen des Hintergrundlichts während der Detektion der aktiven Beleuchtung. Schwankungen des Kompensationsstroms, der betragsmäßig idealerweise dem Hintergrundphotostrom entspricht, haben denselben Einfluß auf das darstellbare Signal. Es wird daher untersucht, inwiefern FPN den Kompensationsstrom und andere Größen im LACS-Pixel beeinflusst und somit ausschlaggebend für auf das darstellbare Signal-Hintergrundverhältnis ist.

4.5.1 Theorie

In Halbleiterbildsensoren führt FPN dazu, daß sich sowohl das photoelektrische Verhalten lichtempfindlicher Komponenten als auch die Charakteristik der Pixel- und Peripherieelektronik unterschiedlicher Pixel bzw. Zeilen oder Spalten eines Sensors voneinander unterscheiden. Dieser Tatsache muß bereits beim Entwurf eines Bildsensors Rechnung getragen werden. Einige schwankungsbehaftete Komponenten lassen sich durch layouttechnische Maßnahmen eliminieren oder zumindest reduzieren. Andere können durch schaltungstechnische Verfahren optimiert werden. Örtliches Rauschen schränkt jedoch generell die Leistungsfähigkeit eines jeden elektrischen Systems ein und wird daher im folgenden für den lokal autokompensierenden Sensor abgeschätzt. Dies geschieht einerseits anhand von Monte-Carlo Simulationen andererseits rechnerisch.

Die Transistoren eines jeden über die Firma MOSIS abgewickelten Runs werden meßtechnisch charakterisiert. Für die zur Beschreibung des FPN durchgeführte Monte-Carlo Simulation wurden Mittelwerte sowie Standardabweichungen der von MOSIS veröffentlichten Parameter berechnet. In SPICE-Simulationen wurden verschiedene Parameter um $\pm 3\sigma$ um den Mittelwert variiert. Es wurden für jede Verteilung 2000 Simulationen durchgeführt, in denen die Schwankungsbreite der Parameter U_{th} , t_{ox} , w_{int} , $CGDO$, $CGSO$, $CGBO$, C_j , C_{jsw} , X_j , u_0 sowie V_{off} berücksichtigt wurden.

Bei der mathematischen Analyse des FPNs wurde davon ausgegangen, daß die schwankenden Parameter unkorreliert sind. Dies ist legitim, da nicht davon auszugehen ist, daß durch diesen Ansatz ein Resultat entsteht, das unterhalb des tatsächlichen FPN liegt. Vielmehr wird bei der stochastischen Variation der einzelnen Größen um $\pm 3\sigma$ auch der Fall berücksichtigt, daß alle Parameter derart variieren, daß sich für eine durch sie beeinflusste Größe² Abweichungen ergeben, die sich überlagern und so zu einer Gesamtvariation führen, die sogar außerhalb der $\pm 3\sigma$ -Grenze liegen kann. Desweiteren wurde vorausgesetzt, daß alle Parameter normalverteilt sind, so daß bei der Berechnung das Gauß'sche Fehlerfortpflanzungsgesetz Anwendung finden konnte. Für eine schwankungsbehaftete Größe $g = f(a, b, c...)$ gilt demnach

$$\sigma^2(g) = f(a, b, c...) = \frac{\partial^2 g}{g^2}. \quad (4.43)$$

²z.B. den Strom durch einen Transistor

Die Abweichung Δg berechnet sich zu

$$\Delta g = \sqrt{\left(\frac{\partial g}{\partial a} \Delta a\right)^2 + \left(\frac{\partial g}{\partial b} \Delta b\right)^2 + \left(\frac{\partial g}{\partial c} \Delta c\right)^2 + \dots} \quad (4.44)$$

4.5.2 FPN des Kompensationsstroms

Die Genauigkeit des Kompensationsstroms ist ein wesentliches Leistungsmerkmal des autokompensierenden Prinzips. Da der Signalstrom nur einen Bruchteil des Hintergrund- bzw. Kompensationsstroms betragen kann, liegen hier Abweichungen im Prozentbereich schon in der Größenordnung des Signals. Während der Kalibrierungsphase wird U_{store} entsprechend Abbildung 4.2 durch die geschlossene Rückkopplung so eingestellt, daß keine Abweichung vom Sollwert $I_{comp} = I_{back}$ auftritt. Unterschiedliches elektrisches Verhalten einzelner Pixel wird durch entsprechende Regelung der Spannung U_{store} egalisiert. Daher ist das FPN der Transistoren in der Rückkoppelschleife zunächst nicht relevant. Erst der Abschaltvorgang des Schalttransistors M_{store} macht sich aufgrund der Herstellungsschwankungen in den einzelnen Pixeln unterschiedlich bemerkbar und führt somit zu einer pixelweise unterschiedlichen Abweichung ΔI_{comp} .

Bei der folgenden Berechnung müssen daher nicht das örtliche Rauschen des Kompensationsstroms selber, sondern vielmehr das FPN betrachtet werden, welches beim Öffnen der Rückkoppelschleife dazu führt, daß U_{store} vom Sollwert abweicht. Zum Zeitpunkt $t = 0$ beginnt der Abschaltvorgang, und der Schalttransistor M_{store} wird zugesteuert. Durch die in Kapitel 4.3 beschriebenen Nichtidealitäten gilt, nachdem M_{store} abgeschaltet wurde, $I_{comp} \neq I_{back}$. Die dabei entstehende Abweichung ΔI_{comp} des Kompensationsstroms ist in verschiedenen Pixeln aufgrund von FPN unterschiedlich hoch. Verantwortlich hierfür sind herstellungsbedingte Schwankungen der elektrischen Eigenschaften der Transistoren M_{store} , M_{kask} und M_{comp} sowie der Kapazität C_{store} . Es wird zwischen Eingangs- und Ausgangs-FPN der Kompensationsstromquelle unterschieden. Am Eingang der Stromquelle sind alle Einflüsse zu berücksichtigen, die zu einer Abweichung der Spannung $U_{GS,store}$ führen. Diese Abweichung wirkt sich aufgrund der ebenfalls FPN-behafteten Transfercharakteristik des Stromquellentransistors M_{comp} wiederum unterschiedlich auf den Kompensationsstrom I_{comp} aus. Im folgenden wird zunächst die Amplitude der Schwankungen ΔU_{store} berechnet. Anschließend wird anhand einer Betrachtung von $\Delta I_{comp} = f(\Delta U_{store})$ eine Abschätzung der Performance der Autokompensation durchgeführt.

4.5.2.1 Eingangsseitiges FPN

Bei der Berechnung des Eingangs-FPN der Kompensationsstromquelle müssen alle Einflüsse berücksichtigt werden, die zu einer Abweichung ΔU_{store} vom Sollwert führen. Der Verlauf $U_{store}(t)$ läßt sich beschreiben durch

$$U_{store}(t) = U_{store}(t = 0) + \frac{I_{leak} \cdot t}{C_{store}} + U_{CFT} + U_{CI}, \quad (4.45)$$

wobei U_{CFT} bzw. U_{CI} die Auswirkungen von Taktdurchgriff nach Gleichung (4.4) bzw. Ladungsinjektion nach Gleichung (4.12) beschreiben. Darüber hinaus führt der ebenfalls

FPN-behaftete Leckstrom über die Source-Bulk-Diode von M_{store} zu einer zeitlichen Abnahme von $|U_{GS,store}|$.

FPN des Taktdurchgriffs Das FPN des Taktdurchgriffs ist durch FPN der beteiligten Kapazitäten $C_{GS,store}$ und C_{store} zu erklären. Letztere läßt sich wiederum ermitteln aus

$$C_{GS,store} = C'_{ox} \cdot W_{store}^2, \quad (4.46)$$

so daß sich das FPN des Taktdurchgriffs mathematisch beschreiben läßt durch

$$\sigma_{CFT}^2 = \left(\frac{\partial U_{CFT}}{\partial C'_{store}} \right)^2 \cdot \sigma_{C'_{store}}^2 + \left(\frac{\partial U_{CFT}}{\partial C'_{Ox,p}} \right)^2 \cdot \sigma_{C'_{Ox,p}}^2 + \left(\frac{\partial U_{CFT}}{\partial W} \right)^2 \cdot \sigma_W^2. \quad (4.47)$$

Die Berechnung erfolgt mit Hilfe der bekannten Transistorparameter [MOSIS05]. Abbildung 4.22 zeigt die prozentuale Abweichung des durch den Taktdurchgriff verursachten Fehlers ΔU_{store} in Abhängigkeit der Kanalweite W_{store} . Es wird deutlich, daß die Streuung σ_W das FPN von U_{store} nach dem Abschalten von M_{store} dominiert. Es ist eine

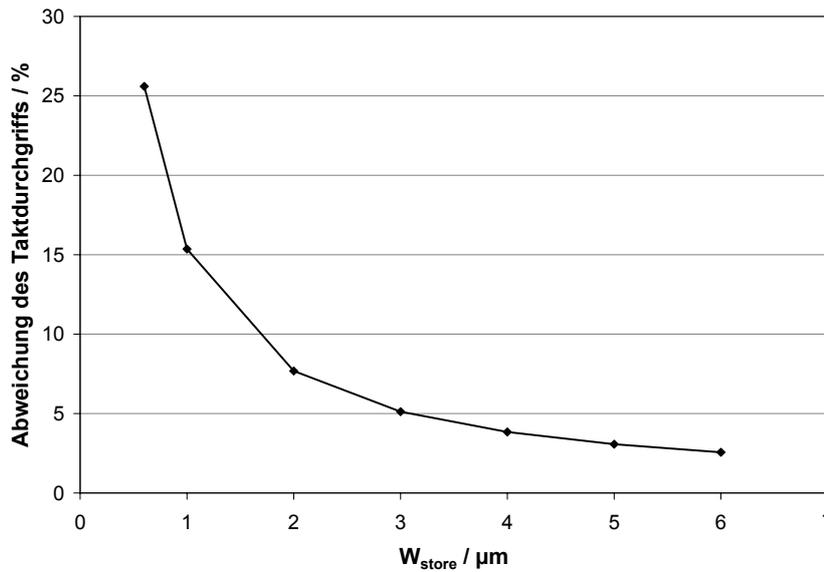


Abbildung 4.22: FPN des Taktdurchgriffs

mögliche Abweichung um ca. 26% vom Sollwert für $W_{store} = 0,6 \mu\text{m}$ zu erkennen. Mit zunehmender Kanalweite sinkt die Schwankungsbreite, während die Absolutwerte U_{CFT} und U_{CI} gleichzeitig steigen.

FPN der Ladungsinjektion An dieser Stelle wird vereinfachend davon ausgegangen, daß exakt die Hälfte der Kanalladung beim Abschalten von M_{store} auf den Knoten $store$ gelangt. Diese Näherung ist, wie in Kapitel 4.3.1.2 gezeigt wurde, bei schnellem Abschalten von M_{store} realistisch. Die injizierte Ladungsmenge ist mithin gegeben durch

$$U_{CI} = \frac{C'_{ox} \cdot W \cdot L \cdot [U_{on} - U_{G,store,on}(t=0) - |U_{th,p}|]}{2 \cdot C_{store}}. \quad (4.48)$$

Die Schwankungsbreite entspricht somit der des Taktdurchgriffs, weist jedoch einen zusätzlichen Beitrag aufgrund der Schwellspannungsabhängigkeit auf. Da die Geometrieschwankungen das FPN dominieren, sind die Verläufe nahezu identisch. Das FPN beträgt für $W = 0,6 \mu\text{m}$ beim Taktdurchgriff 25,6%, bei der Ladungsinjektion 25,7%.

FPN des Leckstroms I_{leak} Verschiedene Querschnitte A_D der Source-Bulk-Diode einerseits sowie der Poly-Kapazität C_{store} andererseits sorgen dafür, daß der Entladevorgang von C_{store} aufgrund des Leckstroms nicht in jeden Pixel gleich schnell von statten geht. Schwankungen der Gate-Kapazitäten werden aufgrund der im Vergleich wesentlich größeren Speicherkapazität bei der Berechnung des Entladevorgangs vernachlässigt. Für die zeitliche Komponente $U_{\text{store}}(t)$ aufgrund des Entladevorgangs gilt

$$\Delta U_{\text{store}}(t) = \frac{I_{\text{leak}} \cdot t}{C_{\text{store}}} = \frac{j_D \cdot W_{\text{store}}^2 \cdot t}{C'_{\text{poly}} \cdot W_C \cdot L_C}. \quad (4.49)$$

j_D bezeichnet die Stromdichte des Übergangs und W_C bzw. L_C die Weite bzw. Länge der Speicherkapazität C_{store} . Der verwendete Aufbau aus zwei Polysiliziumschichten weist den Kapazitätsbelag C'_{poly} auf. Die Schwankungsbreite der resultierenden Spannungsänderung ist gegeben durch

$$\sigma_{\text{leak}}^2 = \left(\frac{2 \cdot j_D \cdot W_{\text{store}} \cdot t}{C_{\text{store}}} \right)^2 \cdot \sigma_W^2 + \left(\frac{j_D \cdot W_{\text{store}}^2 \cdot t}{C'_{\text{poly}} \cdot W_C \cdot L_C} \right)^2 \cdot \sigma_{C'_{\text{poly}}}^2. \quad (4.50)$$

σ_W und $\sigma_{C'_{\text{poly}}}$ können aus den MOSIS-Parametern errechnet werden. Die Stromdichte j_D wurde meßtechnisch ermittelt³. Wie schon in den Resultaten der beiden vorhergehenden

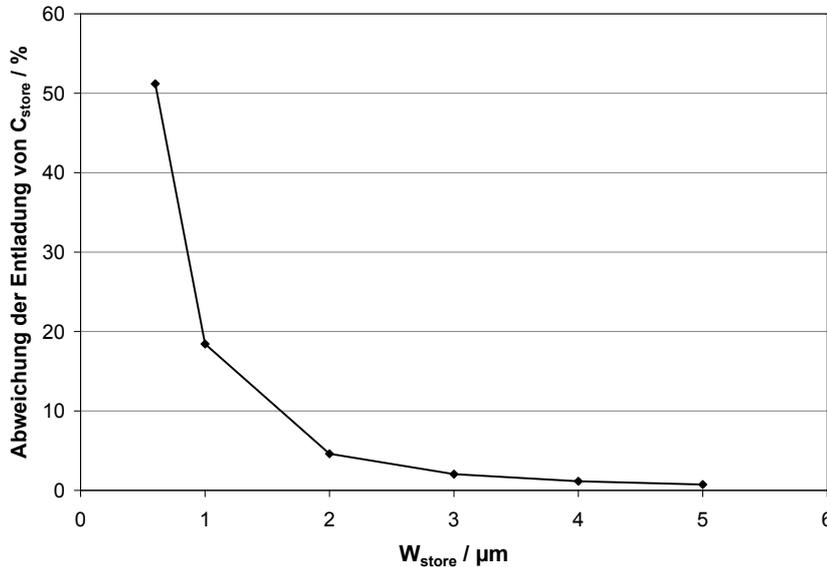


Abbildung 4.23: Schwankung des Spannungsfehlers durch I_{leak}

Abschnitte sinkt auch hier die relative Abweichung mit zunehmender Schalttransistorweite, wie Abbildung 4.23 zu entnehmen ist. Durch eine Vergrößerung der Speicherkapazität läßt sich die Entladegeschwindigkeit verringern, jedoch nicht das FPN aufgrund

³vgl. Kapitel 5.1.2

des Leckstroms. Da σ_W den Verlauf dominiert, bleibt das FPN beim Einsatz einer MOS-Kapazität unverändert.

4.5.2.2 Zusammenfassung des Eingangs-FPN

Alle drei untersuchten Effekte zeigen starkes FPN, das sich nur dadurch verringern läßt, daß man eine Erhöhung der Absolutwerte in Kauf nimmt. Im folgenden Abschnitt wird untersucht, wie sich statistische Schwankungen der Spannung U_{store} auf den Kompensationsstrom I_{comp} auswirken. Anschließend wird das FPN des Stromquellentransistors M_{store} berechnet, um schließlich eine Aussage über das Gesamt-FPN von I_{comp} treffen zu können.

4.5.2.3 Ausgangsseitiges FPN

Der Transistor M_{comp} wird im Subthresholdbereich betrieben. Der Drainstrom ist mithin durch Gleichung (A.1) gegeben. Besonders zu berücksichtigen ist die exponentielle Abhängigkeit des Stroms von der Schwellspannung U_{th} . Die Ladungsträgerbeweglichkeit im Kanal geht linear in den Subthresholdstrom ein. Die Schwankungsbreite $\sigma_{I_{comp}}^2$ berechnet sich zu

$$\begin{aligned} \sigma_{I_{comp}}^2 = & \left(\frac{\partial I_{comp}}{\partial \mu} \right)^2 \cdot \sigma_{\mu}^2 + \left(\frac{\partial I_{comp}}{\partial W} \right)^2 \cdot \sigma_W^2 + \left(\frac{\partial I_{comp}}{\partial L} \right)^2 \cdot \sigma_L^2 \\ & + \left(\frac{\partial I_{comp}}{\partial U_{th}} \right)^2 \cdot \sigma_{U_{th}}^2 + \left(\frac{\partial I_{comp}}{\partial U_{GS}} \right)^2 \cdot \sigma_{U_{GS}}^2 + \left(\frac{\partial I_{comp}}{\partial N_{ch}} \right)^2 \cdot \sigma_{N_{ch}}^2. \end{aligned} \quad (4.51)$$

Die in der Gleichung auftretenden Größen werden hauptsächlich aus den von MOSIS bereitgestellten Transistorparametern ermittelt. N_{ch} bezeichnet die Substratdotierung. $\sigma_{U_{GS}}$ ergibt sich aus der Summe der im vorhergehenden Abschnitt berechneten Schwankungsquadrate.

Abbildung 4.24 zeigt die prozentuale Abweichung des Kompensationsstroms vom Sollwert in Abhängigkeit der Kanalweite W_{comp} . Für minimale Transistorgeometrien liegt das FPN bei etwa 240%. Eine Erhöhung der Kanalweite W_{comp} führt zur einer Reduzierung des FPN, das jedoch auch für $W = 5 \mu\text{m}$ mehr als 200% beträgt. Die statistischen Schwankungen der Schwellspannung $\sigma_{U_{th}}$ bestimmen im wesentlichen das FPN des Kompensationsstroms. Diese geht entsprechend Gleichung (A.1) exponentiell in den Subthresholdstrom ein.

I_{comp} kann theoretisch mehr als das Doppelte des Sollwerts betragen, der während der Kalibrierungsphase eingestellt wurde. Damit würde im LACS-Pixel ein zusätzlicher Strom auf die Detektorkapazität fließen, der ebenso groß ist wie der eigentlich zu kompensierende Hintergrundstrom. Es würde mithin keine Kompensation stattfinden. Auf das starke FPN des Kompensationsstroms wird bei der Beschreibung der meßtechnischen Untersuchung des LACS in Kapitel 5 näher eingegangen.

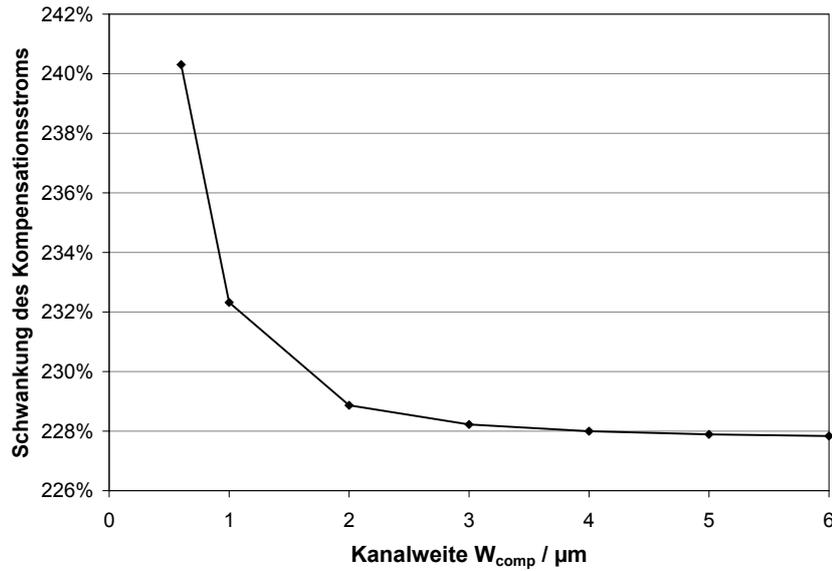


Abbildung 4.24: FPN des Kompensationsstroms

4.5.2.4 Realisierung von C_{store} als MOS-Kapazität

Die Realisierung der Speicherkapazität C_{store} als MOS-Kapazität bringt eine Reihe von Vorteilen mit sich. Zunächst wird der Einfluß der in Kapitel 4.3 beschriebenen Nichtidealitäten verringert. Sowohl die Auswirkungen des Taktdurchgriffs als auch der Ladungsinjektion und des Source-Bulk-Stroms nehmen ab, da ein MOS-Varaktor einen deutlich höheren Kapazitätsbelag⁴ aufweist als eine Poly-Kapazität. Bei einer Kapazitätsverdopplung ließe sich gleichzeitig in etwa eine Halbierung der Fläche erreichen. Schließlich ist auch hinsichtlich des FPNs ein besseres Verhalten festzustellen. Zwar ist das FPN von C_{store} gegenüber den dominierenden Größen vernachlässigbar gering. Es ergibt sich jedoch dadurch ein Vorteil, daß sich örtliches Rauschen am Eingang der Kompensationsstromquelle, wie z.B. FPN des Leckstroms oder der Gate-Source-Kapazität $C_{GS,store}$, bei einer größeren Speicherkapazität weniger stark in einer Abweichung ΔI_{comp} bemerkbar macht.

4.5.3 FPN des Pixelverstärkers

Es gibt verschiedene Möglichkeiten, den Verstärker im LACS-Pixel zu realisieren. Folglich ergibt sich jeweils unterschiedlich starkes FPN, das im folgenden für die einzelnen Varianten ermittelt wird. Die Resultate der FPN-Analyse sowie die Höhe der Verstärkung bilden die Grundlage für die Entscheidung für eine der Verstärkerarten. Tabelle 4.1 faßt das durch Monte-Carlo Simulationen ermittelte Verhalten der verschiedenen Sourceschaltungen zusammen [Weber05]. Es werden der Mittelwert der Verstärkung sowie das relative FPN angegeben. Es zeigt sich, daß die Sourceschaltungen aus komplementären Transistoren eine deutlich höhere Verstärkung bei ebenfalls relativ hohem FPN aufweisen. Auch der in Kapitel 6.3.2 zur Reduktion der Millerkapazität einge-

⁴ $C'_{ox} \approx 4,5 \cdot C'_{poly}$

Verstärkerart	Verstärkung [dB]	FPN[%]
NMOS-Treiber, NMOS-Last	3,1	0,06
NMOS-Treiber, PMOS-Last	37,3	2,36
PMOS-Treiber, NMOS-Last	37,0	2,48
PMOS-Treiber, PMOS-Last	17,11	0,58

Tabelle 4.2: FPN der verschiedenen Sourceschaltungen

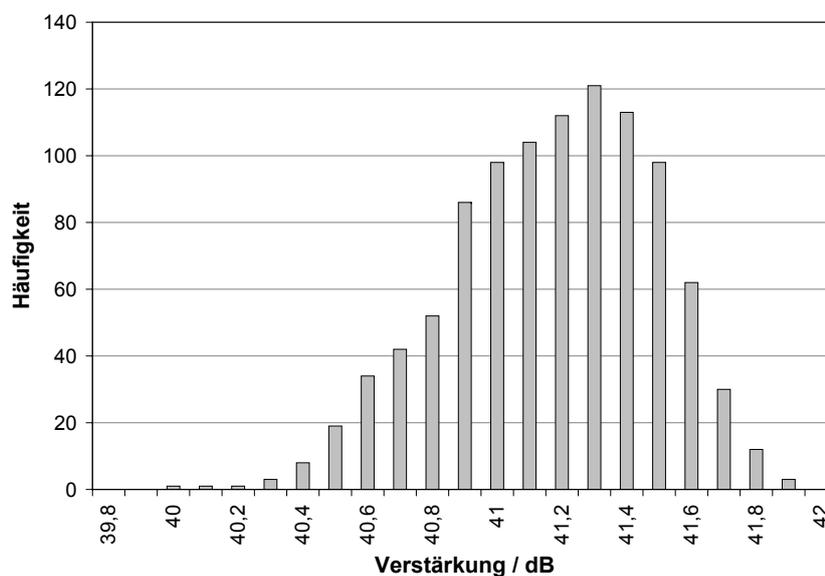


Abbildung 4.25: Histogramm der Verstärkung eines Kaskodeverstärkers [Weber05]

setzte Kaskodeverstärker wurde hinsichtlich seines örtlichen Rauschens untersucht. Das Histogramm der Verstärkung ist in Abbildung 4.25 dargestellt. Der Mittelwert der Verstärkung liegt bei 41,2 dB, das FPN bei 0,95%. Neben der durch die Verkleinerung der parasitären Kapazität erzielten Empfindlichkeitssteigerung weist diese Variante auch die höchste Verstärkung aller untersuchten Pixelverstärker auf. Gleichzeitig ergibt sich ein FPN, das deutlich unter dem der komplementären Sourceschaltungen liegt. In einem Redesign wird aufgrund dieser Ergebnisse ein Kaskodeverstärker Verwendung finden.

4.5.4 Zusätzliches FPN nach dem Zwischenspeichern

Das beim Zwischenspeichern erzeugte zusätzliche FPN ist im wesentlichen auf die schon bei der Betrachtung der Ladungsinjektion beschriebenen Zusammenhänge zurückzuführen. Das FPN der Poly-Kapazitäten ist vernachlässigbar gering. Das örtliche Rauschen beider Auslesevarianten wird im folgenden untersucht.

4.5.4.1 FPN bei der Auslese im LACS

In der Speicherschaltung des LACS entsteht FPN in erster Linie durch die schwankungsbehafteten Fehler aufgrund der Ladungsinjektion. Es gilt die Näherung, daß die Hälfte der Kanalladung jeweils auf Source- und Drainanschluß des Schalters gelangt. Bei der Berechnung sind die Parameter für einen NMOS-Transistor zu verwenden. Die effektive Kapazität C_H^* setzt sich zusammen aus

$$C_H^* = C_H + C_{SF,in} + C_{S,read} \quad (4.52)$$

und besitzt somit die Schwankungsbreite

$$\sigma_{C_H^*} = \left(\frac{\partial C_H^*}{\partial C'_{ox}} \right)^2 \cdot \sigma_{C'_{ox}}^2 + \left(\frac{\partial C_H^*}{\partial C'_{GS}} \right)^2 \cdot \sigma_{C'_{GS}}^2 + \left(\frac{\partial C_H^*}{\partial C'_{Poly}} \right)^2 \cdot \sigma_{C'_{Poly}}^2. \quad (4.53)$$

Die Eingangskapazität des Schalters ist gleich der Ausgangskapazität des Pixelverstärkers. Sie läßt sich nach Abbildung 4.3 berechnen zu

$$C_a = C_{D,amp} + C_{D,load} + C_{D,read}. \quad (4.54)$$

Die Schwellspannungsschwankung $\sigma_{U_{th}}^2$ des Schalters M_{read} dominiert das FPN des Speichervorgangs.

4.5.4.2 FPN bei alternativer Auslese

Bei der alternativen Auslese mit M_H nach Kapitel 4.3.4.2 ergibt sich ein zusätzlicher FPN-Beitrag durch das Abschalten von M_H . Dadurch weist die Spannung am Eingang des Sourcefolgers vor dem Öffnen von M_{st} doppelt so hohes FPN auf. Da die Eingangskapazität des Sourcefolgers geringer ist, wirkt sich die Schwankungsbreite der Ladungen stärker aus als im LACS. Abbildung 4.26 zeigt das FPN beider Auslesevarianten als Funktion des Signals U_{pix} . Der Verlauf ergibt sich aus der Überlagerung des durch die Ladungsinjektion hervorgerufenen FPN-Beitrags, der mit wachsender Signalspannung sinkt, und dem des Ladungsteilers $\frac{C_{st}}{C_H^*}$, welcher bei zunehmendem U_{pix} ansteigt. Durch die Addition der beiden Anteile bildet sich bei $U_{pix} = 1,2$ V ein Minimum aus. Das FPN ist in beiden Fällen stark signalabhängig, was dazu führt, daß die Signalunsicherheit aufgrund des Zwischenspeicherns bei starker Beleuchtung nahezu doppelt so groß sein kann wie im Bereich des Minimums. Ein Vergleich des durch das FPN verursachten relativen Fehlers in Abbildung 4.27 zeigt, daß dieser mit M_H bei kleiner Signalspannung etwa doppelt so groß ist wie bei der Variante mit zusätzlichem Transistor. Bei starker Beleuchtung hingegen liegt die Zunahme durch M_H bei 40%.

Dennoch überwiegt die Reduzierung des systematischen Auslesefehlers durch den Einsatz von M_H die Zunahme des FPNs. Aus diesem Grund ist M_H in einem Redesign vorzusehen, falls eine Zwischenspeicherung implementiert werden soll.

Der Platzbedarf der Speicherschaltung beträgt im LACS 17,5% der Gesamtpixelfläche. Deutlich verkleinern ließe sich die Schaltung durch Verwendung eines MOS-Varaktors für C_{st} . Bei gleichbleibender Größe der Kapazität würden lediglich etwa 4% der Pixelfläche

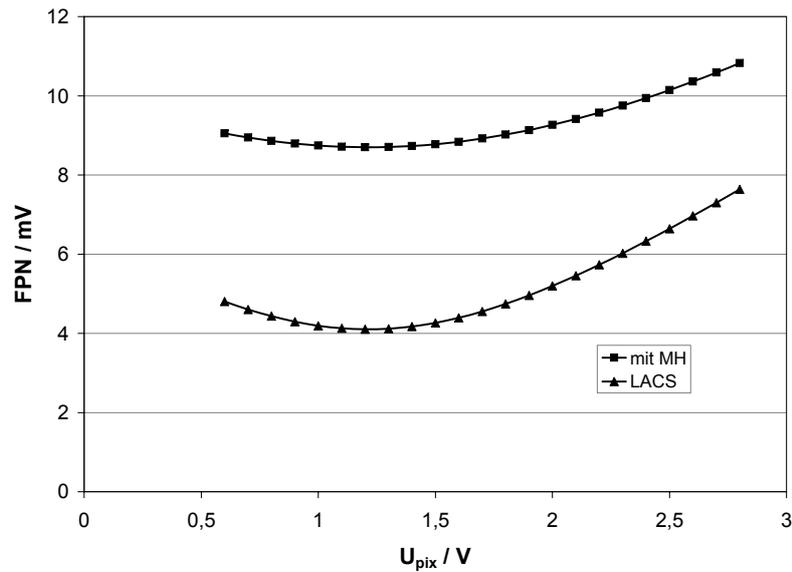


Abbildung 4.26: FPN aufgrund des Zwischenspeicherns mit und ohne M_H

in Anspruch genommen. Bei Implementierung des Transistors M_H wäre eine Realisierung wegen der nötigen Vergrößerung von C_H ebenfalls als MOS-Varaktor sinnvoll.

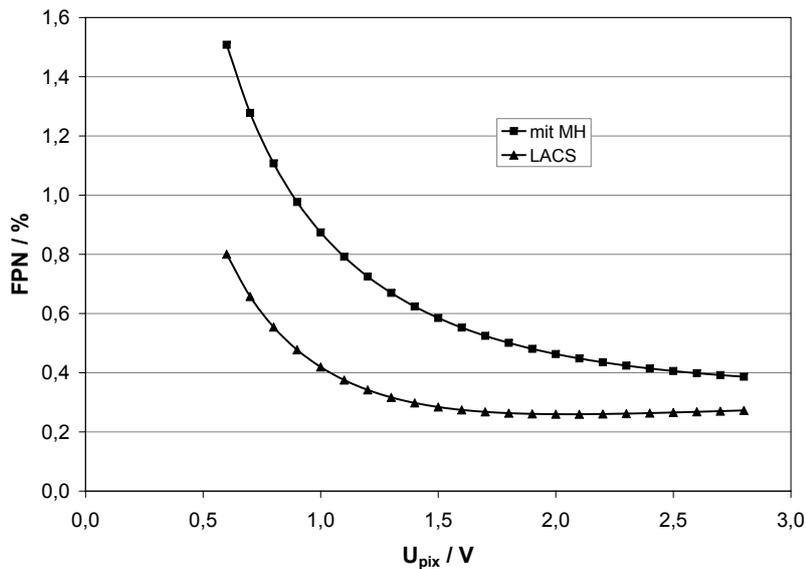


Abbildung 4.27: Relative Abweichung der Signalspannung vom Sollwert nach dem Zwischenspeichern mit und ohne M_H

Die Ausgangsspannung des Pixels liegt zwischen 575 mV und 3,3 V. Durch die Übertragung des Signals über einen NMOS-Schalttransistor wird der Spannungshub um $U_{th,n}$ eingeschränkt. Somit muß die Integrationszeit so gewählt werden, daß die Ausgangsspannung des Pixelverstärkers maximal $U_{DD} - U_{th,n}$ beträgt. Obwohl der Spannungshub durch einen PMOS-Schalter weniger stark eingeschränkt würde, ließe sich der Referenzwert wegen $U_{reset} < -U_{th,p}$ nicht übertragen. Ein PMOSFET scheidet somit als Schalttransistor aus.

4.6 Mögliche Realisierung des LACS in TFA-Technologie

In diesem Kapitel wird die mögliche Realisierung des lokal autokompensierenden Bildsensors in TFA-Technologie diskutiert. TFA-Bildsensoren werden hergestellt, indem ein a-Si:H Dünnschichtdetektor auf einem kristallinen ASIC abgeschieden wird. Dadurch ist nahezu die gesamte Sensorfläche photoelektrisch aktiv. Die elektrischen Eigenschaften des kristallinen und die optischen Eigenschaften des amorphen Siliziums im sichtbaren Bereich können somit gleichzeitig genutzt werden [Fischer92].

Zunächst werden die Eigenschaften eines optischen Detektors aus amorphem Silizium betrachtet sowie die Folgen für das Design des Pixels des LACS. Anschließend erfolgt eine Bewertung dieser Komponenten für die Anwendung zur Detektion schwacher optischer Signale in heller Umgebung.

4.6.1 Photodetektor

Abbildung 4.28 zeigt die spektrale Empfindlichkeit einer amorphen Photodiode [Cody84]. Der Bereich hoher Empfindlichkeit ist gegenüber kristallinen Dioden, die in

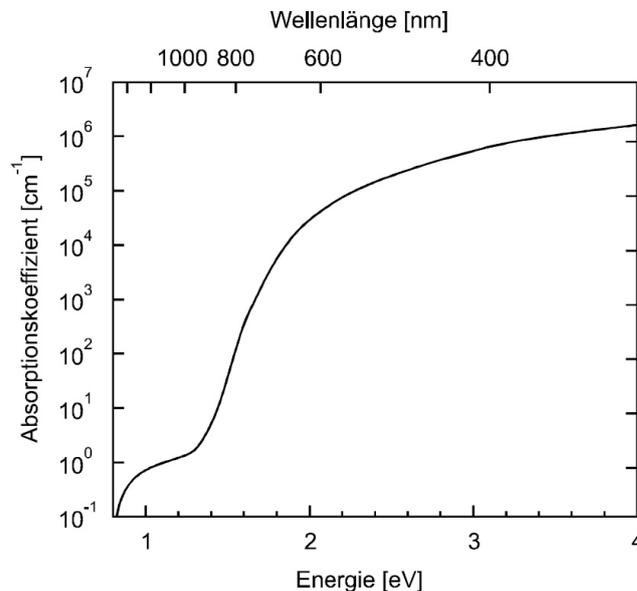


Abbildung 4.28: Absorptionskoeffizient von amorphem Silizium [Cody84]

einem CMOS-Prozeß implementiert werden, in Richtung kürzerer Wellenlängen verschoben.

Die Kapazität eines amorphen Photodetektors ist bei gleicher Fläche geringer als die einer CMOS-Photodiode. Der Kapazitätsbelag beträgt $0,085 \frac{\text{fF}}{\mu\text{m}^2}$ gegenüber $0,93 \frac{\text{fF}}{\mu\text{m}^2}$ im $0,35 \mu\text{m}$ -CMOS-Prozeß [Lulé00, MOSIS05]. Dies führt zu einer erhöhten Empfindlichkeit des Detektors. Wird die Detektorkapazität als Integrationskapazität in einem Sensorpixel verwendet, so ist zu beachten, daß für einen hinreichend großen Signal-

Rauschabstand entsprechend Kapitel 2.2.1.4 eine Mindestanzahl an Photoladungsträgern gesammelt werden muß, ohne daß die Kapazität in Sättigung gerät.

Problematisch ist die Realisierung eines infrarotempfindlichen TFA-Sensors. Wie der spektrale Verlauf der Empfindlichkeit in Abbildung 4.28 zeigt, ist ein a-Si:H Dünnschichtdetektor lediglich bis zu einer Wellenlänge von $\lambda \approx 700$ nm sinnvoll einsetzbar. Mit Hilfe des Bandgap-Engineering⁵ läßt sich die Empfindlichkeit jedoch in den Infrarotbereich erweitern. Jiang berichtet beispielsweise von einer $\text{ni}_1\text{pi}_2\text{n}$ -Struktur aus SiGe, deren maximale Empfindlichkeit bei $\lambda = 790$ nm liegt. Im Bereich $\lambda \approx 850$ nm werden noch etwa 50% dieses Wertes erreicht [Jiang03]. Gegenüber einer einfachen a-Si:H pin-Diode ist das Postprocessing aufgrund der Germaniumdotierung und der komplexeren Schichtenfolge hier wesentlich zeit- und kostenintensiver. Darüber hinaus haben Untersuchungen gezeigt, daß der Dunkelstrom durch die Germaniumdotierung ansteigt.

4.6.2 Layout

Die vertikale Integration der Photodiode ist vor allem deshalb als Vorteil anzusehen, da neben der komplexen Pixelelektronik insbesondere die große Speicherkapazität ohnehin dafür sorgt, daß die Dimensionen des LACS-Pixels die eines Standardsensors deutlich übersteigen. Folglich steht in einem TFA-LACS wegen eines Füllfaktors nahe 100% auch mehr Fläche für den Detektor zur Verfügung. In einem $0,35 \mu\text{m}$ -Layout würde die Pixelfläche $A_{\text{Pix},\text{TFA}} = 1066 \mu\text{m}^2$ betragen. Die Empfindlichkeit würde aufgrund dessen gegenüber einem CMOS LACS-Pixel um 27,6% steigen.

Das Rauschen von a-Si:H Dioden wurde ausführlich von Blecher untersucht [Blecher02]. Wie in Kapitel 4.4.3 gezeigt wurde, ist in einem autokompensierenden Pixel aufgrund der starken Hintergrundbeleuchtung das Photonenrauschen dominant. Die Kosten für das Postprocessing der kristallinen ASICs sind im Vergleich zu den Gesamtherstellungskosten gering. Generell ist die Möglichkeit der separaten Optimierung von Pixelelektronik und Detektor als weitreichender Vorteil anzusehen.

4.6.3 FPN

Das FPN einer Matrix aus Dünnschichtdetektoren wird neben der Pixelelektronik durch verschiedene Parameter der a-Si:H Diode bestimmt. Zunächst ist die Dicke der einzelnen Schichten zu nennen, die über der Sensorfläche variiert und zu unterschiedlichen Dunkel- bzw. Photoströmen führt. Die Schwankungen des Dunkelstroms überwiegen dabei die des Photostroms deutlich [Seibel05]. Desweiteren unterliegt die photolithographische Strukturierung der Rückelektroden statistischen Schwankungen. Dies führt dazu, daß das elektrische Feld in den einzelnen Dioden nicht identisch ist und somit auch die Akkumulation der Photoladungsträger abweicht.

⁵Bandgap-Engineering bezeichnet die gezielte Einstellung des Bandabstandes eines Halbleiters.

4.7 Zusammenfassung

Dieses Kapitel beschreibt das Prinzip der Autokompensation, das die Detektion schwacher Lichtsignale bei gleichzeitiger Unterdrückung von optischen Störgrößen ermöglicht. Die Charakterisierung der Pixelelektronik beinhaltet die detaillierte Analyse parasitärer Effekte wie der Ladungsinjektion und des Taktdurchgriffs beim Abschalten von M_{store} sowie dem Leckstrom über das Substrat im nicht leitenden Zustand des Schalters. Optimierungsmöglichkeiten bestehen einerseits in der Minimierung der Gatefläche von M_{store} und der Maximierung von C_{store} , andererseits in der Ansteuerung von M_{store} .

Zur gleichzeitigen Belichtung aller Pixel ist ein Zwischenspeichern der Bildsignale erforderlich. Die Implementierung einer solchen Schaltung wird in Kapitel 4.2.2 beschrieben. Nach dem Auslesen der gespeicherten Werte sind diese einerseits durch systematische Fehler überlagert, andererseits mit zusätzlichem FPN behaftet. Beide Effekte werden hinsichtlich ihrer physikalischen Ursachen untersucht, und es wird ihr Einfluß auf das Ausgangssignal berechnet.

Kapitel 4.4 enthält eine Beschreibung des Rauschverhaltens des autokompensierenden Pixels, die das Photonenrauschen des Photostroms sowie das Schrotrauschen des Kompensationsstroms als dominante Rauschquellen identifiziert.

Nach Kapitel 4.5.2 können die Schwankungen des Kompensationsstroms aufgrund von FPN mehrere hundert Prozent betragen. Dies ist in erster Linie auf den exponentiellen Verlauf der Funktion $I_{comp} = f(U_{store})$ im Subthresholdbereich zurückzuführen. Auch verschiedene Varianten von Pixelverstärkern wurden auf ihr FPN untersucht. Es zeigte sich, daß Verstärker aus komplementären Transistoren eine deutlich höhere Verstärkung bei gleichzeitig starker Exemplarstreuung aufweisen, was bereits das Ergebnis der Untersuchungen in [Sterzel04] war. Für ein Redesign des Bildsensors LACS bietet sich wegen des geringeren FPNs und der hohen Verstärkung ein Kaskodeverstärker an.

Schließlich wird die mögliche Realisierung des lokal autokompensierenden Sensors in TFA-Technologie betrachtet. Es ergäben sich einige Vorteile wie die Zunahme der Empfindlichkeit und des Füllfaktors. Als problematisch stellt sich allerdings die Realisierung von IR-empfindlichen optischen Detektoren aus a-Si:H heraus, die für den Einsatz des LACS als Detektor nicht sichtbarer Strahlung essentiell wäre.

Kapitel 5

Realisierung und meßtechnische Charakterisierung

Nach der Beschreibung des LACS-Pixels auf der Grundlage theoretischer bzw. simulativer Untersuchungen werden in diesem Kapitel die Implementierung eines lokal autokompensierenden Prototypen sowie dessen meßtechnische Charakterisierung beschrieben.

5.1 Charakterisierung von Bauelementen

Verschiedene Bauelemente wurden zur meßtechnischen Charakterisierung auf einem Testchip integriert. Hierauf befinden sich Schaltungen und Einzelkomponenten, für die z.T. kein brauchbares SPICE-Modell vorlag. Bei den übrigen Bauteilen wird das reale Verhalten mit dem verglichen, das SPICE ermittelt. Die Meßergebnisse werden in den folgenden Kapiteln beschrieben. Abbildung 5.1 zeigt das Layout und ein Chipfoto des Testchips. Zur Einhaltung der Designrules mußten große Bereiche mit Metall4 abgedeckt werden. Diese Flächen wurden der Übersichtlichkeit halber in der linken Abbildung entfernt.

5.1.1 Bestimmung des Leckstroms

Anhand der in Abbildung 5.2 dargestellten Schaltung wird der Leckstrom, der zur Entladung von C_{store} führt, meßtechnisch bestimmt. Analog zum Speichervorgang im LACS-Pixel wird zunächst durch Aufsteuern des Transistors M_{store} eine konstante Eingangsspannung U_{sense} auf die Kapazität C_{store} übertragen. Nach dem Abschalten von M_{store} wird anhand des zeitlichen Verlaufs von $U_a(t)$, der Übertragungskennlinie $U_a = f(U_{sense})$ bei leitendem Transistor M_{store} sowie der bekannten Kapazität

$$C_{store}^* = C_{store} + C_{G,comp} + C_{S,store} \quad (5.1)$$

der Leckstrom ermittelt. Er beträgt

$$I_{leak} = \frac{dU_{store}}{dt} \cdot C_{store}^* \approx 18 \text{ fA}. \quad (5.2)$$

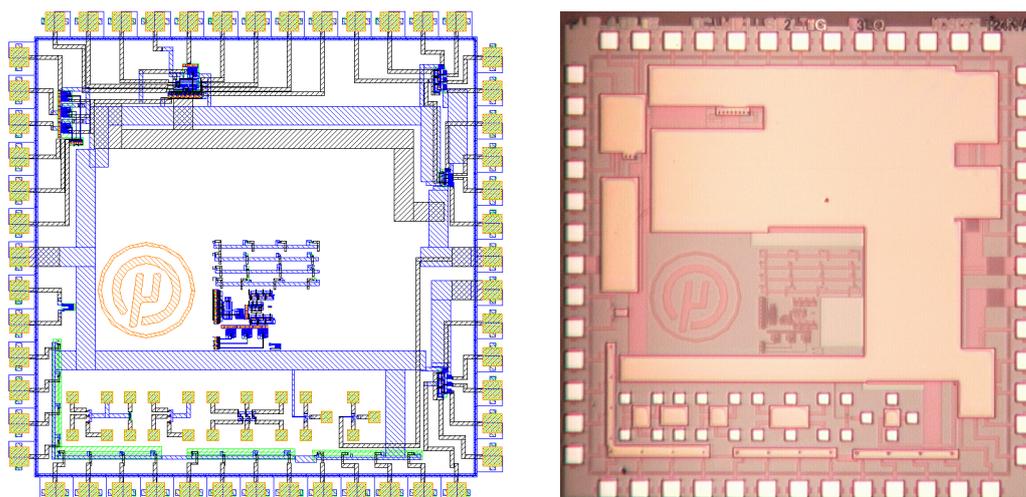


Abbildung 5.1: Layout und Chipfoto des Testchips

Der tatsächlich auftretende Sperrstrom ist um ein Vielfaches höher als der von SPICE ermittelte. Dieser Umstand ist beim Redesign des Pixels zu berücksichtigen.

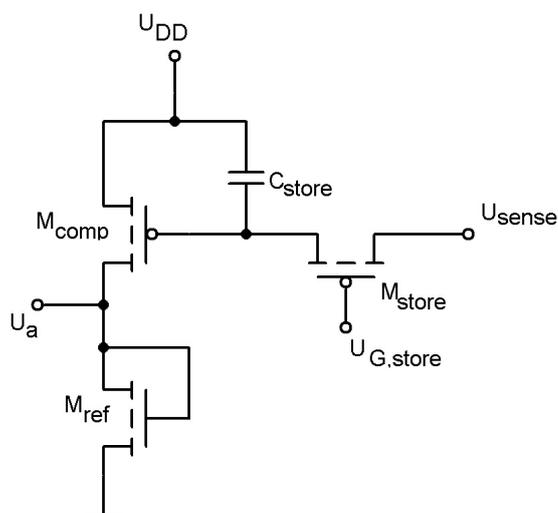


Abbildung 5.2: Schaltung zur Bestimmung des Leckstroms

5.1.2 Photodioden

Auf dem Testchip wurden Photodioden verschiedener Bauform integriert. Dem verwendeten CMOS-Prozess liegt ein p-Substrat zugrunde. Die PMOS-Transistoren werden folglich in einer n-Wanne realisiert. Für die Integration von Photodioden stehen somit die in Abbildung 5.3 dargestellten Varianten zur Verfügung.

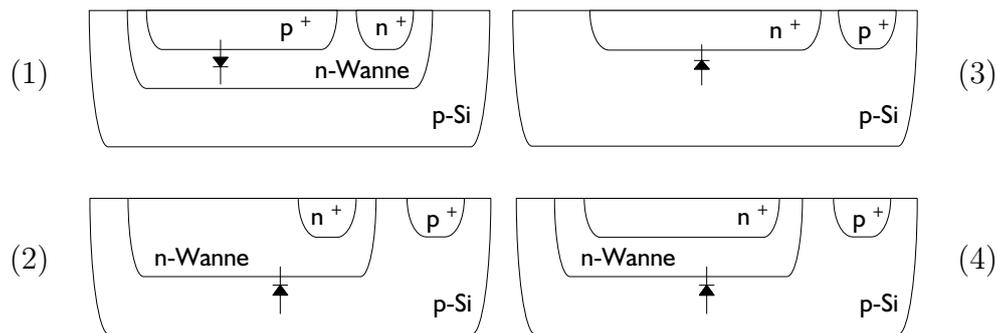


Abbildung 5.3: Mögliche Ausführungsformen der Photodioden im verwendeten CMOS-Prozess

5.1.2.1 IU-Kennlinien

In Abbildung 5.4 (a) sind die Dunkelkennlinien der einzelnen Dioden dargestellt. Auffallend ist bei allen Strukturen das schlechte Sperrverhalten. Der Dunkelstrom steigt bereits bei $U_D = -0,6$ V nennenswert an. Die Durchbruchspannung liegt bei $U_D \approx -1$ V, wie in Abbildung 5.4 (b) zu erkennen ist. Da die Photodiode im Pixel des Bildsensors im Sperrbereich betrieben wird, ist darauf zu achten, daß der Arbeitspunkt entsprechend gewählt wird. Die Strukturen (1) und (4) weisen das beste Sperrverhalten auf. Dies ist dadurch zu erklären, daß sich das Sperrverhalten einer Diode grundsätzlich durch das Einbringen einer schwach dotierten Schicht zwischen zwei stark n- bzw. p-dotierte Bereiche verbessern läßt [Spenske79]. Ein Vergleich der Photoströme, die in Abbildung 5.4 (b) dargestellt sind, zeigt im Bereich -1 V $< U_D < -0,3$ V, daß die beiden einfachen Strukturen (2) und (3) eine etwas höhere Photoempfindlichkeit besitzen. Die parasitären pn-Übergänge der beiden anderen Bauformen mit n-Wanne führen zu Verlusten beim Sammeln der Photoladungsträger.

5.1.2.2 Spektrale Empfindlichkeit

Abbildung 5.5 zeigt die meßtechnisch ermittelten spektralen Empfindlichkeiten der unterschiedlichen Dioden. Es sind keine nennenswerten Unterschiede zwischen den einzelnen Bauelementen erkennbar. Lediglich die Empfindlichkeit der Struktur (4) ist weiter in den langwelligen Bereich ausgedehnt. Das Maximum liegt bei 760 nm. Durch eine zusätzliche n⁺-Implantation in der n-Wanne bzw. den tiefer im Inneren des Substrats befindlichen pn-Übergang läßt sich das Maximum der spektralen Empfindlichkeit in den roten Bereich verschieben. Das Maximum des Verlaufs wird gleichzeitig geringfügig angehoben. Im LACS-Pixel wurde die einfachste der Strukturen, eine n⁺-Implantation im p-Substrat nach Abbildung 5.4 (3) gewählt, da hier aufgrund der Designrules die größte Packungsdichte erreicht werden kann. Dem Layout des Pixels kommt dies insbesondere deshalb zu Gute, da der Anteil der photoempfindlichen Fläche aufgrund der komplexen Pixelelektronik ohnehin relativ gering ist. Die geringfügig höhere Photoempfindlichkeit der Struktur (4) fällt bei der Entscheidung für eine der zur Verfügung stehenden Strukturen daher weniger ins Gewicht. Hinsichtlich der Dunkelströme waren zwischen den

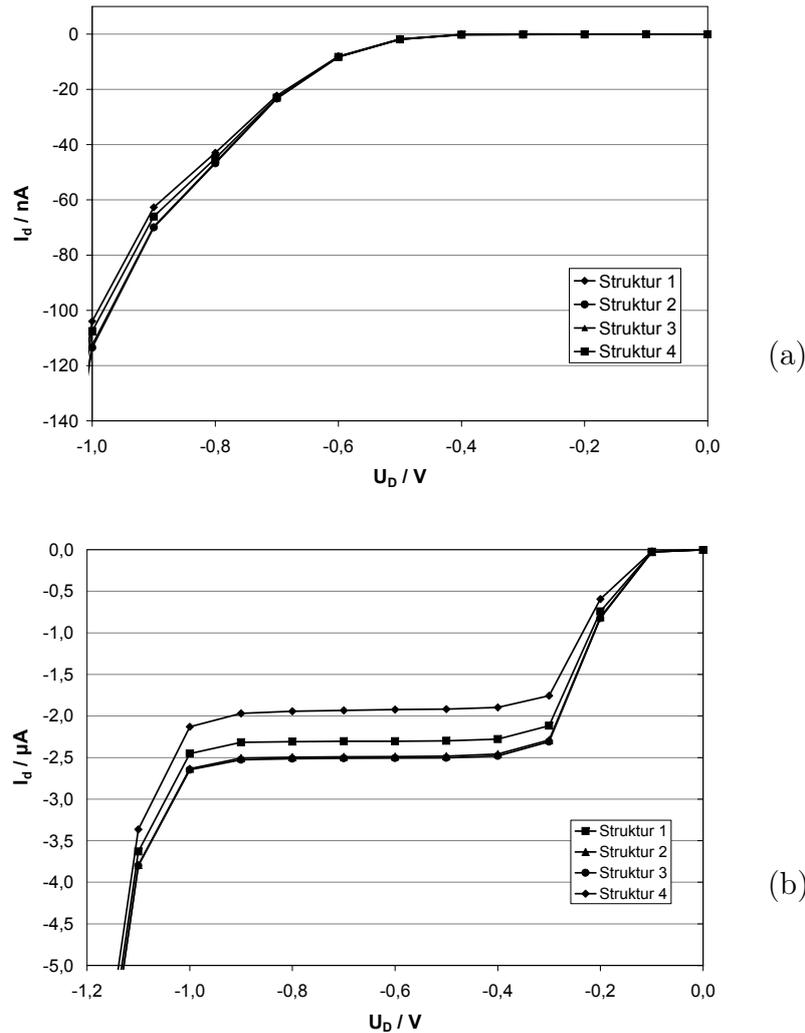


Abbildung 5.4: Dunkel- (a) und Hellkennlinien (b) der verschiedenen Dioden

verschiedenen Dioden ohnehin nur geringe Unterschiede auszumachen.

5.1.3 Untersuchung einzelner LACS-Pixel

Einzelne auf dem Testchip integrierte LACS-Pixel wurden meßtechnisch charakterisiert. Zu diesem Zweck wurde ein Pixel mit einer als Hintergrundlicht dienenden Lichtquelle beleuchtet. Das Signallicht wurde durch ein LED generiert. Die prinzipielle Funktion konnte nachgewiesen werden, indem der zeitliche Verlauf der Ausgangsspannung aufgenommen wurde. Dabei stellte sich heraus, daß das Verhalten der Pixel von dem in der SPICE-Simulation ermittelten abweicht. Im Gegensatz zur Simulation in Abbildung 4.4 zeigt sich hier eine sinkende Amplitude der Ausgangsspannung, sobald die Signalbeleuchtung aktiviert wird. Dies läßt sich darauf zurückführen, daß der Kompensationsstrom I_{comp} den Photostrom I_{ph} übersteigt, wenn dieser um I_{sig} erhöht wird. Da alle anderen Größen unverändert bleiben, ist dieser Anstieg lediglich durch eine Zunahme der Spannung $U_{DS,comp}$ am Transistor M_{comp} zu erklären. $U_{DS,comp}$ steigt, da die Spannung über der Photodiode aufgrund des um den Signalanteil erhöhten Photostroms sinkt. Dies hat

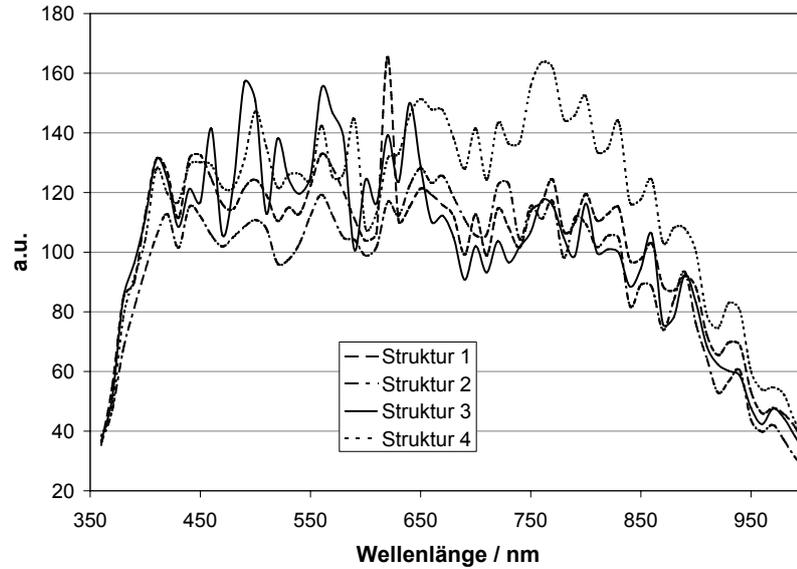


Abbildung 5.5: Spektrale Empfindlichkeit der verschiedenen Dioden

offensichtlich einen Anstieg des Kompensationsstroms zur Folge, der den des Photostroms übersteigt. Die physikalische Ursache hierfür liegt im nichtidealen Verhalten der Stromquelle M_{comp} , die auf dem Testchip als Ein-Transistor-Stromquelle, d.h. ohne den transistor M_{kask} ausgeführt ist. Sie wird im folgenden Kapitel näher untersucht.

5.1.4 Die Kompensationsstromquelle

Die Kompensationsstromquelle soll idealerweise einen konstanten Strom liefern, um für eine gleichmäßige Kompensation des Hintergrundstroms zu sorgen. Zuvor wurden bereits einige Nichtidealitäten betrachtet, die zu Abweichungen vom Idealwert aufgrund von Schwankungen am Eingang der Stromquelle führten. Ausgangsseitig können Änderungen der Spannung $U_{DS,comp}$ den Kompensationsstrom beeinflussen. Die Akkumulation photogenerierter Ladungsträger auf der Sperrschichtkapazität der Photodiode führt zum Absinken des Potentials an der Kathode und somit zu einer Vergrößerung der Spannung über der Kompensationsstromquelle. Aufgrund des endlichen Innenwiderstandes der Stromquelle steigt I_{comp} folglich an.

5.1.4.1 Mathematische Betrachtung von I_{comp}

Der Ausgangswiderstand der Ein-Transistor-Stromquelle, die in den LACS-Pixeln auf dem Testchip integriert ist, beträgt

$$r_a = \frac{1 + \lambda \cdot U_{DS}}{\lambda \cdot I_{comp}} \approx \frac{1}{\lambda}. \quad (5.3)$$

Aufgrund der beschriebenen Nichtidealitäten ist der Kompensationsstrom eine Funktion der Zeit. Im folgenden Abschnitt wird die Funktion $I_{comp} = f(t)$ hergeleitet. Hierzu wird

zunächst die Stromquelle mit einem Transistor untersucht. M_{comp} wird im Subthresholdbereich betrieben. Der Subthresholdstrom durch einen MOS-Transistor ist nach Gleichung A.1 gegeben durch

$$I_{D,subth} = \frac{W}{L} \cdot I_t \cdot \exp\left(\frac{U_{GS} - U_{th}}{nU_T}\right) \cdot \left[1 - \exp\left(-\frac{U_{DS}}{U_T}\right)\right]. \quad (5.4)$$

Der Term im Ausdruck für I_{comp} , der den Einfluß von U_{DS} berücksichtigt, kann für Spannungen $U_{DS} > 180$ mV vernachlässigt werden. Der resultierende Fehler liegt bei weniger als 0,1%. Das Photonenrauschen ist in diesem Fall selbst bei mäßigen Beleuchtungsstärken größer. Der Kompensationsstrom hängt somit theoretisch ausschließlich von U_{GS} und somit U_{store} ab.

5.1.4.2 Meßtechnische Untersuchung von I_{comp}

Der theoretisch ermittelte hohe Ausgangswiderstand der Stromquelle M_{comp} konnte jedoch meßtechnisch nicht bestätigt werden, wie die Kennlinie eines im $0,35 \mu\text{m}$ -Prozeß gefertigten PMOS-Transistors in Abbildung 5.6 (a) zeigt. Deutlich zu erkennen ist die

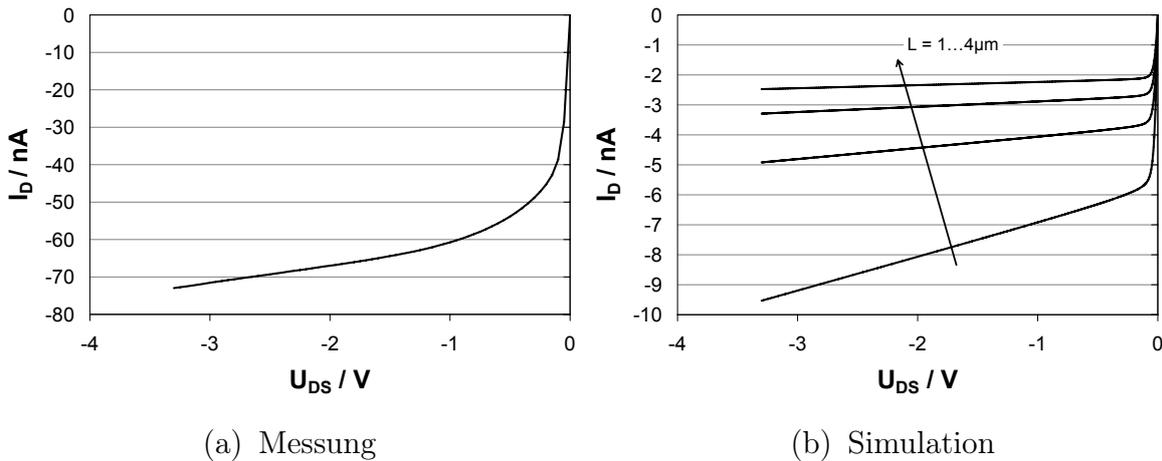


Abbildung 5.6: Ausgangskennlinien eines PMOS-Transistors im Subthresholdbereich

Steigung der Ausgangskennlinie auch bei Erhöhung von U_{DS} . Das mit Hilfe von SPICE ermittelte Kennlinienfeld, das in Abbildung 5.6 (b) dargestellt ist, zeigt, daß diese Steigung bei Transistoren mit längerem Kanal abnimmt. Auch ein langer Transistor wird den Anforderungen an die Stromquelle in einem LACS-Pixel jedoch nicht gerecht. Da der Detektor in der Lage sein soll, sehr kleine Signalphotoströme zu detektieren, ist ein zeitlich konstanter Kompensationsstrom im LACS-Pixel unabdingbar.

5.1.5 Erhöhung des Ausgangswiderstandes

Um den Ausgangswiderstand der Kompensationsstromquelle zu erhöhen, wird diese durch einen weiteren Transistor kaskadiert. Mit dem zusätzlichen MOSFET M_{kask} nach Abbildung 4.3 ergibt sich das Ersatzschaltbild in Abbildung 5.7 [Allen02]. Der Innenwi-

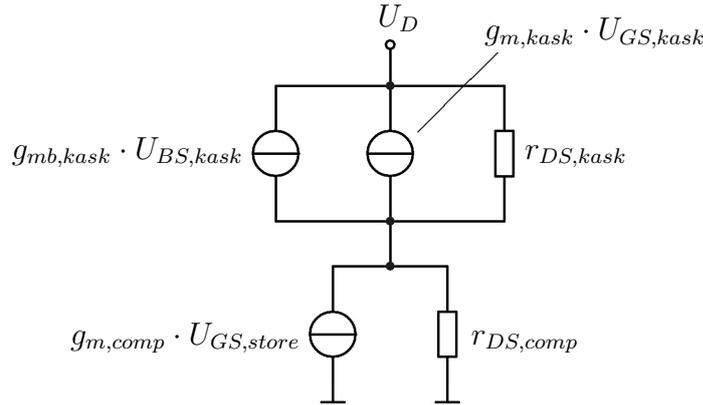


Abbildung 5.7: Ersatzschaltbild der kaskadierten Kompensationsstromquelle

derstand läßt sich mit Hilfe dieses Ersatzschaltbildes unter Vernachlässigung der Source-Bulk-Aussteuerung berechnen zu

$$\begin{aligned} r_a^* &= r_{DS,comp} + r_{DS,kask} + r_{DS,comp} \cdot r_{DS,kask} \cdot g_{m,kask} \\ &\approx g_{m,kask} \cdot r_{DS,kask} \cdot r_{DS,comp} \end{aligned} \quad (5.5)$$

Der Ausgangswiderstand kann somit um den Faktor $g_{m,kask} \cdot r_{ds,kask}$ vergrößert werden. Wie das Simulationsergebnis in Abbildung 5.8 zeigt, kann die Spannungsabhängigkeit

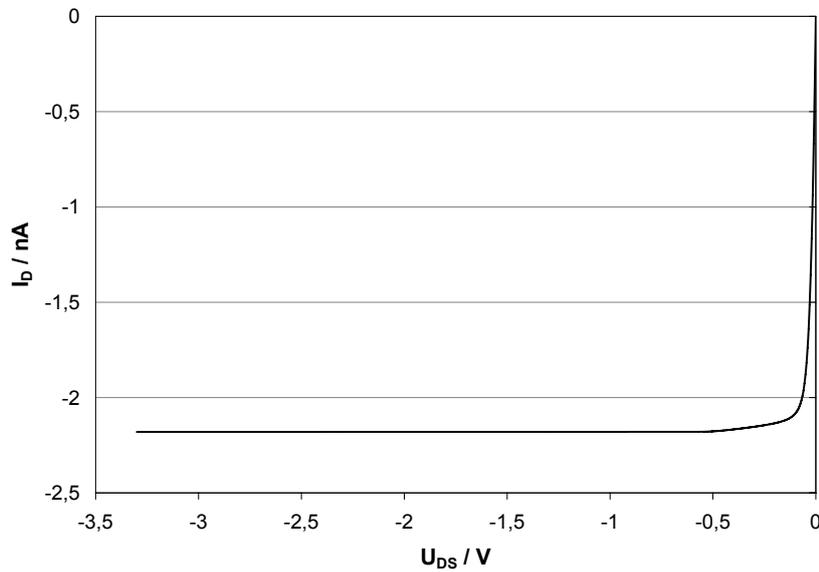


Abbildung 5.8: Ausgangskennlinie des kaskadierten PMOS-Transistors

durch Kaskadieren der Stromquelle nahezu eliminiert werden. Die durch die Änderung der Drain-Source-Spannung hervorgerufene Schwankung von I_{comp} liegt nach dem Hinzufügen von M_{kask} nur noch bei weniger als 0,3%. Durch den Einsatz eines zweiten Transistors kann die Abhängigkeit des Verhaltens der Stromquelle mithin in guter Näherung auf U_{store} begrenzt werden.

Die in Gleichung (5.4) auftretende Spannung U_{GS} ist aufgrund des Substratstroms von

M_{store} eine Funktion der Zeit. Es gilt

$$U_{GS}(t) = U_{GS}(t = 0) + \frac{I_{bulk}}{C_{store}} \cdot t. \quad (5.6)$$

Der Wert $U_{GS}(t = 0)$ weist bereits eine durch Taktdurchgriff und Ladungsinjektion bedingte Abweichung vom Idealwert auf. Mathematisch lässt sich dieser Fehler durch Gleichung (4.4) sowie (4.12) beschreiben. Somit ergibt sich für den zeitlichen Verlauf des Kompensationsstroms

$$I_{comp}(t) = \frac{W}{L} \cdot I_t \cdot \exp\left(\frac{U_{DD} - U_{store}(t) - U_{th,p}}{U_T}\right) \quad (5.7)$$

mit

$$\begin{aligned} U_{store}(t) = & U_{sense} + \sqrt{\frac{\pi m C_{store}}{2\beta \cdot (1 + \frac{C_{store}}{C_{sense}})}} \cdot \left(\frac{C_G^{store} \cdot (1 - \frac{C_{store}}{C_{sense}})}{2C_{store}} \right) \\ & \cdot \operatorname{erf} \left(\sqrt{\frac{\beta(1 + \frac{C_{store}}{C_{sense}})}{2mC_{store}}} \cdot U^* \right) + \frac{C_{GS,ov}}{C_{GS,ov} + C_{store}} \cdot (U_{G,store,on} - U_{G,store,off}) \\ & + \frac{I_{leak}}{C_{store}} \cdot t. \end{aligned} \quad (5.8)$$

5.2 Der Bildsensor LACS

Die Ergebnisse aus Kapitel 5.1 sind in das Layout für einen lokal autokompensierenden Prototypen eingeflossen. Ein Blockschaltbild des Prototypen ist in Abbildung 5.9 dargestellt. Die Pixelmatrix wird zum einen durch globale Signale gesteuert, die kontinu-

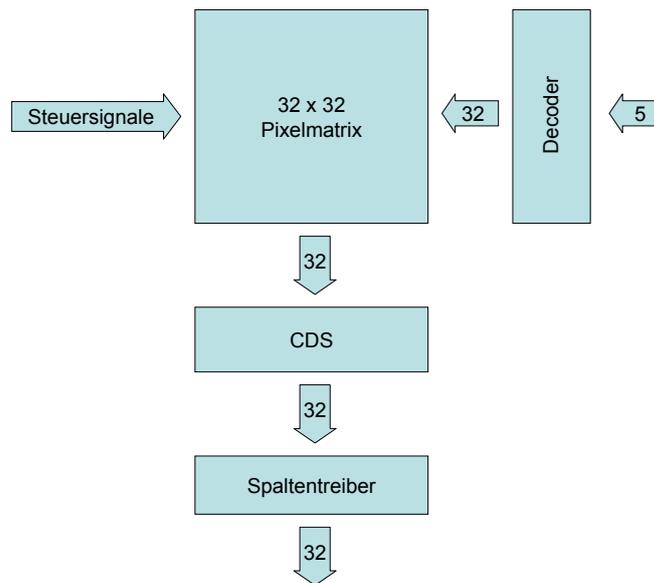


Abbildung 5.9: Blockschaltbild des LACS

ierlich anliegen. Zum anderen werden die für die Auslese benötigten Signale über einen Decoder zeilenweise durchgeschaltet. Die Ausgangssignale sowie Referenzwerte werden an die CDS-Schaltung übertragen, wo eine Doppelabtastung zur Reduzierung des FPNs stattfindet. Die FPN-bereinigten Signale werden von Spaltentreibern an den Ausgängen zur Verfügung gestellt.

Ein Chipfoto des LACS ist in Abbildung 5.10 dargestellt. Die Pixelmatrix aus 32×32

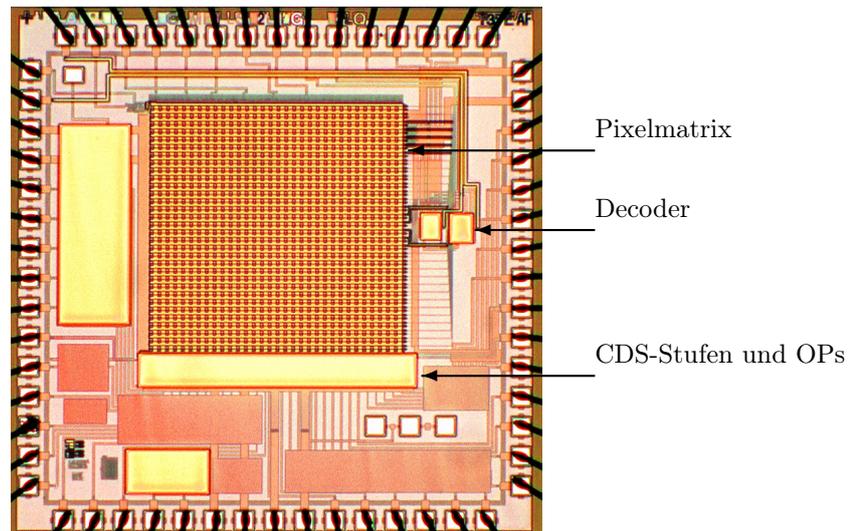


Abbildung 5.10: Chipfoto des LACS

Pixeln befindet sich in der Mitte des ICs. Die rechts angeordneten Decoder sind durch Metallisierungen vor Lichteinstrahlung geschützt. Gleiches gilt für die Auslestufen unterhalb der Pixelmatrix, die die CDS-Schaltungen sowie die Spaltentreiber enthalten. Im folgenden werden die einzelnen Komponenten des lokal autokompensierenden Prototypen beschrieben.

5.2.1 Das LACS-Pixel

Das Layout eines autokompensierenden Pixels, wie es im LACS realisiert wurde, ist in Abbildung 5.11 dargestellt. Im linken unteren Viertel ist die Photodiode zu erkennen, die aus einem n^+ -Gebiet im p-Substrat besteht. Sie ist zur Reduzierung des Bahnwiderstandes an zwei Stellen mit Metall1 kontaktiert. Die Kapazität C_{store} befindet sich im rechten oberen Viertel und ist 250 fF groß. Damit beansprucht sie mehr als ein Viertel der gesamten Pixelfläche. Über der Photodiode wurden die Auslesekapazitäten C_{st} und C_H platziert. Beide Kapazitäten nutzen dieselbe mit Masse verbundene Platte aus Poly1. Aufgrund der längeren Haltedauer ist C_{st} deutlich größer ausgelegt. Die Integrationskapazität C_{int} ist rechts neben der Photodiode zu erkennen und beträgt $C_{int} = 10$ fF. Die gesamte übrige Pixelelektronik befindet sich im unteren rechten Viertel des Pixels. Die Steuerleitungen wurden größtenteils in vertikaler Richtung über die Pixelmatrix geführt. Zwischen den Leitungen, für die Metall3 verwendet wurde, und der Pixelelektronik, deren Verdrahtung mit Metall1 und Poly1 erfolgte, befindet sich eine Schirmung aus Metall2 auf Massepotential, um das Überkoppeln getakteter Signale zu minimieren.

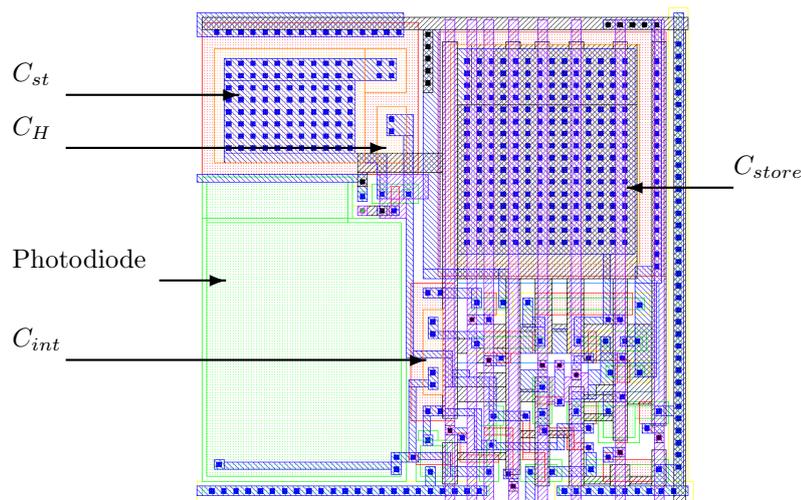


Abbildung 5.11: Layout eines LACS-Pixels

Aus Platzgründen wurden zwei Steuersignale mit Metall4 horizontal geführt. Der Übersichtlichkeit halber sind sie in Abbildung 5.11 nicht dargestellt. Beide Leitungen sind ebenfalls mit Metall1 bzw. Metall2 geschirmt. Zwischen den einzelnen Pixeln befinden sich p^+ -Guardringe, die das Substrat niederohmig mit Masse verbinden. Mit Ausnahme der Photodiode sowie der lichtunempfindlichen Poly-Kapazitäten sind alle Schaltungsteile durch eine Metallisierung gegenüber unerwünschter Lichteinstrahlung und der damit verbundenen Photogeneration von Ladungsträgern geschützt¹.

5.2.2 Der Operationsverstärker

In jeder Spalte des LACS steht ein Treiber zur Verfügung. Es wird ein zweistufiger Operationsverstärker nach Abbildung 5.12 (a) eingesetzt [Ehrhardt00]. Der Differenzeingangsstufe (M_{OP1} und M_{OP2}) mit aktiver Last (M_{OP3} und M_{OP4}) folgt die Treiberstufe bestehend aus M_{OP5} und M_{OP6} . Sie muß in der Lage sein, die Kapazität eines Bondpads sowie die Eingangskapazität des angeschlossenen Meßgeräts hinreichend schnell umzuladen. Die interne Kompensationskapazität beträgt $C_{OP} = 450$ fF. Da der OP als Spannungsfolger betrieben wird, spielt die Höhe der Leerlaufverstärkung beim Design eine untergeordnete Rolle. Der Phasenrand beträgt $\alpha \approx 78^\circ$ bei $v_0 = 58$ dB. Abbildung 5.13 zeigt die entsprechende Simulation, bei der zusätzlich zur Bondpadkapazität von $C_{bond} = 570$ fF eine Eingangskapazität des Meßgeräts von $C_{e,m} = 1$ pF angenommen wurde. Die Slewrate beträgt $SR \approx 400 \frac{V}{\mu s}$.

Das Layout des OPs ist in Abbildung 5.12 (b) dargestellt. Die weiten Transistoren sind als Kammstruktur ausgeführt, was zum einen den Vorteil eines verminderten Platzbedarfs, zum anderen den kleineren Drain- bzw. Source-Kapazitäten mit sich bringt. Die Kompensationskapazität C_{OP} beansprucht $722 \mu m^2$.

¹Diese (optische) Abschirmung wurde in Metall4 realisiert und besitzt wie Metall2 Massepotential, so daß das Überkoppeln der Taktsignale aus der Metall3-Ebene in die Pixelelektronik zusätzlich reduziert wird.

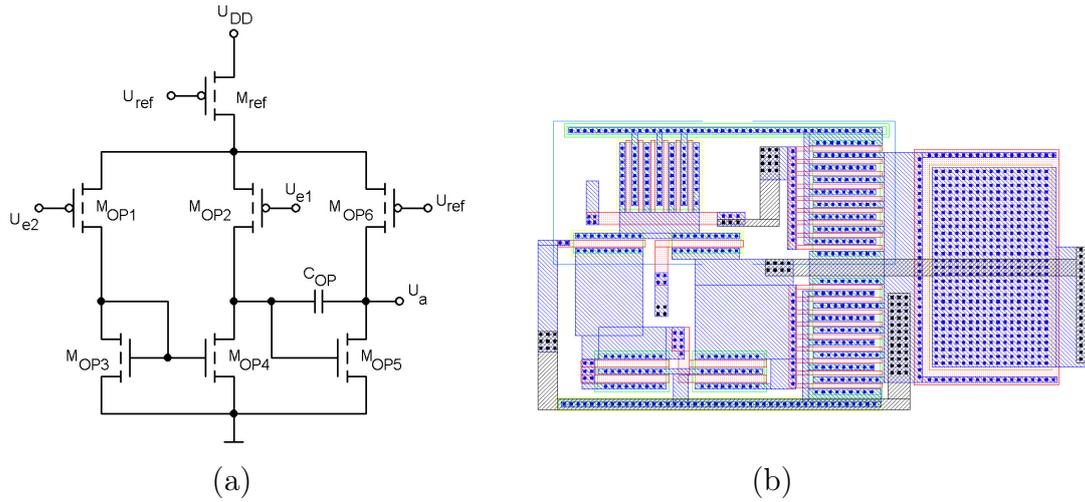


Abbildung 5.12: Schaltung (a) und Layout (b) des Operationsverstärkers

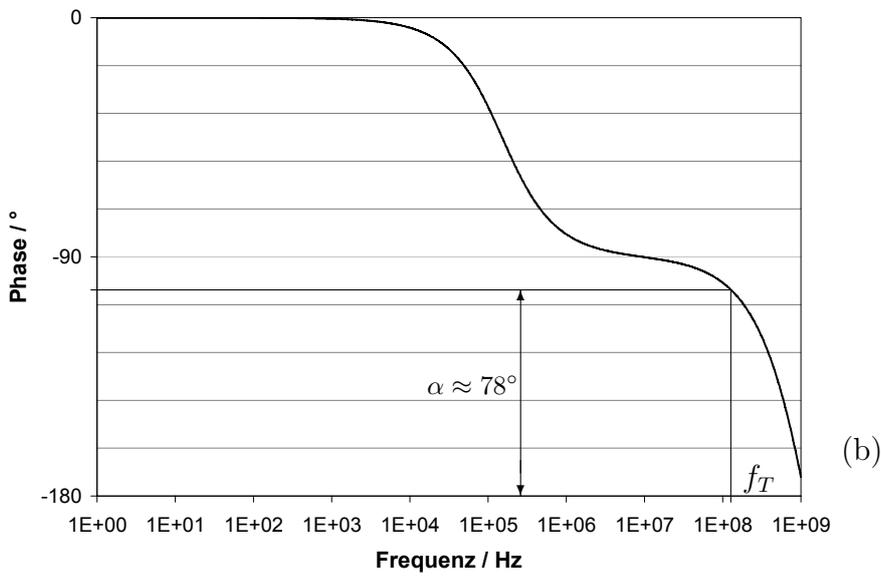
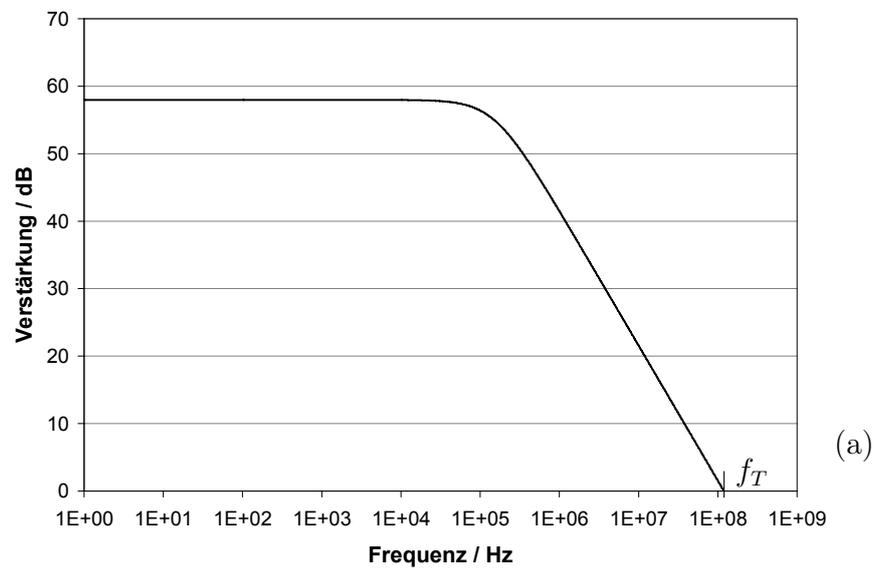


Abbildung 5.13: Frequenz- (a) und Phasengang (b) des OPs

5.2.3 Der Decoder

Zur Steuerung des LACS werden zwei Decoder benötigt. Ein Decoder kommt bei der Zeilenauswahl zum Einsatz, ein weiterer Decoder steuert das zeilenweise Auslesen des gespeicherten Bildes. Der Aufbau einer Decoderzeile sowie das Layout des gesamten Decoders sind in Abbildung 5.14 zu erkennen.

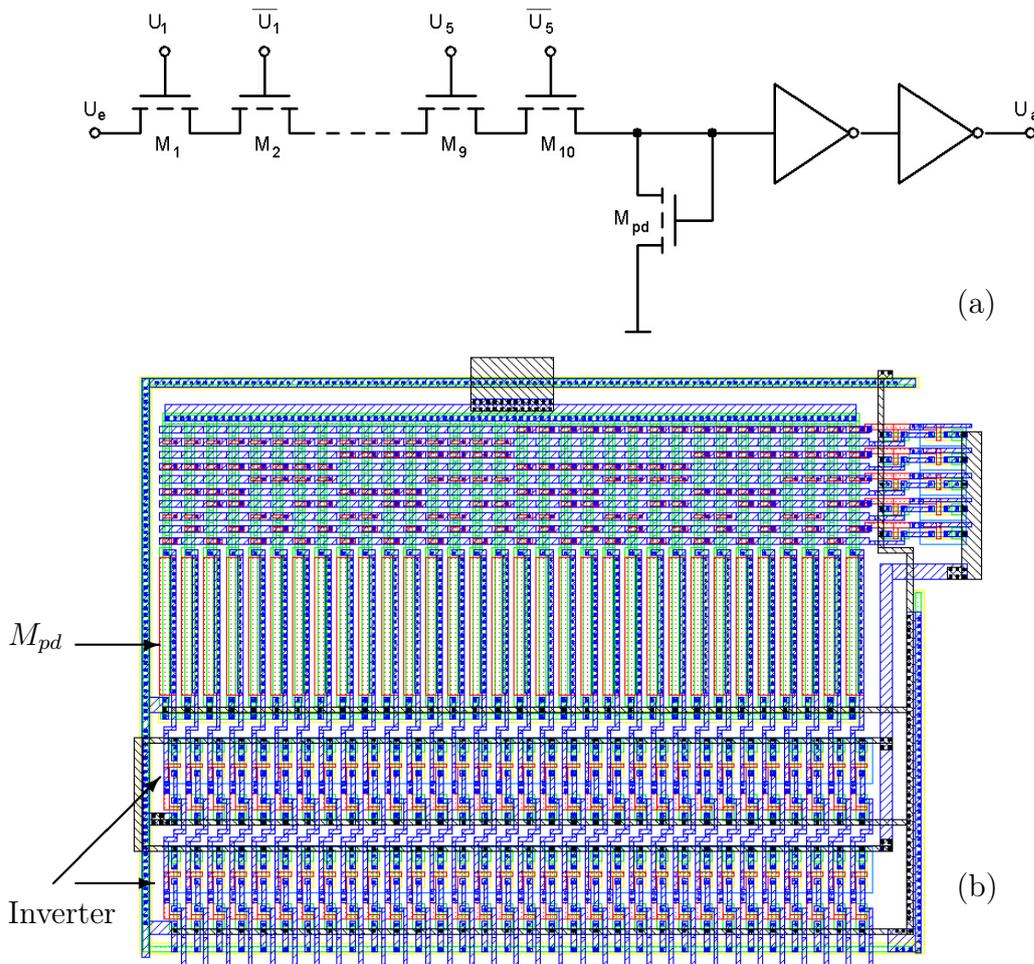


Abbildung 5.14: Aufbau (a) und Layout (b) des Decoders

Die als Diode verschalteten Transistoren mit langem Kanal sorgen dafür, daß die Decoderausgänge im Falle einer logischen Null gegen Masse gezogen werden. Im Layout werden Transistoren mit minimalen Abmessungen verwendet. Das W/L-Verhältnis des Pull-Down-Transistors M_{pd} beträgt $\frac{1}{20}$. Die Inverter negieren die Ausgangssignale jeweils zweimal, so daß der Spannungsabfall über den Schalttransistoren eliminiert und der Spannungshub auf U_{DD} angehoben wird. Die Spannungen U_1 bis und U_5 werden extern durch einen Zähler generiert. Die jeweils negierten Signale werden durch Invertierung on chip erzeugt. Aus layouttechnischen Gründen werden die Verbindungen zwischen den einzelnen Transistoren als aktives Gebiet realisiert. Der resultierende Widerstand beträgt ca. $130 \frac{\Omega}{\mu\text{m}}$ pro Übergang. Bei der Berechnung des Widerstandes einer Kontaktierung mittels Metall1 sind aufgrund des sehr geringen Schichtwiderstandes der Metallisierung lediglich die beiden Kontaktwiderstände zu berücksichtigen. Sie betragen

jeweils 60Ω . Bei den hier auftretenden Abständen kann der Einfluß des zusätzlichen Widerstandsbeitrags vernachlässigt werden.

In einem Sensor mit größerer Pixelzahl wäre es sinnvoll, den aufgrund seines einfachen Aufbaus hier verwendeten Decoder z.B. durch eine Variante aus NAND- bzw. NOR-Gattern zu ersetzen. Dadurch könnte der bei der Serienschaltung zahlreicher Schalter auftretende Serienwiderstand minimiert werden.

5.2.4 Die CDS-Schaltung

Der Aufbau der CDS-Schaltung ist in Abbildung 5.15 dargestellt [Benthien99].

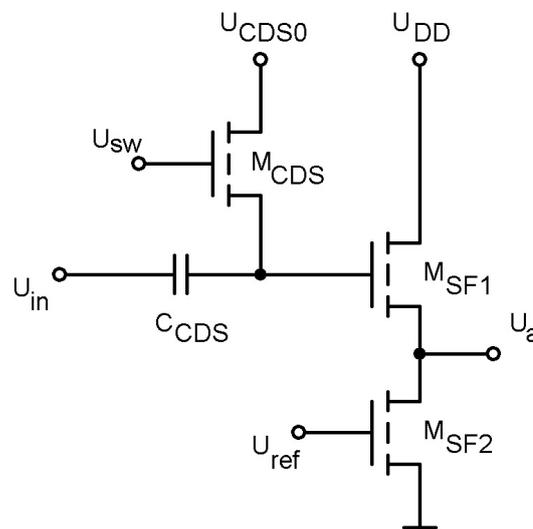


Abbildung 5.15: Schaltung zur Doppelabtastung (CDS)

Die Schaltung arbeitet wie folgt. Der Knoten CDS wird über den Schalter M_{CDS} zunächst auf das Potential U_{CDS0} gelegt. Die linke Platte des Kondensators C_{CDS} befindet sich auf dem Potential des FPN-behafteten ausgelesenen Signals \hat{U}_{pix} . Über C_{CDS} liegt mithin die Spannung $U_{CDS0} - \hat{U}_{pix}$. Nun wird der Schalter M_{CDS} geöffnet. Das anschließende Auslesen des ebenfalls FPN-behafteten Resetwerts \hat{U}_{reset} führt dazu, daß sich das Potential auf der rechten Kondensatorplatte nun berechnen läßt zu

$$U_{CDS} = U_{CDS0} - \frac{C_{CDS}}{C_{CDS} + C_{SF,in}} \cdot (\hat{U}_{pix} - \hat{U}_{reset}). \quad (5.9)$$

Dieser Wert ist durch die Differenzbildung frei von FPN nullter Ordnung. Eine ausführliche Herleitung der Spannung U_{CDS} findet sich im Anhang B. Im LACS ist der Ausgang der CDS-Schaltung durch einen NMOS-Sourcefolger vom Eingang des Spaltentreibers getrennt, um die Eingangskapazität der der CDS-Schaltung folgenden Stufe zu minimieren. Die Amplitude des CDS-Ausgangssignals kann im LACS je nach Beleuchtungsstärke des detektierten Signals zwischen wenigen mV und etwa 2 V variieren. Durch Variation von U_{CDS0} ist eine Anpassung an den Arbeitspunkt des Sourcefolgers möglich.

5.2.5 Der Sourcefolger

Im LACS wird zum Auslesen des Pixelsignals ein NMOS-Sourcefolger verwendet. Das Pixelausgangssignal variiert je nach Stärke des Signallichts zwischen 0,5 V und 3,3 V. Ein PMOS-Sourcefolger würde zu einer Pegelverschiebung um $|U_{th,p}| \approx 0,72$ V führen und somit die Dynamik des Ausgangssignals deutlich einschränken. Durch den NMOS-Sourcefolger erfährt das Signal einen negativen Offset, so daß es am Ausgang der Stufe näherungsweise zwischen 0 V und 2,8 V variiert und damit den vollen Dynamikumfang des Pixels enthält. Abbildung 5.16 zeigt die simulierte Übertragungskennlinie des verwendeten Sourcefolgers.

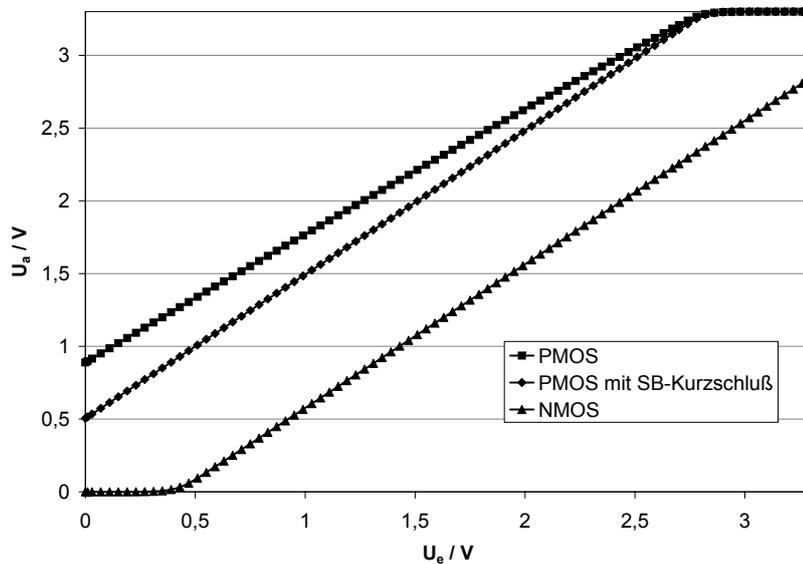


Abbildung 5.16: Übertragungskennlinien verschiedener Sourcefolger

Für den Treiber gilt $W_{SF1} = L_{SF1} = 1 \mu\text{m}$, für den Lasttransistor $W_{SF2} = 1 \mu\text{m}$ und $L_{SF2} = 4 \mu\text{m}$. Ebenfalls dargestellt sind die Übertragungskennlinien eines PMOS-Sourcefolgers sowie eines PMOS-Sourcefolgers mit Source-Bulk-Kurzschluß. Letzterer hat den Vorteil, daß durch die Substrataussteuerung hervorgerufene Nichtlinearitäten eliminiert werden können. Die beiden PMOS-Transistoren müssen allerdings in separaten n-Wannen realisiert werden, was zu erhöhtem Platzbedarf führt. Da in einem CMOS-Prozeß mit p-Substrat alle NMOS-Transistoren prinzipiell im selben Substrat realisiert werden, läßt sich kein NMOS-Sourcefolger mit Source-Bulk-Kurzschluß realisieren.

Nachteilig wirkt sich neben der Reduzierung des Spannungshubs durch die Verstärkung $v_{u,SF} < 1$ die Nichtlinearität der Übertragungskennlinie eines Sourcefolgers aus. Diese rührt zum einen von der Abhängigkeit der Schwellspannung des Treibers von dessen Sourcepotential und zum anderen vom Bodyeffekt. Die Verstärkung des Sourcefolgers liegt bei $v_{u,SF,N} \approx 1$. Eine Herleitung des Rauschens eines Sourcefolgers findet sich in Anhang D.

5.3 Meßtechnische Untersuchung des LACS

Dieses Kapitel beschreibt die meßtechnische Charakterisierung des LACS. Der 32×32 -Pixel Prototyp wurde mit Hilfe der in Simulationen ermittelten Signale angesteuert. Unter verschiedenen optischen Bedingungen wurden Bilder mit und ohne Zwischenspeicherung der Pixelwerte aufgenommen.

5.3.1 Kamera

Für den LACS wurde eine Kamera entwickelt, die alle nötigen Steuersignale für den Sensor zur Verfügung stellt und das Bildsignal an einen Rechner sendet [Lenk05]. Das Blockschaltbild der Kamera zeigt Abbildung 5.17.

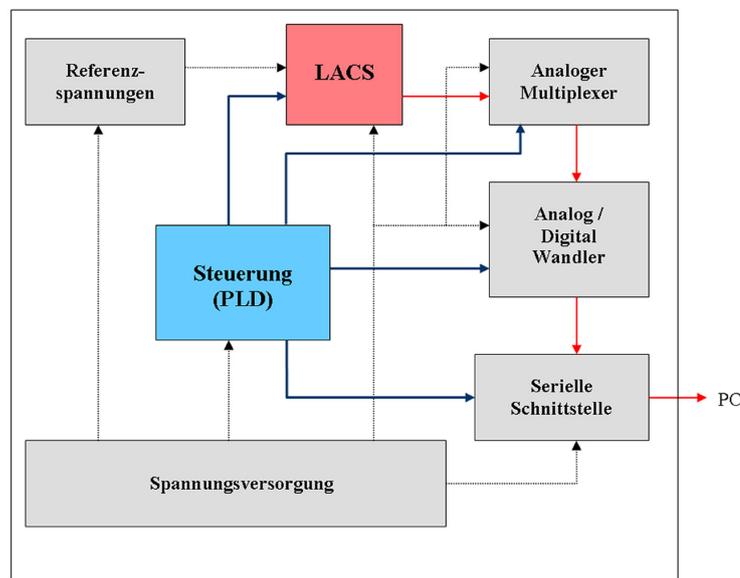


Abbildung 5.17: Blockschaltbild der lokal autokompensierenden Kamera

Die zentrale Funktionseinheit der Kamera ist ein PLD (**P**rogrammable **L**ogic **D**evice). Dieser steuert den Bildsensor sowie den Multiplexer, den A/D-Wandler und die serielle Schnittstelle, über die die Bilddaten an einen PC gesendet und dort ausgewertet werden. Zusätzlich zu den digitalen Steuersignalen benötigt der LACS mehrere konstante Referenzspannungen, die ebenfalls von der Kamera bereitgestellt werden. Abbildung 5.18 zeigt ein Foto der lokal autokompensierenden Kamera. Am Gehäuse läßt sich die Integrationszeit mit Hilfe eines Schalters zwischen 2,73 ms, 5,46 ms und 10,92 ms wählen.

5.3.2 Korrektur

Die digitalisierten Bilddaten können nach der Übertragung an den Rechner korrigiert werden, um die PRNU (**P**hotoresponse **N**on-**U**niformity) auszugleichen. Hierzu wurde eine Software entwickelt, die das FPN nullter Ordnung der Pixel ausgleicht. Es wurden zwei verschiedene Korrekturverfahren getestet.



Abbildung 5.18: Lokal autokompensierende Kamera

5.3.2.1 Multiplikative Korrektur

Beim multiplikativen Korrekturverfahren wird der Spannungshub der Pixelausgangssignale in fünf gleich große Intervalle unterteilt. Jedem Pixel wird für jedes Intervall ein Korrekturwert zugewiesen, der wie folgt zu bestimmen ist. Es werden gleichmäßig beleuchtete Bilder aufgenommen, deren Beleuchtungsintensität so gewählt wird, daß die Ausgangssignale in einem der fünf Meßbereiche liegen. Anschließend wird der Mittelwert aller Ausgangssignale gebildet sowie jedem Pixel ein Faktor zugeordnet, mit dem der aktuelle Ausgangswert multipliziert werden muß, um diesen Mittelwert zu erreichen. Bei der späteren Bildaufnahme wird der ausgelesene Spannungswert mit dem Korrekturfaktor multipliziert, der für den Meßbereich ermittelt wurde, in dem sich der Meßwert befindet.

5.3.2.2 Additive Korrektur

Alternativ zur multiplikativen Korrektur wurde eine Korrekturmethode getestet, bei der jedem Pixel ein Offset zugeordnet wird. Zunächst wird wiederum ein gleichmäßig beleuchtetes Bild aufgenommen und der Mittelwert der Signalamplitude der Ausgangssignale aller Pixel gebildet. Die Pixelausgangssignale sollten für dieses Korrekturbild etwa in der Mitte des Meßbereichs liegen. Anschließend wird die Abweichung eines jeden Pixelsignals von diesem Mittelwert bestimmt und als Korrekturwert für dieses Pixel gespeichert. Damit ein gleichmäßig beleuchtetes Bild später als ein solches auf dem Bildschirm zu erkennen ist, muß der Korrekturwert zum Signal addiert werden.

Es hat sich gezeigt, daß die additive Korrektur die besseren Ergebnisse liefert. Diese Tatsache läßt den Schluß zu, daß es sich bei dem im Rohbild vorhandenen FPN bei mäßiger Beleuchtung in erster Linie um FPN nullter Ordnung handelt. Die additive Korrektur wird mit Hilfe einer Software durchgeführt, die die Korrekturwerte automatisch anhand eines Korrekturbildes ermittelt, abspeichert und bei anschließenden Messungen auf die aufgenommenen Rohdaten anwendet.

5.3.3 Versuchsaufbau

In Abbildung 5.19 ist schematisch der Meßaufbau dargestellt, mit dem die LACS-Kamera charakterisiert wurde. Die Messungen wurden in einer Meßbox durchgeführt,

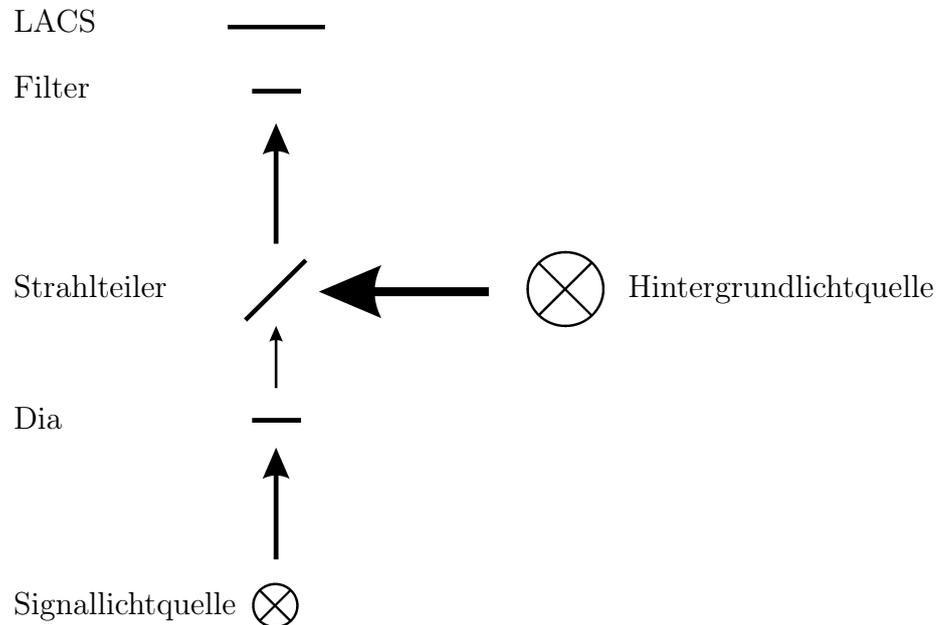


Abbildung 5.19: Schematischer Meßaufbau zur Charakterisierung des LACS

um den Sensor vor dem Einfluß des Tageslichtes zu schützen und definierte Beleuchtungsverhältnisse zu gewährleisten. Als Signalbeleuchtung dient eine weiße LED. Das aufzunehmende Bild wird mit Hilfe eines Dias auf den Sensor projiziert. Die Hintergrundbeleuchtung wird von einer zweiten Lichtquelle erzeugt und über einen Strahlteiler zum Signallicht addiert.

5.3.4 Aufnahme von Bildern

Zur Charakterisierung des Sensors wird das in Abbildung 5.20 (a) dargestellte Bild verwendet. Da die Kamera eine Auflösung von 1024 Bildpunkten besitzt, ist das Originalbild in Abbildung 5.20 (b) rechts für eine bessere Vergleichbarkeit mit den Meßergebnissen in dieser Auflösung dargestellt. Abbildung 5.21 zeigt zwei mit dem LACS aufgenommene Bilder. Das Signal-Hintergrundverhältnis beträgt 25^{-1} (a) bzw. 30^{-1} (b). Der Sensor ist offensichtlich in der Lage, Hintergrundlicht zu kompensieren, das 25 mal stärker ist als die Signalbeleuchtung. Für $SBR = 30^{-1}$ hingegen tritt bereits starkes Rauschen auf. Dies ist durch das starke FPN des Kompensationsstroms zu erklären, dessen Einfluß mit zunehmender Hintergrundbeleuchtung und somit wachsendem I_{comp} zunimmt. Eine Verlängerung der Integrationszeit, die nach Gleichung (2.27) eine Vergrößerung des SNR zur Folge hat, bringt keine Verbesserung. Dies ist darauf zurückzuführen, daß auf diese Weise lediglich der SNR aufgrund des Photonengeräusches erweitert wird.

Die Spannung $U_{GS,kask}$ kann im Moment des Abschaltens von M_{store} leicht angehoben

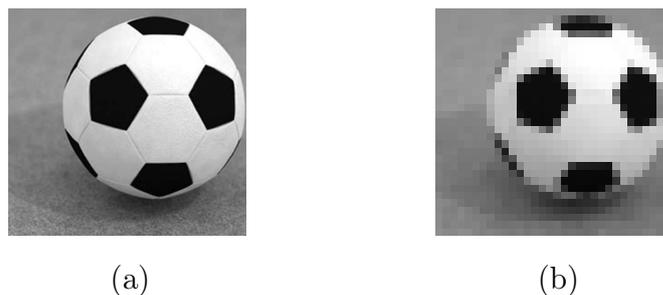


Abbildung 5.20: Auf den Sensor projiziertes Bild in Original- (a) und reduzierter Auflösung (b)

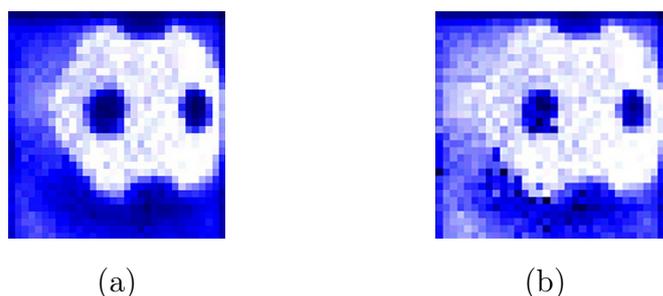


Abbildung 5.21: Mit der LACS-Kamera aufgenommene Bilder mit $SBR = 25^{-1}$ (a) sowie $SBR = 30^{-1}$ (b)

werden, um die Abnahme des Kompensationsstroms I_{comp} aufgrund des Abschaltens des Transistors M_{store} auszugleichen. In einer SPICE-Simulation konnte der Resthintergrundstrom I_{resid} durch diese Maßnahme reduziert werden. Meßtechnisch ließ sich keine sichtbare Verbesserung feststellen. Dies läßt sich ebenfalls auf das starke FPN des Kompensationsstroms bei zurückführen.

5.3.4.1 Einfluß der Integrationszeit

Die drei Aufnahmen, die in Abbildung 5.22 dargestellt sind, wurden unter identischen Beleuchtungsverhältnissen mit unterschiedlichen Integrationszeiten aufgenommen. Es wurde eine relativ starke Beleuchtung gewählt, um den Einfluß der Integrationszeit bei extremen Lichtverhältnissen zu untersuchen.

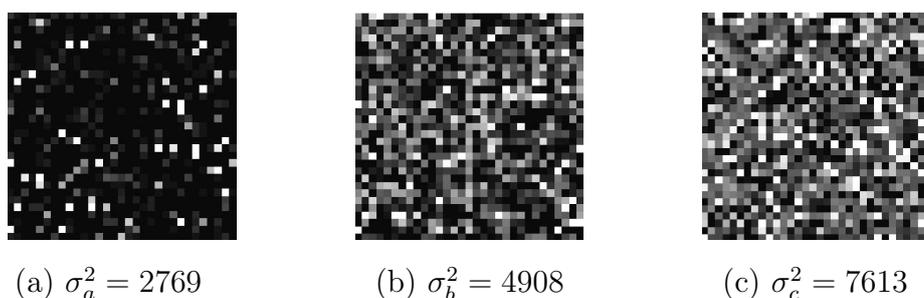


Abbildung 5.22: Mit der LACS-Kamera aufgenommene Bilder, $t_{int} = 2,73$ ms (a), $t_{int} = 5,46$ ms (b) bzw. $t_{int} = 10,92$ ms (c)

In Bild (a) gilt $t_{int} = 2,73$ ms, in Bild (b) $t_{int} = 5,46$ ms und in Bild (c) $t_{int} = 10,92$ ms. Die Helligkeit der Bilder nimmt bei steigender Integrationszeit zu, da der Resthintergrundstrom I_{resid} über einen längeren Zeitraum integriert wird. Bei der Berechnung der mittleren quadratischen Abweichung der einzelnen Pixelwerte wird deutlich, daß die Varianz der Pixelwerte mit steigender Integrationszeit steigt. Dies ist in erster Linie auf das höhere Photonenrauschen zurückzuführen. Obwohl der Signal-Rauschabstand nach Gleichung (2.26) wächst, nehmen die Schwankungen der Pixelwerte wegen der größeren Anzahl an Rauschelektronen zu. Bei der Detektion eines schwachen Lichtsignals ist die Integrationszeit trotz starken Rauschens möglichst lang zu wählen, was jedoch aufgrund des hohen FPNs des Kompensationsstroms I_{comp} nicht meßtechnisch nachgewiesen werden konnte.

5.3.4.2 Einfluß der Beleuchtungsstärke

Bei steigender Beleuchtungsstärke nimmt der Einfluß des FPNs des Kompensationsstroms I_{comp} zu, da I_{comp} steigt. Das Schrotrauschen von I_{comp} und des Photostroms I_{ph} dominieren das Rauschverhalten. Die mittlere quadratische Abweichung der Pixelwerte nimmt folglich bei stärkerer Beleuchtung zu. Die Aufnahmen in Abbildung 5.23 bestätigen dies. Die Bilder wurden mit einer relativ langen Integrationszeit von $t_{int} = 10,92$ ms aufgenommen, um die Schwankungen aufgrund anderer Effekte zu minimieren. An dieser Stelle wird außerdem deutlich, daß der Kompensationsfaktor R_{comp} keine Konstante darstellt². Vielmehr nimmt er offensichtlich bei steigender Beleuchtungsstärke zu, was aus der Abnahme der Helligkeit der Bilder in Abbildung 5.23 (a) bis (c) zu schließen ist. Die trotz starker Hintergrundbeleuchtung relativ dunklen Aufnahmen in Abbildung 5.22 bestätigen dies.

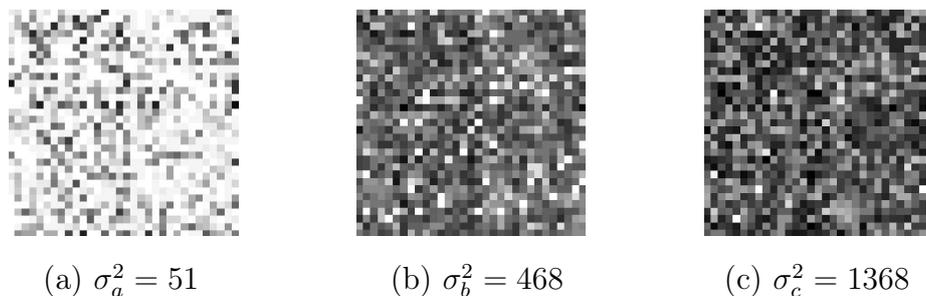


Abbildung 5.23: Mit der LACS-Kamera bei unterschiedlich starker Hintergrundbeleuchtung aufgenommene Bilder

5.3.4.3 Einfluß des Zwischenspeicherns der Signale

Um das FPN abzuschätzen, das durch das Zwischenspeichern der Pixelsignale erzeugt wird, wurden zwei homogen beleuchtete Bilder unter identischen Bedingungen aufgenommen. Beide Aufnahmen sind in Abbildung 5.24 dargestellt. Im Fall (a) wurden die Signale direkt vom Ausgang des Pixelverstärkers an die CDS-Schaltung übertragen.

²vgl. Kapitel ??

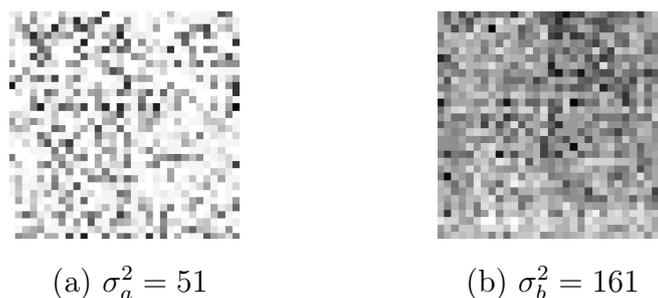


Abbildung 5.24: Mit der LACS-Kamera aufgenommene Bilder: Ohne Zwischenspeichern der Signale (a), mit Zwischenspeichern (b)

Der Transistor M_{st} war abgeschaltet³, so daß die Auslese ohne Zwischenspeicherung vorstatten ging. Bei der Aufnahme des Bildes (b) wurden die Pixelsignale gespeichert und anschließend ausgelesen. Die Beleuchtungsstärke wurde dabei relativ gering gewählt, um den Einfluß des Kompensationsstroms zu minimieren. Die Integrationszeit betrug $t_{int} = 10,92$ ms. Es zeigt sich, daß die mittlere quadratische Abweichung des Bildes durch die Zwischenspeicherung deutlich zunimmt, was bereits in Kapitel 4.5.4 gezeigt wurde.

5.4 Zusammenfassung

Zunächst wird die meßtechnische Charakterisierung verschiedener Bauelemente sowie Testschaltungen auf einem Testchip beschrieben. Hinsichtlich der verschiedenen Ausführungsformen von Dioden zeigen sich nur geringe Unterschiede. Die Variante mit n^+ -Implantation in der n-Wanne weist jenseits einer Wellenlänge von 650 nm eine höhere Empfindlichkeit auf als die übrigen Dioden. Auch ihr Sperrverhalten ist leicht überlegen.

Es wird deutlich, daß in einem LACS-Pixel eine kaskadierte Stromquelle unabdingbar ist, um einen Kompensationsstrom zu gewährleisten, der in hohem Maße unabhängig ist von der Diodenspannung U_D .

Der Leckstrom über einen abgeschalteten PMOS-Transistor bei mäßigen Sperrspannungen der Source-Bulk-Diode kann mit Hilfe einer Testschaltung ermittelt werden. Er beträgt im verwendeten CMOS-Prozeß etwa 18 fA und ist damit um ein Vielfaches höher als der Leckstrom, der von SPICE angegeben wird.

Die theoretisch erzielbare Leistungsfähigkeit des lokal autokompensierenden Sensors wird durch das hohe örtliche Rauschen des Kompensationsstroms stark eingeschränkt. Die am LACS durchgeführten Messungen bestätigen die rechnerisch ermittelten Ergebnisse. Bereits bei einem Signal-Hintergrundverhältnis von $SBR = 30^{-1}$ leidet die Qualität des aufgenommenen Bildes deutlich sichtbar unter dem FPN des Kompensationsstroms. Die Zwischenspeicherung der Signale bringt zusätzliches zeitliches Rauschen und FPN mit sich. Die resultierende Zunahme der Schwankungsbreite der einzelnen Pixelsignale läßt sich meßtechnisch nachweisen. Eine Verlängerung der Integrationszeit schlägt sich ebenfalls in einer höheren Schwankungsbreite nieder, die in erster Linie auf

³vgl. Kapitel 4.2.2

das wurzelförmig mit der Integrationszeit ansteigende Photonenrauschen zurückzuführen ist. Je stärker die zu kompensierende Hintergrundbeleuchtung ist, desto größer ist der Kompensationsstrom I_{comp} , dessen FPN sich wiederum deutlich in einem aufgenommenen Bild niederschlägt.

Auf der Grundlage der Erkenntnisse, die durch die in diesem Kapitel beschriebenen meßtechnischen Untersuchungen gewonnen werden konnten, kann ein Redesign des Pixels erfolgen, das im folgenden Kapitel beschrieben wird.

Kapitel 6

Downscaling und Redesign

Downscaling bezeichnet die Strukturverkleinerung integrierter Schaltungen. Mit der Beherrschung immer aufwendigerer Halbleiterprozesse wächst auch die Packungsdichte auf einem Chip, d.h. die Anzahl integrierter Transistoren pro Fläche, ständig an. Dieser Fortschritt folgte lange dem Gesetz von Moore¹ [Moore65], das eine exponentielle Zunahme der Anzahl der Transistoren über die Jahre beschreibt. Die mögliche Fortsetzung dieses Verlaufs wird kontrovers diskutiert.

Die Entwicklung von Herstellungsprozessen mit immer kleineren Strukturgrößen ist mit immensen Kosten verbunden. Abbildung 6.1 veranschaulicht dies, indem diese Kosten in Relation zum Bruttonationalprodukt verschiedener Länder gesetzt werden. Die Wirt-

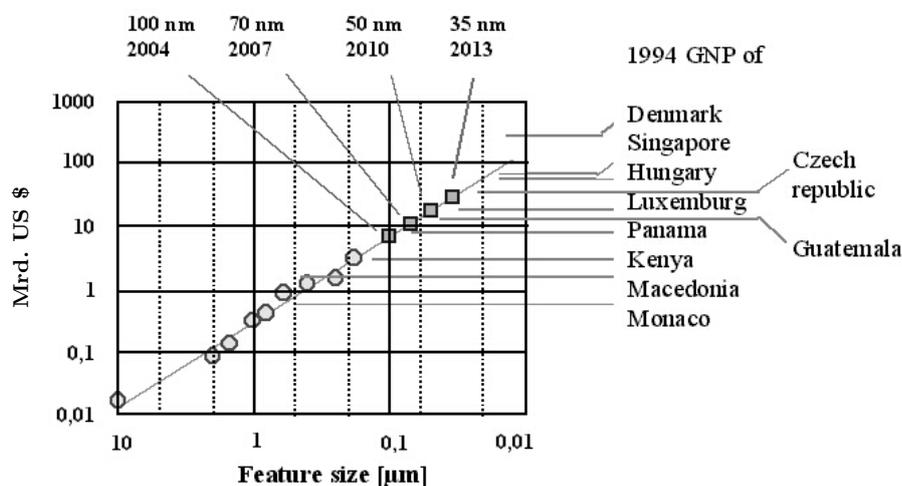


Abbildung 6.1: Kosten einer Prozeßgeneration im Vergleich zum Bruttonationalprodukt verschiedener Staaten [Föll05]

schaftlichkeit einer Generation von Herstellungsprozessen ist somit nur bei stark steigenden Stückzahlen gegeben. Von Alternativen wie der Integration eines Systems auf mehreren, weniger komplexen Chips als mögliche Lösung dieses Problems wurde daher bereits berichtet [Sperling05]. Außerdem stellen physikalische Grenzen, die im folgenden beschrieben werden, ein Hindernis für die dauerhafte Fortsetzung von *Moore's law* dar.

¹In der Literatur wird dieses Gesetz häufig auch als *Moore's law* bezeichnet.

Tabelle 6.1 gibt Aufschluß über die Skalierung einzelner Parameter bei einer Verkleinerung der minimalen Struktur um den Faktor κ [Föll05]. Bei der Ermittlung der einzelnen Faktoren wurde davon ausgegangen, daß die geometrischen Transistorgrößen W , L , t_{ox} sowie x_j jeweils um den Faktor κ abnehmen, während die Dotierungskonzentrationen um den Faktor κ zunehmen. Abhängig davon, ob auch die Betriebsspannung

Parameter	Skalierungsfaktor	
	U_{DD}/κ	$U_{DD} = const$
Packungsdichte	κ^2	κ^2
Stromdichte	κ	κ^3
Feldstärke	1	κ
Leistungsdichte	1	κ
Leistung pro Transistor	$1/\kappa^2$	κ
Verzögerungszeit pro Transistor	$1/\kappa$	$1/\kappa^2$

Tabelle 6.1: Skalierung einzelner Parameter beim Downscaling

einer Skalierung unterliegt, geht der Faktor κ teilweise quadratisch oder sogar in dritter Potenz ein. So bringt die Umstellung von einer $1 \mu\text{m}$ auf eine $0,25 \mu\text{m}$ -Technologie beispielsweise bei konstanter Versorgungsspannung einen Anstieg der Stromdichte um das 64fache mit sich. Gleichzeitig vervierfacht sich die Feldstärke. Wird U_{DD} ebenfalls um den Faktor vier reduziert, so steigt die Stromdichte lediglich um denselben Faktor. Doch eine weitere Reduktion der Versorgungsspannung würde zu einer Abnahme des Signal-Rauschverhältnisses führen. Daher wurde sie lange Zeit trotz Verminderung der minimalen Strukturgröße von $2,5 \mu\text{m}$ auf $0,5 \mu\text{m}$ konstant bei 5 V gehalten, wie das Diagramm in Abbildung 6.2 zeigt. Dies war durch die Optimierung der Herstel-

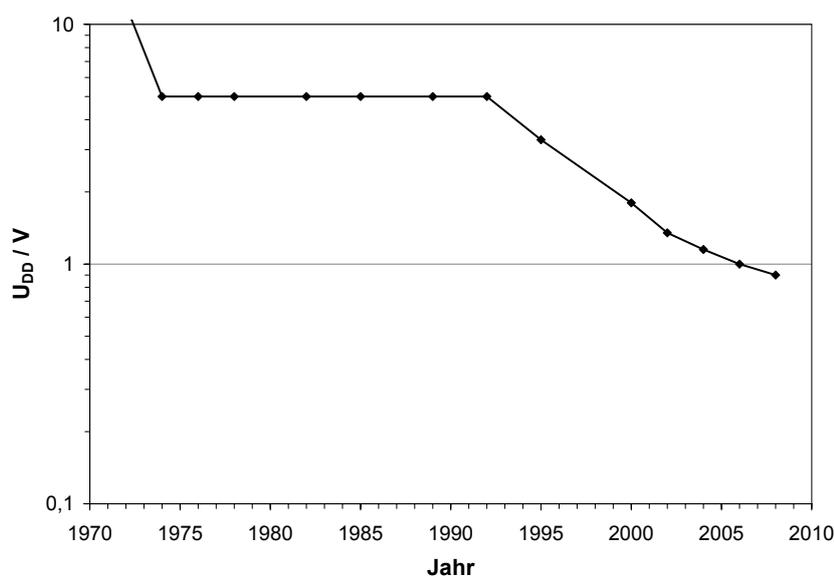


Abbildung 6.2: Entwicklung der Versorgungsspannung integrierter Schaltungen [Narendra03]

lungsprozesse sowie der verwendeten Materialien möglich. Seit dem Schritt von $0,5 \mu\text{m}$

auf $0,35 \mu\text{m}$ sinkt die Versorgungsspannung relativ gleichmäßig und hat mittlerweile die Marke von $1,2 \text{ V}$ erreicht², welche aufgrund des Bandabstandes das Minimum für die Siliziumtechnologie darstellt. Dabei werden Schwellspannungen von $|U_{th}| \approx 0,3 \text{ V}$ erreicht. Diese führen zu einem vergleichsweise sehr hohen Subthresholdstrom, da das minimale Gatepotential lediglich $U_{G,min} = U_{th} - 0,3 \text{ V}$ beträgt³.

Intel fertigt aktuell Prozessoren bereits in einem 65 nm -Prozeß mit acht Metallisierungsebenen. Die Metallisierung besteht dabei aufgrund der besseren Beständigkeit gegen Elektromigration aus Kupfer. Die MOSFETs aus Silizium-Germanium weisen eine effektive Gatelänge von 35 nm und eine Gateoxiddicke von $1,2 \text{ nm}$ auf, so daß eine 6-Transistor SRAM-Zelle auf einer Fläche von $0,57 \mu\text{m}^2$ realisiert werden kann. Daher und aufgrund der von Intel geplanten Einführung einer 45 nm -Technologie im Jahr 2007 sowie einer 32 nm -Technologie 2009 wird *Moore's law* zumindest in naher Zukunft weiterhin Gültigkeit behalten [Moore05]. Zu beachten ist jedoch, daß die treibende Kraft der Entwicklung zunächst die Digitaltechnik ist. Um die beschriebenen Technologien auch für Analoganwendungen wie z.B. Bildsensoren zu erschließen, bedarf es weiteren Entwicklungsaufwandes [Deshpande02].

Neben diesen allgemeinen Betrachtungen werden in diesem Kapitel die Auswirkungen des Downscalings auf analoge integrierte Schaltungen sowie insbesondere auf Bildsensoren betrachtet. Hierbei werden ein CMOS-Standardpixel und ein autokompensierendes Pixel betrachtet. Wichtige Größen wie Empfindlichkeit, Dynamik und Signal-Rauschabstand werden für Layouts mit $0,35 \mu\text{m}$ und mit $0,18 \mu\text{m}$ minimaler Strukturgröße betrachtet.

6.1 Empfindlichkeit und Dynamik

Die Änderung der Empfindlichkeit von Bildsensoren beim Downscaling wird im wesentlichen durch die Photodiode sowie den Pixelverstärker bestimmt. Dieser ist im LACS bisher als Sourceschaltung ausgeführt und weist eine Verstärkung von $v_{u,pix} = -93,7$ auf. Im $0,18 \mu\text{m}$ -Prozeß beträgt die Verstärkung eines entsprechend skalierten Verstärkers $v_{u,pix}^* = -76,4$. Da die Versorgungsspannung von $3,3 \text{ V}$ auf $1,8 \text{ V}$ sinkt, resultiert die Strukturverkleinerung in einer deutlichen Abnahme des Spannungshubs der Ausgangsspannung.

6.1.1 Rauschen

Generell nimmt das Rauschen im Kanal mit steigender Kanaldotierung durch Ionenimplantation aufgrund der damit verbundenen Defekte im Kristall zu [Yoshitomi99]. Abhilfe kann durch ein alternatives Dotierungsverfahren geschaffen werden, bei dem der Dotierstoff aus dem Polysiliziumgate durch das Gateoxid in den Kanal diffundiert wird. Dieses Verfahren ist gegenüber der Implantation von Ionen weniger kristallschädigend.

²Schaltungen, die z.B. im 90 nm -Prozeß von TSMC gefertigt wurden, arbeiten mit einer Versorgungsspannung $U_{DD} = 1,2 \text{ V}$.

³vgl. Gleichung (A.1)

Eine weitere Optimierungsmöglichkeit besteht in der Verwendung eines asymmetrischen Kanals, wie er von Deshpande et al. beschrieben wird [Deshpande02]. Das Dotierungsprofil wird hier so eingestellt, daß Kurzkanaleffekte kompensiert werden. Im Sättigungsbereich läßt sich so eine Abnahme des Rauschens um bis zu 60% erzielen.

6.1.2 Photodiode

Eine meßtechnische Untersuchung einer im 0,18 μm -Prozeß realisierten Photodiode war im Rahmen dieser Arbeit nicht möglich. Das zu erwartende Verhalten wird daher im folgenden abgeschätzt. Da die Eindringtiefe der n^+ - bzw. p^+ -dotierten Gebiete⁴ bei einer Verkleinerung der minimalen Strukturgröße abnimmt, ist mit einer Variation des Verlaufs der spektralen Empfindlichkeit zu rechnen. Die Photostromdichte hängt neben den geometrischen Gegebenheiten des pn-Übergangs von den Dotierungskonzentrationen ab. Angaben hinsichtlich dieser Größen finden sich für die betrachteten Prozesse lediglich zur Dotierung der n-Wanne und des Substrats. Aus diesem Grund können Abschätzungen bzgl. Dioden, die nicht als n-Wanne im p-Substrat realisiert werden, lediglich qualitativ erfolgen.

6.1.2.1 Photostrom

Da die Dotierungskonzentration des Substrats nahezu unverändert bleibt, sind bei einer Abschätzung des Photostroms zunächst die Auswirkungen der steigenden Dotierung der n-Wanne zu berücksichtigen. Sie steigt von $8,52 \cdot 10^{16} \text{ cm}^{-3}$ auf $4,16 \cdot 10^{17} \text{ cm}^{-3}$. Zum einen sinkt als Folge dessen die Raumladungszonenweite, so daß Ladungsträger, die tiefer im Substrat generiert wurden, weniger effizient bzw. teilweise gar nicht gesammelt werden und somit nicht zum Photostrom beitragen können. Zum anderen beträgt die Versorgungsspannung im 0,18 μm -Prozeß nur noch 1,8 V im Vergleich zu 3,3 V im 0,35 μm -Prozeß. Somit nimmt auch die Spannung über dem betrachteten pn-Übergang deutlich ab. Beides führt zu einer Reduktion der Empfindlichkeit insbesondere für Licht größerer Wellenlängen.

Der Photostrom in einer CMOS-Photodiode setzt sich aus drei Komponenten zusammen [Radovanovic03]. Im Substrat und in der n-Wanne fließen aufgrund der Gradienten im Ladungsträgerprofil Diffusionsströme. Den größten Anteil des Gesamtphotostroms macht hierbei der Substratdiffusionsstrom aus. Generell ist beim Downscaling aufgrund der einhergehenden Zunahme der Substratdotierung mit einer Abnahme der Photoempfindlichkeit zu rechnen, zumal der Einfluß des Substratdiffusionsstroms aufgrund der geringeren Eindringtiefe der n-Wanne weiter wächst.

Die Empfindlichkeit leidet darüber hinaus unter der geringeren Größe der Pixel und somit auch der Photodiode. Der Grund hierfür ist wiederum, daß der größte Teil des Photostroms im Substrat generiert wird, so daß bei einer Verkleinerung der Diode der relative Anteil derjenigen Photoladungsträger zunimmt, der durch laterale Diffusion und Rekombination verloren geht [Brouk02]. Diese lateralen Verluste sinken mit wachsender Ausdehnung der Photodiode. Um sie zu minimieren, ist die Photodiode in einem Pixel

⁴vgl. Abbildung 5.3

bei gegebenem Füllfaktor folglich quadratisch zu entwerfen.

Einen weniger großen Einfluß auf die Quanteneffizienz hat die Schichtenfolge, aus der die Fotodiode besteht. Lediglich die Kombination aus p^+ -Gebiet und n-Wanne weist eine leicht geringere Empfindlichkeit auf als die übrigen Varianten, da der pn-Übergang relativ nah an der Oberfläche liegt. Außerdem sorgt der parasitäre pn-Übergang der n-Wanne zum p-Substrat für Verluste, da hier Ladungsträger gesammelt werden, die jedoch nicht zum Photostrom beitragen [Brouk02]. Zur Optimierung der Photoempfindlichkeit ist eine möglichst große Photodiode ohne parasitären pn-Übergang zu wählen, die quadratisch sein sollte, um laterale Verluste zu minimieren.

6.1.2.2 Dunkelstrom

Der Dunkelstrom der Photodiode bestimmt grundsätzlich die untere Detektionsgrenze eines Bildsensors und somit seinen Dynamikbereich. Eine Minimierung des Dunkelstroms wird nicht zuletzt auch deshalb angestrebt, weil die hohe Empfindlichkeit einer Photodiode durch den Dunkelstrom bzw. das durch ihn verursachte Rauschen nicht genutzt werden kann. Dies ist dann der Fall, wenn durch geringe Beleuchtung ein Photostrom generiert wird, der kleiner ist als der Dunkelstrom und mithin nicht detektierbar ist. In zahlreichen Veröffentlichungen wurden daher Konzepte zur Reduktion bzw. Kompensation des Dunkelstroms vorgestellt, von denen im folgenden einige beispielhaft vorgestellt werden.

Shih et al. stellten eine Struktur vor, bei der die Photodiode bei einer Spannung von $U_D \approx 0$ V arbeitet [Shih04]. Dadurch sinkt der Strom gegenüber einer in Sperrichtung vorgespannten Diode insgesamt. Die Reduktion des Dunkelstroms übertrifft dabei jedoch die des Photostroms deutlich. Auf diese Weise wird aufgrund des geringeren Dunkelstromrauschens das Signal-Rauschverhältnis verbessert und auch der Dynamikumfang nimmt bei gleicher Anzahl akkumulierter Photoladungsträger bzw. entsprechend verlängerter Integrationszeit zu.

Eine bestimmte Layouttechnik wird von einer Gruppe um Choubey vorgeschlagen, um den Dunkelstrom zu reduzieren [Choubey05]. Im Pixel wird eine Photodiode durch eine n^+ -Implantation im p-Substrat realisiert. Ein Guardring aus Polysilizium sorgt dafür, daß sich n^+ -Gebiet und Feldoxid nicht berühren, da eine der Hauptursachen für den Dunkelstrom Defekte am Übergang von Implantation und Feldoxid sind. Dies führt zu einer Verringerung des Dunkelstroms um den Faktor vier bis fünf.

Takayanagi et al. geben als dominierende Ursachen für den Dunkelstrom zwei unterschiedliche Effekte an [Takayanagi01]. Der Gatestrom des Auslesetransistors trägt zum Dunkelstrom bei. Dieser Gatestrom nimmt bei Transistoren mit sehr dünnem Gateoxid mit steigender Gatelänge zu und ist durch heiße Ladungsträger bedingt [Taur02]. Diese führen darüber hinaus zum Entstehen von Photonen, die wiederum Elektronen-Loch-Paare generieren. Dadurch erfährt der Dunkelstrom eine weitere Zunahme. Um diese zu minimieren, kann ein PMOS-Transistor als Auslesetransistor implementiert werden, da die geringere Löcherbeweglichkeit das Entstehen heißer Ladungsträger gegenüber einem NMOS-Transistor reduziert. Wird gleichzeitig als Sensorelement eine n^+ /p-Wannen-Struktur verwendet, können so die meisten durch heiße Elektronen indirekt generierten Elektron-Loch-Paare zu den Wannenkontakten transportiert werden und liefern mithin

keinen Beitrag zum Dunkelstrom.

Zur Untersuchung des Einflusses des Downscalings auf den Dunkelstrom wird zunächst der Ausdruck für die Sperrstromdichte einer Diode betrachtet [Böhm89].

$$j_{sperr} = j_0 \cdot \left[\exp\left(\frac{U}{U_T}\right) - 1 \right] - \frac{q}{2\tau_0} \cdot n_i \cdot w_0 \cdot \sqrt{1 + \frac{U}{U_D}} \quad (6.1)$$

mit

$$j_0 = q \cdot \left[\frac{D_n}{L_n} \cdot n_{p0} \cdot \coth\left(\frac{d_p - w_p}{L_n}\right) + \frac{D_p}{L_p} \cdot p_{n0} \cdot \coth\left(\frac{d_n - w_n}{L_p}\right) \right]. \quad (6.2)$$

Hierin bezeichnet U_T die Temperaturspannung, τ_0 die Ladungsträgerlebensdauer, die für Elektronen und Löcher in erster Näherung gleich sein soll und w_0 die Raumladungszonenweite. w_n bzw. w_p stellen die Weite der Raumladungszone, d_n bzw. d_p die Enden der Bahngebiete des pn-Übergangs dar. Die Diffusionskonstanten D_n und D_p hängen proportional von den jeweiligen Ladungsträgerbeweglichkeiten ab. Aufgrund der steigenden Dotierungskonzentrationen nehmen beide Größen beim Downscaling ab. Gleiches gilt für die Diffusionslängen L_n und L_p , die neben der Lebensdauer ebenfalls mit der Beweglichkeit verknüpft sind, sowie für die Lebensdauer τ_0 selbst. Demgegenüber steigen die Ladungsträgerkonzentrationen n_{p0} und p_{n0} sowie n_i . Neben den variierenden Materialeigenschaften muß auch die auftretende Feldstärke aufgrund kleinerer Strukturen betrachtet werden. In der Literatur wird ein Rückgang der Tiefe des pn-Übergangs von Source- bzw. Draingebiet zum Substrat von 70 nm (0,35 μm -Prozeß) auf 30 nm (0,18 μm -Prozeß) beschrieben [Vuong97]. Bei gleichzeitiger Abnahme der Versorgungsspannung von 3,3 V auf 1,8 V beträgt die Zunahme der Feldstärke über einem n⁺-Substrat-Übergang 27%. Diese Betrachtungen zeigen, daß insbesondere der Dunkelstrom bei zukünftigen Generationen von Bildsensoren ein Problem darstellen kann.

6.2 Einfluß des Downscalings auf den Bildsensor LACS

Entsprechend Gleichung (2.26) hängt das minimale darstellbare Signalhintergrundverhältnis SBR_{min} einer Szene von der Anzahl akkumulierter Photoladungsträger ab. Diese Anzahl wird von der Größe der Integrationskapazität sowie dem zur Verfügung stehenden Spannungshub bestimmt. Beim Downscaling ergibt sich aufgrund des geringeren Platzbedarfs für die Pixelelektronik bei konstantem Füllfaktor die Möglichkeit, den negativen Einfluß der durch die Abnahme der Versorgungsspannung verursachten Reduzierung des Spannungshubs zu kompensieren. Dies kann durch die Implementierung einer größeren Integrationskapazität erfolgen, auf der eine größere Anzahl von Photoladungsträgern gesammelt werden kann, bevor die ebenfalls der Skalierung unterliegende Sättigung erreicht wird. Dabei würde jedoch die Empfindlichkeit des Sensors verringert, d.h. der Spannungshub pro integriertem Photoladungsträger. Mithin ist mit einer Abnahme der Leistungsfähigkeit des autokompensierenden Prinzips zu rechnen, da sich die Kombination aus hoher Empfindlichkeit und großer Anzahl akkumulierter Photoladungsträger bei kleineren Strukturen schwieriger realisieren läßt.

Ein anderer zu betrachtender Aspekt ist das FPN. Wie zuvor beschrieben erfährt die Performance des LACS durch die hohen statistischen Schwankungen des Kompensationsstroms eine deutliche Einschränkung. SBR_{min} ließe sich folglich verkleinern, wenn

das FPN sinken würde. Generell ist beim Downscaling jedoch mit einer Zunahme des Ortsrauschens zu rechnen [Kinget05].

6.2.1 Nichtidealitäten im LACS-Pixel

Im folgenden wird der Einfluß des Downscalings auf die in Kapitel 4.3 beschriebenen Nichtidealitäten analysiert. Es wird dabei davon ausgegangen, daß die minimale Strukturgröße von aktuell $0,35 \mu\text{m}$ auf $0,18 \mu\text{m}$ reduziert wird.

6.2.1.1 Taktdurchgriff

Bei der Betrachtung des Taktdurchgriffs wird die Variation der in Gleichung (4.4) auftretenden Größen betrachtet. Entsprechend den von MOSIS veröffentlichten BSIM3v3 Transistormodellen ist die Gate-Source-Kapazität C_{GS} im $0,18 \mu\text{m}$ -Prozeß um das Dreifache größer als im $0,35 \mu\text{m}$ -Prozeß. Dies liegt in erster Linie an der geringeren Gateoxid-dicke. Auch die Gatekapazität nimmt bei identischen Transistorgeometrien aufgrund des nur etwa halb so dicken Gateoxids und der höheren Substratdotierung um etwa 78% zu. Da die Versorgungsspannung und somit der erforderliche Spannungshub am Gate des Speichertransistors sinkt, wird die Änderung der Gatekapazität in erster Näherung kompensiert. Aus diesem Grund ist insgesamt nur mit einer sehr geringen Änderung der Fehlerspannung durch den Taktdurchgriff zu rechnen. Für eine bessere Vergleichbarkeit wird die Abweichung auf die Versorgungsspannung bezogen. Bei annähernd konstantem Fehler nimmt die relative Abweichung aufgrund der Reduzierung der Versorgungsspannung um 45% durch die Skalierung deutlich zu.

6.2.1.2 Ladungsinjektion

Da im TSMC $0,18 \mu\text{m}$ -Prozeß keine zweite Poly-Schicht zur Verfügung steht, muß die Speicherkapazität als Metall-Metall- oder MOS-Kapazität ausgeführt werden. Dabei ist zu beachten, daß das FPN einer MOS-Kapazität das der Poly-Kapazität übersteigt. Trotz des deutlich größeren Kapazitätsbelags ist mit einer Zunahme des relativen FPN der Speicherkapazität zu rechnen. Der Kapazitätsbelag der Metall-Metall-Anordnung liegt in der Größenordnung des Poly-Kondensators, während die MOS-Kapazität bei gleicher Fläche eine wesentlich größere Speicherkapazität zuläßt, was die Auswirkungen von Taktdurchgriff und Ladungsinjektion deutlich mindert.

Bei der Abschätzung der Kanalladung muß zunächst der Spannungshub $\Delta U_{G,store,max} = U_{DD} - U_{th,p}$ betrachtet werden. Dieser sinkt von ca. $2,6 \text{ V}$ im $0,35 \mu\text{m}$ -Layout auf etwa $1,3 \text{ V}$ beim $0,18 \mu\text{m}$ -Prozeß. Gleichzeitig nimmt der Gatekapazitätsbelag um etwa 78% zu. Schließlich ist die verringerte Dimension des Schalttransistors zu betrachten. Die Gatefläche sinkt von $0,36 \mu\text{m}^2$ auf $0,073 \mu\text{m}^2$. Insgesamt ergibt sich aus diesen Größen näherungsweise eine Reduzierung der Kanalladung um den Faktor

$$\frac{Q_{ch(0,35\mu\text{m})}}{Q_{ch(0,18\mu\text{m})}} = \frac{C'_{ox(0,35\mu\text{m})} \cdot W_{store(0,35\mu\text{m})} \cdot L_{store(0,35\mu\text{m})} \cdot \Delta U_{G,store(0,35\mu\text{m})}}{C'_{ox(0,18\mu\text{m})} \cdot W_{store(0,18\mu\text{m})} \cdot L_{store(0,18\mu\text{m})} \cdot \Delta U_{G,store(0,18\mu\text{m})}} \approx 5. \quad (6.3)$$

Bei einer konstanten Speicherkapazität ließe sich der durch die Ladungsinjektion bedingte Fehler der Spannung U_{store} deutlich verringern. Die Betrachtung der Abweichung in Relation zur Versorgungsspannung ergibt eine Abnahme um etwa 44%. Wird der Schalttransistor in beiden Fällen mit minimalen Geometrien⁵ angenommen, so reduziert sich die Gatefläche im zweiten Fall etwa um den Faktor 5. Die Zunahme des Gatekapazitätsbelags wird dadurch mehr als kompensiert, und die Gatekapazität $C_{G,store}$ nimmt insgesamt um 35% ab.

6.2.1.3 Leckströme

Die Überlegungen bezüglich des Dunkelstroms der Photodiode lassen sich auf den Leckstrom über die Source- bzw. Drain-Bulk-Diode eines Transistors übertragen. SPICE berechnet für den Sperrstrom über die Source-Bulk-Diode des Speichertransistors im 0,18 μm -Prozeß $I_{leak} = 344 \cdot 10^{-18}$ A. Darüber hinaus spielen im Zuge des Downscalings jedoch auch andere Leckmechanismen eine immer größere Rolle [Elgharbawy05]. Das Sinken der Schwellspannung hat einen exponentiellen Anstieg des Subthresholdstroms zur Folge. Aufgrund dessen und anderer Leckströme wie des Gate-Leckstroms werden bis zu 40% des Gesamtleistungsbedarfs eines 90 nm-Digital-ICs durch Leckströme verursacht. Beim Unterschreiten einer Mindestdicke des Gateoxids von ca. 2 nm kann der Gate-Leckstrom gegenüber dem Subthresholdstrom nicht mehr vernachlässigt werden, was zuvor durchaus legitim war. So beträgt der Subthresholdstrom eines im NEC 100 nm-Prozeß gefertigten NMOS-Transistors pro Gatefläche 0,3 $\frac{\text{nA}}{\mu\text{m}}$, während über das Gate 0,65 $\frac{\text{nA}}{\mu\text{m}}$ fließen [Ono01].

6.3 Redesign

Das Layout des LACS Prototypen wurde in erster Linie im Hinblick auf zuverlässige Funktionalität entworfen. Auf einige mögliche Varianten und Optimierungen wurde zugunsten einer geringen Anzahl von Fehlerquellen verzichtet, da die Finanzierung eines Redesigns nicht sichergestellt war, und daher die Validierung des lokal autokompensierenden Prinzips im Vordergrund stand. In diesem Kapitel wird auf einige Optimierungsmöglichkeiten des aktuellen Design eingegangen.

6.3.1 Speicherkapazität C_{store}

Wie in Kapitel 4.5.2.4 beschrieben, bringt die Realisierung von C_{store} als MOS-Kapazität einige Vorteile mit sich, die sich in einer Verbesserung der Performance des LACS bemerkbar machen. Um bei einer Vergrößerung der Kapazität weder den Füllfaktor zu reduzieren, noch die Pixelfläche zu vergrößern, bietet sich die Realisierung der Kapazität als MOS-Varaktor an. Da M_{comp} im Subthresholdbereich betrieben wird, liegt die Spannung U_{store} ausnahmslos im Bereich von etwa 2,6 V. Ein NMOS-Varaktor besitzt eine Schwellspannung von etwa 0,5 V und befindet sich somit dauerhaft in der starken

⁵ $W_{0,35\mu\text{m}} = L_{0,35\mu\text{m}} = 0,6 \mu\text{m}$ sowie $W_{0,18\mu\text{m}} = L_{0,18\mu\text{m}} = 0,27 \mu\text{m}$

Inversion. In diesem Betriebsbereich weist eine MOS-Kapazität keine Spannungsabhängigkeit auf und ist daher als Kondensator mit konstanter Kapazität anzusehen. Die Größe der MOS-Kapazität läßt sich sowohl mit Hilfe der von MOSIS bereitgestellten Prozeßparameter rechnerisch als auch simulativ ermitteln. Wird die Pixelfläche verglichen mit dem aktuellen Layout konstant gehalten, so ergibt sich eine Kapazität von $C_{store} = 1,71$ pF, so daß die Kapazität etwa um den Faktor 6,5 vergrößert werden kann. Vor allem im Hinblick auf das starke FPN des Kompensationsstroms ist der Abschaltvorgang des Schalters M_{store} mithin nahezu vernachlässigbar.

6.3.2 Pixelverstärker

In Kapitel 4.5.3 wurden verschiedene Varianten von Pixelverstärkern hinsichtlich ihrer Verstärkung sowie des FPNs untersucht. Der im aktuellen Design verwendete Verstärker mit NMOS-Treiber und PMOS-Last weist zwar eine sehr hohe Verstärkung auf, bringt jedoch gleichzeitig ein relativ starkes örtliches Rauschen sowie eine hohe Miller-Eingangskapazität mit sich. In einem Redesign findet aufgrund dessen ein Kaskodeverstärker Verwendung. Dieser minimiert die Vergrößerung der Detektorkapazität durch den Millereffekt, was zu einer höheren Empfindlichkeit des Sensors führt. Dabei ist jedoch zu berücksichtigen, daß eine kleinere effektive Integrationskapazität auch zu einem schnelleren Erreichen der Sättigungsspannung führt. Gerade in Anbetracht des hohen FPNs des Kompensationsstroms kann der Millereffekt in diesem Zusammenhang mithin auch von Vorteil sein. Nichtsdestoweniger spricht das geringere FPN des Kaskodeverstärkers für dessen Implementierung.

6.3.3 Layout

Das Layout des optimierten LACS-Pixels ist in Abbildung 6.3 dargestellt. Es wurden dabei die Designrules des 0,18 μm -CMOS-Prozesses von TSMC verwendet. Der Füllfaktor

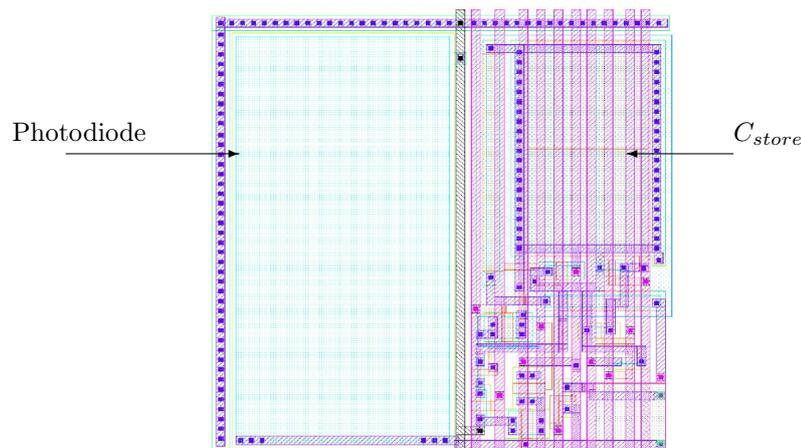


Abbildung 6.3: Layout des optimierten LACS-Pixels [Weber05]

beträgt 50%. Die Pixelfläche verkleinert sich gleichzeitig um etwa 78% auf $(18 \mu\text{m})^2$. Die Speicherkapazität C_{store} wurde als MOS-Varaktor realisiert und beträgt $C_{store} = 366$ fF.

6.4 Zusammenfassung

Die fortschreitende Verkleinerung der minimalen Strukturgröße von Halbleiterprozessen wird zumindest mittelfristig weiterhin *Moore's law* folgen. Hierfür sorgen z.T. bereits eingesetzte technologische Innovationen. Zum einen wurden durch Modifikationen des Aufbaus bisher integrierter MOS-Transistoren eingeführt, zum anderen erhalten vermehrt Verbindungshalbleiter Einzug in die lange vom Silizium dominierte Halbleiterindustrie. Der finanzielle Aufwand für die Etablierung einer neuen Generation von Herstellungsprozessen steigt rasant an.

Die Skalierung eines LACS-Pixels bringt zusammenfassend einen größeren Dunkelstrom mit sich sowie ein schnelleres Entladen von C_{store} aufgrund höherer Leckströme. Während auch der relative Fehler durch den Taktdurchgriff zunimmt, wird der durch die Ladungsinjektion hervorgerufene deutlich verringert. Sowohl beim zeitlichen als auch beim örtlichen Rauschen ist hingegen mit einer Zunahme zu rechnen. Schließlich tritt eine Reduktion der Dynamik des Sensors auch aufgrund der geringeren Versorgungsspannung auf.

Das Layout eines optimierten LACS-Pixels in 0,18 μm -CMOS-Technologie wird vorgestellt. Parasitäre Effekte wie die Ladungsinjektion können durch eine größere Kapazität C_{store} reduziert werden. Die Pixelgröße sinkt um etwa 78% auf $(18 \mu\text{m})^2$. Auch die Auswirkungen des FPNs nehmen als Folge der Kapazitätsvergrößerung ab.

Kapitel 7

Zusammenfassung und Ausblick

Die Entwicklung der CMOS-Bildsensorik vollzieht nach dem starken Wachstum um die Jahrhundertwende derzeit einen Wandel. Die zunächst angestrebte immer größere Anzahl an immer kleineren Pixeln auf einem Sensor hat im Consumerbereich dafür gesorgt, daß digitale Photographie den herkömmlichen Film nahezu ersetzt hat. Die Etablierung und Perfektionierung der CMOS-Sensorik wurden dabei durch die Möglichkeit begünstigt, kostengünstig multifunktionale Einchipsysteme realisieren zu können. Gleichzeitig war der Fortschritt der Halbleiterindustrie hin zu immer leistungsfähigeren Prozessoren zuträglich, so daß mittlerweile Pixel mit weniger als $2 \mu\text{m}$ Kantenlänge realisiert werden können. Auch technologische Weiterentwicklungen der CMOS-Technik, wie z.B. die TFA-Technologie, spielen hierbei eine Rolle. Gegenstand aktueller Forschung sind daher Bildsensoren für Spezialanwendungen, die die technologischen Möglichkeiten zur Integration komplexer Schaltungen auf kleiner Fläche nutzen, um die Bildaufnahme sowie die Bilddatenverarbeitung höchst anspruchsvollen Bedingungen gerecht werden zu lassen.

Kapitel 3 dieser Arbeit zeigt, daß die Optimierung der für eine bestimmte Anwendung essentiellen Größe keineswegs ausreichend ist. Vielmehr müssen bei der Beurteilung der Leistungsfähigkeit eines Sensors die Kombination mehrere Größen bewertet werden. Durch die fortschreitende Strukturverkleinerung in CMOS-Schaltungen ist es möglich, in der Pixelelektronik eines Sensors immer mehr Funktionalität zu integrieren. Es wurde jedoch deutlich, daß der zunehmenden Komplexität schon im Stadium der Entwicklung durch aufwendige Modellierung Rechnung getragen werden muß. Dies gilt sowohl für die Transistormodelle eines hochentwickelten CMOS-Prozesses als auch für die Beschreibung des Verhaltens eines Bildsensorpixels auf Schaltungsebene. Bei der Beurteilung von Sensorkonzepten spielen zusätzliche Rauschbeiträge ebenso eine Rolle wie das mit sinkender Strukturgröße steigende FPN der Bauelemente. Die bisher erreichte Erweiterung des Dynamikbereichs wird häufig durch das gleichzeitige Sinken des Signal-Rauschabstandes stark eingeschränkt.

Diese Zusammenhänge kommen auch bei der Entwicklung des lokal autokompensierenden Bildsensor LACS zum Tragen. Durch die Subtraktion eines nicht signalrelevanten Teils des Photostroms vor der Strom-Spannungswandlung gelingt es hier, gleichzeitig sowohl den Signal-Rauschabstand aufgrund des zeitlichen Rauschens als auch den Dynamikbereich zu erweitern. Die Pixelelektronik, die die Kompensation von optischen

Störsignalen in jedem Pixel automatisch vornimmt, umfaßt neun Transistoren und zwei Kapazitäten. Das Ausgangssignal eines Pixels sowie ein Referenzwert können optional in einer ebenfalls im Pixel befindlichen Speicherschaltung gespeichert werden. Dadurch ist die gleichzeitige Belichtung aller Pixel (global shutter) möglich, sowie die Reduzierung von FPN mit Hilfe einer anschließenden Doppelabtastung. Der LACS-Prototyp wurde in einem $0,35\ \mu\text{m}$ -CMOS-Prozeß realisiert und umfaßt 32×32 Pixel von jeweils $(38\ \mu\text{m})^2$ Fläche. Mit Hilfe von CDS-Stufen wird das FPN zwischen einzelnen Pixeln reduziert.

Die theoretische Möglichkeit der Detektion eines aktiven optischen Signals in der Umgebung von Störlicht, dessen Intensität mehrere hundert Mal stärker ist, wird prinzipiell durch FPN eingeschränkt. Dieses entsteht vor allem durch die in jedem Pixel implementierte Stromquelle, die durch einen im Subthresholdbereich arbeitenden MOS-Transistor realisiert wird. Meßtechnisch konnte die effektive Unterdrückung von Störbeleuchtung bis zu einem Signal-Hintergrundverhältnis von $SBR = 25^{-1}$ nachgewiesen werden. Das hohe FPN des Kompensationsstroms wird bereits für $SBR = 30^{-1}$ deutlich sichtbar. Der LACS-Prototyp wurde außerdem anhand der mittleren quadratischen Abweichung der Pixelwerte in von ausschließlich unter Hintergrundbeleuchtung aufgenommenen Bildern charakterisiert. Erwartungsgemäß steigt die so ermittelte Schwankung aufgrund stärkeren Photonenrauschens mit der Integrationszeit an. Dieselbe Ursache ist für die Zunahme der Schwankungen bei wachsender Hintergrundbeleuchtung verantwortlich. Der Einfluß der Zwischenspeicherung der Pixelsignale wurde bei moderater Hintergrundbeleuchtung untersucht und bedingt gleichermaßen einen Anstieg der mittleren quadratischen Abweichung der Meßwerte. Hier sind zusätzliche Beiträge zeitlichen und örtlichen Rauschens als Ursachen zu nennen.

Sowohl die Pixelelektronik als auch die Signalverarbeitung wurde aufgrund von meßtechnischen Ergebnissen optimiert. Das entstandene Redesign des Pixels in einem $0,18\ \mu\text{m}$ -CMOS-Prozeß weist eine Fläche von $(18\ \mu\text{m})^2$ bei einem Füllfaktor von 50% auf. Sowohl systematische Fehler aufgrund von Abschaltvorgängen als auch die stochastischen Schwankungen des Kompensationsstroms können so reduziert werden.

Die Betrachtung der weiter fortschreitenden Strukturverkleinerung in der Halbleiterindustrie zeigt, daß vor allem beim Unterschreiten der 100 nm-Grenze parasitäre Effekte wie Kurzkanaleffekte zunehmend eine bedeutende Rolle spielen. Auch aufgrund des Auftretens größerer Leck- bzw. Dunkelströme stellt sich die Frage nach der Verwendbarkeit für CMOS-Bildsensoren. Da die Optimierung der Pixelgröße ohnehin bereits Grenzen erreicht hat, wirkt sich das Downscaling von einem bestimmten Grad der Integration an eher negativ auf die Leistungsfähigkeit von CMOS-Bildsensoren aus.

Für die Leistungsfähigkeit eines lokal autokompensierenden Bildsensors ist zur Minimierung von FPN und parasitärer Effekte eine große Kapazität C_{store} von zentraler Bedeutung. Aus diesem Grund bietet sich die Realisierung in TFA-Technologie an, da der Füllfaktor hier trotz der großen Kapazität sowie der komplexen Pixelelektronik bei 100% liegt. Durch die vertikale Integration des Photodetektors kann auch bei geringer Pixelgröße auf die Verwendung eines CMOS-Prozesses mit hinsichtlich der Leckströme kritischen Strukturgrößen verzichtet werden. Dieser Umstand trägt auch dazu bei, daß die Kosten im Vergleich zu einer Implementierung in einem aktuellen CMOS-Prozeß gering bleiben. Die Eigenschaften des Detektors können durch separate Optimierung an verschiedene Applikationen angepaßt werden. Ein TFA-LACS-Pixel, bei dem der ASIC

in einem $0,35\ \mu\text{m}$ -CMOS-Prozeß gefertigt und die Speicherkapazität C_{store} als MOS-Varaktor realisiert wird, mißt $(28\ \mu\text{m})^2$, so daß sich für einen Sensor mit VGA-Auflösung eine Gesamtfläche des Pixelarrays von etwa $240\ \text{mm}^2$ ergibt. Bei einer Verkleinerung der Pixelgröße sollte der Einfluß des steigenden Leckstroms auf die Spannung U_{store} durch eine Vergrößerung der Kapazität C_{store} minimiert werden.

Anhang A

Der MOS-Transistor

Der MOS-Transistor ist das wichtigste Bauelement einer CMOS-Schaltung. Im folgenden sollen im Rahmen einer kurzen Charakterisierung die grundlegenden bzw. für diese Arbeit relevanten Größen beschrieben und hergeleitet werden.

Abbildung A.1 zeigt den Aufbau eines NMOS-Transistors. Source- und Draingebiet befinden sich in einem p-Substrat und sind n^+ -dotiert. Die Gateelektrode ist durch eine dünne Oxid-Schicht vom Substrat isoliert und seitlich soweit ausgedehnt, daß es zu einer Überlappung über die beiden n^+ -Gebiete kommt, was für die Funktion des Transistors von entscheidender Bedeutung ist. Wird zwischen Drain und Source eine Spannung an-

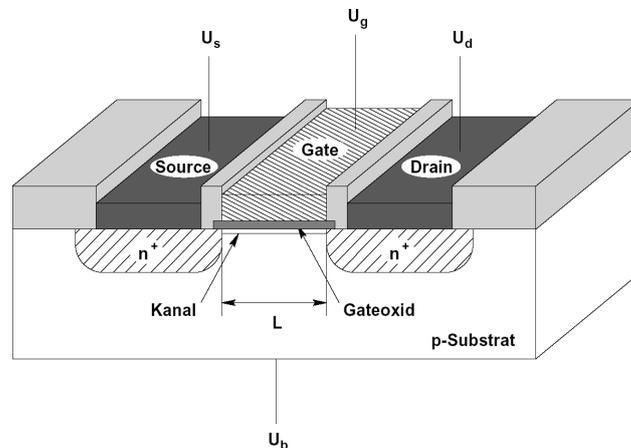


Abbildung A.1: Aufbau eines NMOS-Transistors [Huppertz00]

gelegt, so kann zunächst kein Strom fließen, da beide n^+p -Übergänge Richtung Substrat gesperrt sind¹. Wird das Potential an der Gateelektrode angehoben, so werden Majoritätsträger ins Volumen zurückgedrängt, und es bildet sich eine negative Spiegelladung im Halbleiter aus. Das p-leitende Substrat gerät in den Zustand der Verarmung. Weiteres Anheben des Gate-Potentials gegenüber dem Source-Potential führt zum Anwachsen der Spiegelladung im Halbleiter, die nunmehr zusätzlich aus Minoritätsträgern besteht. Der Transistor befindet sich in schwacher Inversion. Der geringe Minoritätsträgerstrom

¹Das Substrat wird auf dem niedrigsten zur Verfügung stehenden Potential gehalten, in der Regel Massepotential.

ist exponentiell von der Gate-Source-Spannung abhängig. Erreicht U_{GS} die Schwellspannung U_{th} , so ist die Spiegelladung so groß, daß eine Inversionsschicht entsteht, die einen nennenswerten Stromfluß ermöglicht. Der Transistor befindet sich in starker Inversion.

A.1 Betriebsbereiche

Anhand der Größe der angelegten Spannungen werden verschiedene Betriebsbereiche des MOS-Transistors definiert. Sie werden im folgenden für einen NMOS-Transistor beschrieben und gelten - mit umgekehrten Vorzeichen - analog für PMOS-Transistoren.

Schwache Inversion

Der Bereich der schwachen Inversion wird auch als Subthresholdbereich bezeichnet. Hier gilt folgender Zusammenhang für den Drainstrom:

$$I_{D,subth} = I_{weak0} \cdot \left[1 - \exp\left(\frac{U_{DS}}{U_T}\right) \right] \cdot \exp\left(\frac{U_{GS} - U_{th}}{n \cdot U_T}\right) \quad (\text{A.1})$$

mit

$$I_{weak0} = \mu_n \cdot \frac{W}{L} \cdot \sqrt{\frac{\epsilon_0 \cdot \epsilon_{Si} \cdot q_e \cdot N_A}{2 \cdot \varphi_s}} \cdot U_T^2. \quad (\text{A.2})$$

In diesen Formeln bezeichnet μ_n die Beweglichkeit der Elektronen, N_A die Dotierkonzentration im Substrat, n den prozeßabhängigen Subthresholdparameter und $U_T = \frac{kT}{q_e}$ die Temperaturspannung. ϵ_0 ist die Permeabilitätskonstante, ϵ_{Si} steht für die relative Permeabilität von Silizium, W , bzw. L für die Weite bzw. Länge des Transistorkanals und φ für das Volumenpotential. Abbildung A.2 veranschaulicht den logarithmischen Zusammenhang von Strom und Spannung in diesem Bereich. Außerdem ist dem Diagramm zu entnehmen, daß durch die Schwellspannung eines Transistors festgelegt ist, inwiefern I_D minimiert werden kann. Der bei $U_{GS} = U_{th}$ fließende Strom kann lediglich um 1 Dekade $\cdot (100 \text{ mV})^{-1}$ reduziert werden. Eine Reduzierung der Schwellspannung geht folglich mit einer Zunahme des Stroms in schwacher Inversion einher.

Starke Inversion

Ist die Gate-Source-Spannung U_{GS} größer als die Schwellspannung U_{th} , befindet sich der Transistor in starker Inversion. Im Triodenbereich, in dem $U_{DS} < U_{GS} - U_{th}$ gilt, existiert ein leitfähiger Kanal, der sich über das gesamte Gebiet unter dem Gate erstreckt. Der Strom ist gegeben durch

$$I_D = \mu_n \cdot C'_{ox} \cdot \frac{W}{L} \cdot \left[(U_{GS} - U_{th}) \cdot U_{DS} - \frac{1}{2} \cdot U_{DS}^2 \right]. \quad (\text{A.3})$$

Wird U_{DS} über $U_{GS} - U_{th}$ erhöht, erreicht der Transistor den Sättigungsbereich. Der Kanal wird am drainseitigen Ende des Kanals abgeschnürt, und der Strom steigt in

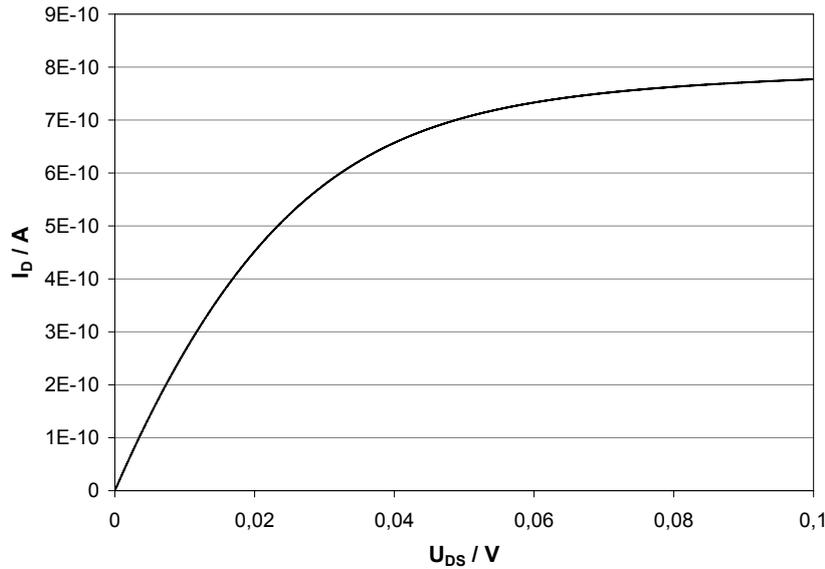


Abbildung A.2: Simulierter Verlauf des Subthresholdstroms eines NMOSFETs

erster Näherung bei wachsendem U_{GS} nicht mehr weiter an, sondern hängt nur noch von der Gate-Source-Spannung ab. Es gilt

$$I_D = \frac{1}{2} \cdot \mu_n \cdot C'_{ox} \cdot \frac{W}{L} \cdot (U_{GS} - U_{th})^2 \cdot (1 + \lambda_n \cdot U_{DS}). \quad (\text{A.4})$$

Durch den Kanallängenmodulationsparameter λ_n wird berücksichtigt, daß I_D für $U_{DS} > U_{GS} - U_{th}$ tatsächlich weiter ansteigt. λ_n nimmt bei steigender Länge des Transistorkanals ab, mithin sinkt $\frac{dI_D}{dU_{DS}}$ ebenfalls.

Anhang B

Herleitung der Ausgangsspannung der CDS-Schaltung

Die in Kapitel 5.2.4 beschriebene CDS-Schaltung bildet die Differenz zweier nacheinander ausgelesener Signale. Zur Berechnung der resultierenden Spannung U_{CDS} am Eingang des nachgeschalteten Sourcefolgers¹ wird zunächst die Ladung Q_1 betrachtet, die sich nach dem Auslesen des FPN-behafteten Signals \hat{U}_{pix} auf der Kapazität C_{CDS} befindet. Zu diesem Zeitpunkt befindet sich die rechte Platte von C_{CDS} auf dem Potential U_{CDS0} . Folglich gilt

$$Q_1 = \left(\hat{U}_{pix} - U_{CDS0} \right) \cdot C_{CDS}. \quad (\text{B.1})$$

Anschließend wird der Schalter CDS geöffnet und der Referenzwert \hat{U}_{reset} auf die linke Platte des Kondensators C_{CDS} übertragen. Die Ladung Q_2 auf C_{CDS} lässt sich nun berechnen zu

$$Q_2 = \left(\hat{U}_{reset} - U_{CDS} \right) \cdot C_{CDS}. \quad (\text{B.2})$$

Da der Eingang des Sourcefolgers sich zu Beginn des Auslesens auf dem definierten Potential U_{CDS0} befindet, lässt sich aufgrund der während des Auslesens auf beiden Kapazitäten C_{CDS} und $C_{SF,in}$ verschobene Ladung $Q_{CDS} = Q_2 - Q_1$ folgende Ladungsbilanz formulieren:

$$\left(\hat{U}_{reset} - U_{CDS} - \hat{U}_{pix} + U_{CDS0} \right) \cdot C_{CDS} = (U_{CDS} - U_{CDS0}) \cdot C_{SF,in}. \quad (\text{B.3})$$

Stellt man diese Gleichung um, so erhält man für die Differenzspannung

$$U_{CDS} = U_{CDS0} + \frac{C_{CDS}}{C_{CDS} + C_{SF,in}} \cdot \left(\hat{U}_{reset} - \hat{U}_{pix} \right). \quad (\text{B.4})$$

¹vgl. Abbildung 5.15

Anhang C

Reduzierung des Spalten-FPN durch DDS

Der LACS-Prototyp verfügt am Ausgang jeder Spalte der Pixelmatrix über CDS-Stufen, die das FPN nullter Ordnung sowie 1/f-Rauschen der Pixel einer Spalte beseitigen. Die Ausgangssignale der CDS-Schaltungen enthalten das FPN der CDS-Stufen selber, das in erster Linie auf die nachgeschalteten Sourcefolger zurückzuführen ist sowie spaltenweises FPN. Dieses kann durch eine weitere Doppelabtastung eliminiert werden. Hierzu kann eine Double-Delta-Sampling (DDS) Schaltung verwendet, deren Aufbau in Abbildung C.1 dargestellt ist [Benthien99]. Zunächst wird bei geschlossenem Schalter M_{DDS}

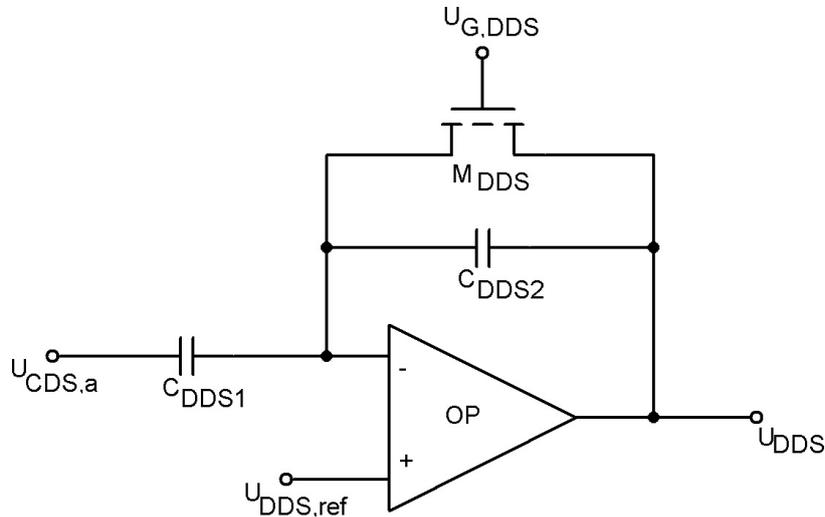


Abbildung C.1: DDS-Schaltung

die FPN-behaftete Spaltenausgangsspannung $\hat{U}_{CDS,a}$ auf die linke Platte des Kondensators C_{DDS1} übertragen. Anschließend wird M_{DDS} geöffnet und der Rücksetzwert der CDS-Schaltung $\hat{U}_{CDS,res}$ ausgelesen. Die Spannung am Ausgang der DDS-Schaltung ist gegeben durch

$$U_{DDS} = U_{DDS,ref} + \frac{C_{DDS1}}{C_{DDS2}} \cdot (\hat{U}_{CDS,res} - \hat{U}_{CDS,a}). \quad (C.1)$$

Bei der Ausgangsspannung handelt es sich um die vom FPN nullter Ordnung befreite Differenz der Spaltenausgangsspannung sowie der Spannung, die sich am Ausgang des Spaltensourcefolgers einstellt, wenn die CDS-Stufe zurückgesetzt wird. Durch geeignete Wahl des Kapazitätsverhältnisses $\frac{C_{DDS1}}{C_{DDS2}}$ sowie der Referenzspannung $U_{DDS,ref}$ kann der Ausgangstreiber des Sensors optimal angesteuert werden.

Anhang D

Rauschen des Sourcefolgers

Das Ersatzschaltbild eines NMOS-Sourcefolgers, der sowohl im LACS-Pixel¹ als auch in der CDS-Schaltung² Verwendung findet, ist in Abbildung D.1 dargestellt. Zunächst soll

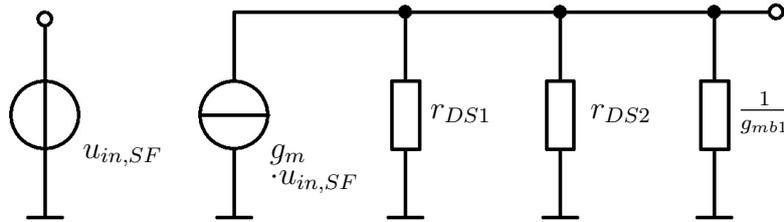


Abbildung D.1: Ersatzschaltbild eines NMOS-Sourcefolgers

die Spannungsverstärkung berechnet werden. Unter Vernachlässigung der Substrataussteuerung g_{mb1} ergibt sich

$$v_{u,SF} = \frac{r_{DS,SF1} \parallel r_{DS,SF2}}{r_{DS,SF1} \parallel r_{DS,SF2} + \frac{1}{g_{m1}}}. \quad (\text{D.1})$$

Nun kann das thermische Rauschen des Sourcefolgers berechnet werden. Zu diesem Zweck wird das Rauschen des Treibertransistors M_{SF1} durch eine Rauschspannungsquelle $\overline{u_{SF1}^2}$ modelliert, das des Lasttransistors M_{SF2} durch eine Rauschstromquelle $\overline{i_{SF2}^2}$. Die durch M_{SF2} verursachte Rauschleistung am Ausgang des Sourcefolgers ergibt sich zu

$$\overline{u_{SF2}^2} = \overline{i_{SF2}^2} \cdot \left(\frac{1}{g_{m,SF1}} \parallel \frac{1}{g_{mb1}} \parallel r_{DS,SF1} \parallel r_{DS,SF2} \right)^2. \quad (\text{D.2})$$

Mit Hilfe dieses Ausdrucks sowie Gleichung (2.9) kann das eingangsbezogene Gesamt-rauschen berechnet werden.

$$\begin{aligned} \overline{u_{SF,in}^2} &= \overline{u_{SF1}^2} + \frac{\overline{u_{SF2}^2}}{u_{SF}^2} \\ &= \frac{8}{3} \cdot \left(\frac{1}{g_{m,SF1}} + \frac{g_{m,SF2}}{g_{m,SF1}^2} \right) \end{aligned} \quad (\text{D.3})$$

¹vgl. Abbildung 4.3

²vgl. Abbildung 5.15

Anhang E

Formelzeichen, Konstanten und Abkürzungen

A_D	Diodenfläche
AF	Koeffizient zur Berechnung des 1/f-Rauschens im BSIM3v3-Modell
A_i	Prozessspezifischer Parameter zur Berechnung des FPN
A_{pix}	Pixelfläche
α	Phasenrand
β	Transkonduktanzparameter
C_a	Ausgangskapazität
C_D	Detektorkapazität
C_D	Kapazität am Drainkontakt
C_G	Gate-Kapazität
C_{GD}	Gate-Drain-Kapazität
C_{GS}	Gate-Source-Kapazität
C_{int}	Integrationskapazität
C_{io}	Kapazität zwischen Eingang und Ausgang
C_L	Lastkapazität
C_S	Kapazität am Sourcekontakt
C_{store}	Speicher-Kapazität
C'_{ox}	Gateoxidkapazitätsbelag
D	Diffusionskonstante
d	Ende der Bahngebiete
ΔT	Pulsdauer
ΔU_G	Spannungshub am Gate
E_C	Energie auf einer Kapazität

EF	Koeffizient zur Berechnung des 1/f-Rauschens im BSIM3v3-Modell
ϵ_0	Permeabilitätskonstante
ϵ_{Si}	relative Permeabilitätskonstante von Silizium
f	Frequenz
f_{3dB}	3 dB-Grenzfrequenz
$f_{\ddot{a}q}$	äquivalente Rauschbandbreite
f_{min}	untere Grenzfrequenz des 1/f-Rauschens
φ	Potential
Γ	Produkt der Änderungen von Signal-Rauschabstand und Dynamikbereich
g_{DS}	Leitwert eines MOS-Transistors
g_m	Steilheit eines MOS-Transistors
$ H(f) $	Übertragungsfunktion
I_{back}	durch Störlicht verursachter Anteil des Photostroms
I_{bulk}	Substratstrom
I_{comp}	Kompensationsstrom
I_D	Drainstrom
$I_{D,subth}$	Drainstrom im Subthresholdbereich
I_d	Dunkelstrom
I_f	Rückwärtsstrom im Subthresholdbereich
I_{leak}	Leckstrom
I_{ph}	Photostrom
I_r	Vorwärtsstrom im Subthresholdbereich
I_r	nicht kompensierter Teil des Hintergrundstroms
i_{shot}^2	Leistung des Schrotrauschens
I_{sig}	Signalphotostrom
I_{weak0}	Drain-Source-Thresholdstrom im BSIM3v3-Modell
j_D	Stromdichte eines pn-Übergangs
K_f	Koeffizient zur Berechnung des 1/f-Rauschens im BSIM3v3-Modell
κ	Skalierungsfaktor
L	Kanallänge
L	Diffusionslänge
λ	Kanallängenmodulationsparameter
λ	Wellenlänge
m	Steigung einer Geraden
μ_n	Elektronenbeweglichkeit

N	Anzahl an Photogenerationsprozessen
N_A	Akzeptorkonzentration
N_{ch}	Substratdotierung
N_{Dek}	äquivalente Anzahl von Dekaden
N_{ph}	Anzahl an Photoladungsträgern
n	Subthresholdparameter im BSIM3v3-Modell
n	Anzahl der Intervalle der Integrationszeit
$p(N)$	Wahrscheinlichkeit eines Generationsprozesses
Q_{ch}	Kanalladung
q_{max}	maximal speicherbare Ladung
R_a	Ausgangswiderstand
RC	RC-Zeitkonstante
R_{comp}	Kompensationsfaktor
R_L	Lastwiderstand
$S(f)$	Rauschleistungsdichte
$S_{1/f}$	Rauschleistungsdichte aufgrund von 1/f-Rauschen
S_{therm}	Rauschleistungsdichte aufgrund thermischen Rauschens
SBR	Verhältnis von Signalphotostrom zu Hintergrundphotostrom
S_{PD}	Empfindlichkeit einer Photodiode
S_λ	Spektrale Empfindlichkeit
σ	Varianz
T	Temperatur
t	Zeit
t_{ch}	Transitzeit eines Transistors
t_{int}	Integrationszeit
τ_0	Ladungsträgerlebensdauer
$\overline{u^2}$	Rauschleistung
U_a	Ausgangsspannung
U_D	Dioden-Spannung
U_{DD}	Versorgungsspannung
U_{DS}	Drain-Source-Spannung
U_{GS}	Gate-Source-Spannung
U_G	Gate-Spannung
U_{max}	Maximaler Spannungshub einer Photodiode
U_{pix}	Eingangsspannung des Pixelverstärkers
U_{pix}	Ausgangsspannung des Pixelverstärkers
U_{pix}^*	fehlerbehaftete Ausgangsspannung des Pixelverstärkers

\hat{U}_{pix}	FPN-behaftete Ausgangsspannung des Pixelverstärkers
$u_{shot,ph}$	Rauschspannung aufgrund von Photonenrauschen
$U_T = kTq^{-1}$	Temperatur-Spannung
U_{th}	Schwellspannung
v_0	Leerlaufverstärkung
$v_{u,SF}$	Verstärkung des Sourcefolgers
$v_{u,pix}$	Verstärkung des Pixelverstärkers
W	Kanalweite
w	Raumladungszonenweite
$c = 2,998 \cdot 10^8 \text{ ms}^{-1}$	Lichtgeschwindigkeit im Vakuum
$h = 6,626 \cdot 10^{-34} \text{ Js}$	Planck'sches Wirkungsquantum
$k = 1,381 \cdot 10^{-23} \text{ J} \cdot \text{K}^{-1}$	Boltzmannkonstante
$q_e = 1,602 \cdot 10^{-19} \text{ C}$	Elementarladung
A/D-Wandler	A nalog- D igital-Wandler
ASIC	A pplication S pecific I ntegrated C ircuit
a-Si:H	a morphes h ydrogenisiertes S ilizium
CCD	C harge- C oupled D evice
CDS	C orrelated D ouble S ampling
CMOS	C omplementary M etal O xide S emiconductor
DDS	D ouble D elta S ampling
DR	D ynamic R ange
FPN	F ixed P attern N oise
IC	I ntegrated C ircuit
LACS	L ocally A uto C ompensating I mage S ensor
MOSFET	M etal O xide S emiconductor F ield E ffect T ransistor
OP	O perationsverstärker
PD	P hotodiode
PLD	P rogrammable L ogic D evice
PRNU	P otoresponse N on- U niformity
SNR	S ignal-to- N oise- R atio
SPICE	S imulation P rogram with I ntegrated C ircuits E mphasis
SR	S lewrate
TFA	T hin F ilm on A SiC
VLSI	V ery L arge S cale I ntegration

Literaturverzeichnis

- [Allen02] P. Allen, D. Holberg, „CMOS Analog Design”, Oxford University Press, New York, Oxford, 2002.
- [Baker98] R. Baker, H. Li, D. Boyce, „CMOS Circuit Design, Simulation and Layout”, IEEE Press Series on Microelectronic Systems, New York, 1998.
- [Bastos98] J. Bastos, „Characterization of MOS Transistor Mismatch for Analog Design”, Dissertation, Katholieke Universiteit Leuven, 1998.
- [Bell70] Bell Syst. Tech. Journal, vol. 49, 1970.
- [Blecher02] F. Blecher, „Rauschen von a-Si:H-pin-Dioden für TFA-Bildsensorarrays”, Dissertation, Universität Siegen, 2002.
- [Benthien99] S. Benthien, T. Lulé, B. Schneider, M. Wagner, M. Verhoeven, M. Böhm, „Vertically Integrated Sensors for Advanced Imaging Applications”, European Solid State Circuits Conference, Duisburg, 1999.
- [Blum96] A. Blum, „Elektronisches Rauschen”, Teubner, Stuttgart, 1996.
- [Böhm89] Markus Böhm, „Skriptum zur Vorlesung Halbleiterelektronik”, Universität Siegen, 1989.
- [Boyd83] R. Boyd, „Radiometry and the Detection of Optical Radiation”, J. Wiley and Sons, New York, 1983.
- [Breidenassel05] A. Breidenassel, „A High Dynamic Range CMOS Image Sensor with Adaptive Integration Time Control”, Dissertation, Universität Heidelberg, 2005.
- [Bronstein00] I. Bronstein, K. Semendjajew, G. Musiol, H. Mühlig, „Taschenbuch der Mathematik”, Harri Deutsch, Frankfurt a.M., 2000.
- [Brouk02] I. Brouk, Y. Nemirovski, „Dimensional Effects in CMOS photodiodes”, Solid State Electronics, vol. 46, 2002.
- [Chamberlain02] S. Chamberlain and J. Lee, „A Novel Wide Dynamic Range Silicon Photodetector and Linear Imaging Array,” IEEE Journal of Solid State Circuits, vol. SC-19, No. 1, S. 41-48, 1984.
- [Choubey05] B. Choubey and S. Collins, „Low Dark Current Logarithmic Pixels”, IEEE International Midwest Symposium on Circuits and Systems, Cincinnati, 2005.
- [Cody84] G. Cody, „The Optical Absorption Edge of a-Si:H”, Hrsg. J. Pankove, Semiconductors and Semimetals, Vol. 21, Hydrogenated Amorphous Silicon, Part B, Optical Properties, Academic Press Inc., Orlando, S. 11-82, 1984.

- [Decker97] S. Decker, „A Wide Dynamic Range CMOS Imager with Parallel On-chip Digital to Analog Conversion”, Dissertation, Massachusetts Institute of Technology, 1997.
- [Deshpande02] M. Deshpande, B. Cheng, J. Woo, „Channel Engineering for Analog Device Design in Deep Submicron CMOS Technology for System on Chip Applications”, IEEE Transactions on Electron Devices, vol. 49, No.9, 2002.
- [Ehrhardt00] D. Ehrhardt, „Integrierte, analoge Schaltungstechnik” F. Vieweg & Sohn, Braunschweig und Wiesbaden, 2000.
- [Elgharbawy05] W. Elgharbawy, M. Bayoumi, „Leakage Sources and Possible Solutions in Nanometer CMOS Technologies”, IEEE Circuits and Systems Magazine, vol. 5, No. 4, 2005.
- [Fischer92] H. Fischer, J. Schulte, J. Giehl, M. Böhm, J. Schmitt, „Thin Film on ASIC - a Novel Concept for Intelligent Image Sensors”, Mat. Res. Soc. Symp. Proc., vol. 285, S. 1139-1145, 1992.
- [Föll05] H. Föll, „Moore’s Law: Break Down Scenarios, http://www.tf.uni-kiel.de/matwis/amat/elmat_en/kap_5/illustr/i5_4_1.html, Universität Kiel, letzter Zugriff 12.12.2005.
- [Fowler00] B. Fowler, M. Godfrey, J. Balicki, J. Canfield, „Low Noise Readout Using Active Reset for CMOS APS”, SPIE, 2000.
- [Frey00] J. Frey, „Rauschen in Halbleitern”, Universität Siegen, 2000.
- [Friedrich05a] N. Friedrich, „A Locally Autocompensating Image Sensor”, Transducers05, Seoul, 2005.
- [Friedrich05b] N. Friedrich, „A Locally Autocompensating Image Sensor”, PRIME05, Lausanne, 2005.
- [Tian01] H. Tian, B. Fowler, A. El Gamal, „Analysis of Temporal Noise in CMOS Photodiode Active Pixel Sensor”, IEEE Journal of Solid-State Circuits, vol. 36, No. 1, 2001.
- [Gray01] P. Gray, P. Hurst, S. Lewis, R. Meyer, „Analysis and Design of Analog Integrated Circuits”, J. Wiley and Sons, New York, 2001.
- [Grishaw91] J. Grishaw, R. Spencer, „Simplified 1/f Noise Calculations”, Electronics Letters, vol. 27, 1991.
- [Hauschild99] R. Hauschild, „Integrierte CMOS-Kamerasysteme für die zweidimensionale Bildsensorik”, Dissertation, Universität Duisburg, 1999.
- [Hooge69] F. Hooge, „1/f-noise is no Surface Effect”, Phys. Lett. A, 29, S. 139-140, 1969.
- [Huppertz00] J. Huppertz, „2-D Bildsensorik mit integrierter Signalverarbeitung”, Dissertation, Universität Duisburg, 2000.
- [Jiang03] Y. Jiang, „A-Si/a-SiGe NI_1PI_2N Sstructure and its Use for Infrared-Light Position Detector”, Knowledge Bridge, No. 41, 2003.
- [Joseph02] D. Joseph, „Modelling and Calibration of Logarithmic CMOS Image Sensors”, Dissertation, University of Oxford, 2002.

- [Kielkowski94] R. Kielkowski, „Inside SPICE”, McGraw-Hill, New York, 1994.
- [Kimachi00] A. Kimachi, T. Kurihara, M. Takamoto, S. Ando, „A Novel Range Finding System Using Correlation Image Sensor”, Technical Digest of the 17th Sensor Symposium, 2000.
- [Kinget05] P. Kinget, „Device Mismatch and Tradeoffs in the Design of Analog Circuits”, IEEE Journal of Solid State Circuits, vol. 40, No. 6, 2005.
- [Lakshmikummar86] K. Lakshmikummar, R. Hadaway, M. Copeland, „Characterization and Modeling of Mismatch in MOS Transistors for Precision Analog Design”, IEEE Journal of Solid-State Circuits, vol. SC-21, No. 6, S. 1057-1066, 1986.
- [Lenk05] O. Lenk, „Entwicklung und Implementierung einer Kameraelektronik zum Ansteuern und Auslesen eines lokal autokompensierenden Bildsensors”, Diplomarbeit, Universität Siegen, 2005.
- [Lulé00] T. Lulé, S. Benthien, H. Keller, F. Mütze, P. Rieve, M. Sommer, K. Seibel, M. Böhm, „Sensitivity of CMOS Based Imagers and Scaling Perspectives”, IEEE Transactions on Electron Devices, vol. 47, No. 11, S. 2110-2122, 2000.
- [Lulé99] T. Lulé, B. Schneider, M. Böhm, „Design and Fabrication of a High Dynamic Range Image Sensor in TFA-Technology”, IEEE Journal of Solid State Circuits, vol. 34, No. 5, 1999.
- [Lulé02] T. Lulé, „Optical Sensor”, European Patent Appl. No. PCT/EP 01/11279, 2002.
- [McIlrath01] L. McIlrath, „A Low-Power Low-Noise Ultrawide-Dynamic-Range CMOS Imager with Pixel-Parallel A/D Conversion”, IEEE Journal of Solid State Circuits, vol. 36, No. 5, 2001.
- [Micron05] „Micron Technology Demonstrates Leading Imaging Technology with Industry’s First 1.7-Micron Pixel CMOS Sensor”, http://www.micron.com/news/product/2005-05-16_first_1-7_pixel_cmos_sensor.html, letzter Zugriff 03.01.2006.
- [Micron06] Micron Technology Inc., Datenblatt MT9P001, <http://www.micron.com/products/imaging/products/MT9P001.html>, letzter Zugriff 02.01.2006.
- [Moore65] G. Moore, „Cramming more Components onto Integrated Circuits”, Electronics, vol. 38, No. 8, 1965.
- [Moore05] G. Moore, „No exponential is forever: but „Forever” can be delayed!”, 2003 International Solid State Circuits Conference, Digest of Technical Papers, vol. 1, S. 20-23, 2003.
- [MOSIS05] <http://www.mosis.org>, letzter Zugriff 15.12.2005.
- [Müller79] R. Müller, „Rauschen”, Springer Verlag, Berlin, Heidelberg, New York, 1979.
- [Narendra03] S. Narendra, D. Blaauw, A. Devgan, F. Najm, „Leakage Issues in IC Design: Trends, Estimation and Avoidance”, ICCAD’03 Tutorial, San Jose, 2003.
- [Ono01] A. Ono, K. Fukasaki, T. Hirai, S. Koyama, M. Makabe, T. Matsuda, M. Takimoto, Y. Kunimune, N. Ikezawa, Y. Yamada, F. Koba, K. Imai, N. Nakamura, „A 100nm Node CMOS Technology for Practical SOC Applications Requirement”, The IEDM Technical Digest, S. 22.5.1-22.5.4, 2001.

- [Pacelli99] A. Pacelli, S. Villa, A. Lacaita, L. Perron, „Quantum Effects on the Extraction of MOS Oxide Traps by $1/f$ Noise Measurements”, IEEE Transactions on Electron Devices, vol. 46, 1999.
- [Pelgrom89] M. Pelgrom, A. Duinmaijer, A. Welbers, „Matching Properties of MOS Transistors”, IEEE Journal of Solid State Circuits, vol. 24, No. 5, S. 1433-1440, 1989.
- [Razavi01] B. Razavi, „Design of Analog CMOS Integrated Circuits”, Mc Graw-Hill, New York, 2001.
- [Radovanovic03] S. Radovanovic, „Optical Local Area Networks: New Solutions for Fiber-to-the-Desk Applications”, Dissertation, Universität Twente, Enschede, 2003.
- [Sarpeshkar93] R. Sarpeshkar, T. Delbrück, C. Mead, „White Noise in MOS Transistors and Resistors”, IEEE Circuits and Devices, vol. 9, No. 6, S. 23-29, 1993.
- [Schneider02] B. Schneider, „Ein hochauflösender und hochdynamischer Bildsensor in TFA-Technologie” Dissertation, Universität Siegen, 2002.
- [Schottky18] W. Schottky, „Über spontane Stromschwankungen in verschiedenen Elektrizitätsleitern”, Annalen der Physik, Band 57, 1918.
- [Schrey01] O. Schrey, „Methoden zur Dynamikerweiterung in der zweidimensionalen Bildsensorik”, Dissertation, Universität Duisburg, 2001.
- [Seibel05] K. Seibel, persönliche Mitteilung, 2005.
- [Shieh87] Y. Shih, M. Patil, B. Sheu, „Measurement and Analysis of Charge Injection in MOS Analog Switches”, IEEE Journal of Solid State Circuits, vol. sc-22, No. 2, 1987.
- [Shih04] Y. Shih, C. Wu, „A new CMOS Pixel Structure for Low Dark Current and Large-Array-Size Still Imager Applications”, IEEE Transactions on Circuits and Systems, vol. 51, No. 11, 2004.
- [Silicon06] Datenblatt SI-640HF Megakamera, Silicon Imaging, <http://www.siliconimaging.com/SI640%20Spec.htm>, letzter Zugriff 06.01.2006.
- [Spence79] E. Spence, „pn-Übergänge”, Springer Verlag, Berlin, Heidelberg, New York, 1979.
- [Sperling05] E. Sperling, „Is Moore’s Law Irrelevant?”, Electronic News, Reed Electronics Group, <http://www.reed-electronics.com/electronicnews/index.asp?layout=articlePrint&articleID=CA316718>, letzter Zugriff 19.9.2005.
- [Sterzel04] J. Sterzel, „Bestimmung und Modellierung von Detektionsgrenzen bei TFA-Bildsensoren”, Dissertation, Universität Siegen, 2004.
- [Takayanagi01] I. Takayanagi, J. Nakamura, E. Eid, E. Fossum, K. Nagashima, T. Kunihiro, H. Yurimoto, „A Low Dark Current Stacked CMOS-APS for Charged Particle Imaging”, IEEE International Electron Devices Meeting, Washington, 2001.
- [Taur02] Y. Taur, „CMOS Design Near the Limit of Scaling”, IBM J. Res. and Dev., vol. 46, 2002.

- [van der Ziel86] A. van der Ziel, „Noise in Solid State Devices and Circuits”, J. Wiley and Sons, 1986.
- [Vuong97] Vuong, Hong-Ha „Critical Issues in Simulating ULSI Back-end Processes: Interactions with Front End Processing and Future Needs”, Bell Laboratories, Lucent Technologies, ChiPPS’97, 1997.
- [Wang01] F. Wang, Z. Çelik-Butler, „An Improved Physics-Based 1/f Noise Model for Deep Sub-Micron MOSFETs”, Solid State Electronics, vol. 45, 2001.
- [Wegmann87] G. Wegmann, E. Vittoz, F. Rahali, „Charge Injection in Analog MOS Switches”, IEEE Journal of Solid State Circuits, vol. SC-22, 1987.
- [Yadid-Pecht97] O. Yadid-Pecht, E. Fossum, „Wide Intrascene Dynamic Range CMOS APS Using Dual Sampling”, IEEE Workshop on Charge Coupled Devices and Advanced Image Sensors, Bruges, 1997.
- [Yang99] D. Yang, A. Gamal, „Comparative Analysis of SNR for Image Sensors with Enhanced Dynamic Range”, Proceedings of the SPIE, vol. 3649, S. 197-211, San Jose, 1999.
- [Yoshitomi99] T. Yoshitomi, H. Kimijima, S. Ishizuka, Y. Miyahara, T. Ohguro, E. Morifuji, T. Morimoto, H. Momose, Y. Katsumata, H. Iwai, „A Study of Self-Aligned Doped Channel MOSFET Structure for Low Power and Low 1/f Noise Operation”, Solid State Electronics, vol. 43, No. 7, S. 1219-1224, 1999.
- [Weber05] F. Weber, „Simulation und schaltungstechnische Optimierung von Pixel- und Peripherieelektronik eines lokal autokompensierenden Bildsensors”, Diplomarbeit, Universität Siegen, 2005.
- [Weckler67] G. Weckler, „Operation of p-n Junction Photodetectors in a Photon Flux Integrating Mode”, IEEE Journal of Solid State Circuits, vol. sc-2, No. 3, 1967.

Publikationen im Rahmen dieser Arbeit

1. N. Friedrich, M. Böhm, „Intelligente Bildsensoren“, Innovationsforum Produktminiaturisierung, Magdeburg, 2003.
2. N. Friedrich, M. Böhm, „A Locally Autocompensating Image Sensor“, Transducers05, Seoul, 2005.
3. N. Friedrich, M. Böhm, „A Locally Autocompensating Image Sensor“, PRIME05, Lausanne, 2005.

Betreute Diplomarbeiten

1. Jochen Schüler, „Entwurf und Charakterisierung einer Ausleseschaltung für einen lokal autokompensierenden CMOS-Bildsensor“, Diplomarbeit, 2003
2. Lars Schöler, „Ein mikrofluidischer Massenflußsensor in Hybridtechnologie: Entwurf und Charakterisierung eines CMOS-Meßverstärkers“, Diplomarbeit, 2004.
3. Oliver Lenk, „Entwicklung und Implementierung einer Kameraelektronik zum Ansteuern und Auslesen eines lokal autokompensierenden Bildsensors“, Diplomarbeit, 2005.
4. Frank Weber, „Simulation und schaltungstechnische Optimierung von Pixel- und Peripherieelektronik eines lokal autokompensierenden Bildsensors, Diplomarbeit, 2005.